

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2001年11月8日 (08.11.2001)

PCT

(10) 国際公開番号
WO 01/84226 A1

(51) 国際特許分類: G02F 1/133, 1/1368, G09G 3/36
(21) 国際出願番号: PCT/JP01/03543
(22) 国際出願日: 2001年4月24日 (24.04.2001)
(25) 国際出願の言語: 日本語
(26) 国際公開の言語: 日本語
(30) 優先権データ:
特願2000-131183 2000年4月28日 (28.04.2000) JP
特願2000-131251 2000年4月28日 (28.04.2000) JP
特願2000-306761 2000年10月5日 (05.10.2000) JP
特願2001-57398 2001年3月1日 (01.03.2001) JP
特願2001-94034 2001年3月28日 (28.03.2001) JP

(71) 出願人 (米国を除く全ての指定国について): シャープ株式会社 (SHARP KABUSHIKI KAISHA) [JP/JP]; 〒545-8522 大阪府大阪市阿倍野区長池町22-22 Osaka (JP).

(71) 出願人 (米国についてのみ): 亀崎 斉 (KAMEZAKI, Hitoshi) (発明者 (死亡) の相続人) [JP/JP]. 亀崎正野 (KAMEZAKI, Masano) (発明者 (死亡) の相続人) [JP/JP]; 〒239-0813 神奈川県横須賀市鴨居1-62-9 Kanagawa (JP).

(72) 発明者: 亀崎 豊 (KAMEZAKI, Yutaka) (死亡).

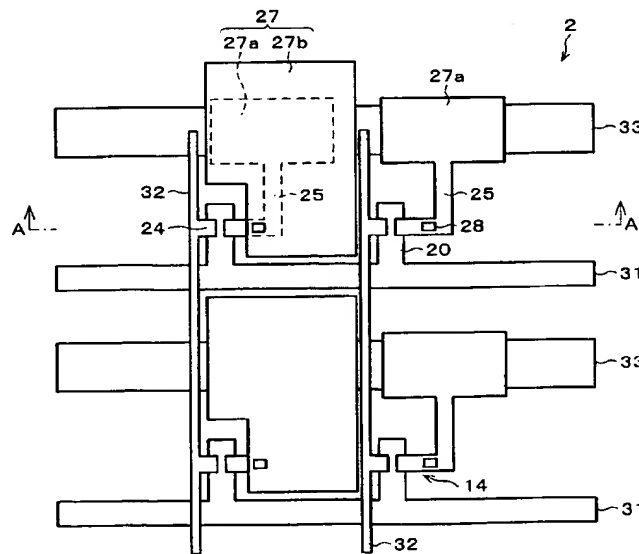
(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 津田和彦 (TSUDA, Kazuhiko) [JP/JP]; 〒636-0941 奈良県生駒郡平群町緑ヶ丘3丁目13-9 Nara (JP). 清水雅宏 (SHIMIZU, Masahiro) [JP/JP]; 〒632-0004 奈良県天理市櫛本町2613-1-628 Nara (JP). 中村久和 (NAKAMURA, Hisakazu) [JP/JP]; 〒639-1018 奈良県大和郡山市冠山町1-46-103 Nara (JP). 熊田浩二 (KUMADA, Kouji) [JP/JP]; 〒632-0072 奈良県天理市富堂町126-4-303 Nara (JP). 太田隆滋 (OHTA, Takashige) [JP/JP]; 〒639-1124 奈良県大和郡山市馬司町939-10-202 Nara (JP).

[続葉有]

(54) Title: DISPLAY UNIT, DRIVE METHOD FOR DISPLAY UNIT, ELECTRONIC APPARATUS MOUNTING DISPLAY UNIT THEREON

(54) 発明の名称: 表示装置、表示装置の駆動方法、表示装置を搭載した電子機器



(57) Abstract: A liquid crystal panel (2) comprises a scan signal line (31) for supplying a scanning signal to the gate electrode (20) of a TFT (14), and a data signal line (32) for supplying a data signal to the data electrode (24) of the TFT. The liquid crystal panel is further provided with an auxiliary capacity-use electrode pad (27a) for forming an auxiliary capacity and an auxiliary capacity wiring (33) so that a capacity coupling is not generally generated with respect to the scanning signal line. Since the liquid crystal panel is driven at a screen rewriting frequency of up to 30 Hz, it is driven with a low power consumption without sacrifice in a display grade.

[続葉有]



(74) 代理人: 原 謙三(HARA, Kenzo); 〒530-0041 大阪府
大阪市北区天神橋2丁目北2番6号 大和南森町ビル 原
謙三国際特許事務所 Osaka (JP). 添付公開書類:
— 国際調査報告書

(81) 指定国 (国内): CN, KR, US.

(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE,
DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR). 2文字コード及び他の略語については、定期発行される
各PCTガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。

(57) 要約:

液晶パネル(2)は、TF T(14)のゲート電極(20)に走査信号を供給する走査信号線(31)、TF Tのデータ電極(24)にデータ信号を供給するデータ信号線(32)を有する。さらに、上記液晶パネルは、補助容量を形成する補助容量用電極パッド(27a)および補助容量配線(33)が、走査信号線との間に容量結合が略生じないように設けられている。そして、上記液晶パネルは、画面の書き換え周波数が30Hz以下で駆動される。これにより、上記液晶パネルを良好な表示品位を保ったまま低消費電力で駆動することができる。

明 細 書

表示装置、表示装置の駆動方法、表示装置を搭載した電子機器

技術分野

本発明は、表示装置の低消費電力化に関するものである。

背景技術

近年、ワードプロセッサ、ラップトップ型パーソナルコンピュータ、ポケットテレビなどへの液晶表示装置の応用が急速に進展している。特に、液晶表示装置の中でも外部から入射した光を反射させて表示を行う反射型液晶表示装置は、バックライトが不要であるため消費電力が少なく薄型であって、軽量化が可能であることから注目されている。

従来の反射型液晶表示装置は、時計などに用いられている単純な数字や絵文字のみを表示することのできるセグメント表示方式、さらにパーソナルコンピュータや携帯情報端末などの複雑な表示に対応することのできるものとして、単純マルチプレックス駆動方式と、TFT (thin film transistor) などのアクティブ素子を使用したアクティブマトリクス駆動方式とに大別される。各方式とも消費電力を低減することが望ましい。

セグメント表示方式の消費電力を削減する方法として、日本国公開特許公報「特開平5-232447号（公開日：1993年9月10日）」には、スタンバイ時、すなわち全面白表示もしくは全面黒表示となる画像非表示時に、コモン電極とセグメント電極とを同電位として安定し

た白べた表示もしくは黒べた表示を行うことが開示されている。また、日本国公開特許公報「特開平 2 - 2 1 0 4 9 2 号（公開日：1 9 9 0 年 8 月 2 1 日）」には、スタンバイ時に液晶を直接駆動する M O S 型トランジスタをハイインピーダンス状態とすることにより、駆動回路の消費電力を削減する方法が開示されている。

これらの技術は、いずれもセグメント表示の液晶表示装置を対象としているため、その表意性能は単純な数字や絵文字を表示することに限られている。したがって、パーソナルコンピュータや携帯情報端末などのように複雑な情報を表示する機器に適用することは不可能である。

また、このような駆動方法をマトリクス型液晶表示装置に用いることは困難である。詳しくは、例えば図 4 3 に示すような 4×4 のマトリクス型液晶表示装置の場合、走査信号線 $G(0) \sim G(3)$ のそれぞれに供給する走査信号は図 4 4 に示すようなものとなり、走査信号線 $G(0) \sim G(3)$ に選択電圧が順次印加される。このように選択された各ラインに対し、走査信号と同期させてデータ信号線 $S(0) \sim S(3)$ にデータ信号を供給することにより各画素にデータに対応した電荷を書き込む。そして最終ラインを走査した後は、図 4 5 に示すように僅かな時間の垂直帰線期間を経て再び 1 ライン目から走査を開始する。

なお、上記のような垂直帰線期間は、もともと C R T の内部にある電子銃からの電子ビームが元の位置に戻るために設けられた時間であるため、液晶表示装置には全く必要ないものである。しかし、通常のテレビジョン映像などを液晶表示装置で再生するため、すなわち N T S C 等のテレビジョン映像の信号との互換性を保つために設けられている。

以上のように、マトリクス型液晶表示装置の場合、データ信号線が画

面の縦方向に配列した複数の画素を順次駆動しなければならない、上記セグメント表示方式のセグメント出力に相当するような1つの画素だけを駆動するためのデータ信号出力というものがない。このため、1画面の最下段のラインの画素に電荷を書き込んだ後、セグメント表示方式の駆動方法を応用してデータ信号線と画素の対向電極とをハイインピーダンス状態に保ったとしても、最下段以外の画素にとっては書き込まれた電荷を保持していることにはならず、安定した表示を得ることができない。

一方、マトリクス型液晶表示装置のうち単純マルチプレックス駆動方式のものでは、2型程度の大きさで消費電力が10 mW～15 mW程度と十分に小さいものの、明るさおよびコントラストが低く、応答速度が小さいなど基本的な表示品位に問題がある。また、TFTなどを使用したアクティブ駆動方式では、明るさおよびコントラストが高く、応答速度も大きく基本的な表示品位は十分であるものの、消費電力が2型程度の大きさでも100 mW～150 mW程度あり、十分に満足できる程小さいものではなかった。

具体的には、アクティブ素子を用いたアクティブマトリクス型の液晶表示素子を有する液晶表示装置では、良好な動画表示を得るために、画素のそれぞれに電荷を書き込む周期を決定する書き換え周波数、すなわち1画面を書き換える周波数を一般に60 Hzとしている。アクティブ駆動方式の液晶表示装置において60 Hzのような高周波数で画面の書き換えを行っているのは、一般に、CRTが一瞬だけ発光する蛍光体を用いながら人間の目の残像効果を利用して1画面を表示するインパルス型表示を行うのに、静止画を表示する場合でも高速に画面を書き換える

必要があることから、この高速の書き換えに従ったものである。

また、アクティブ駆動方式の液晶表示装置においては、上記高速の書き換えに加えて、表示のチラツキを低減するために、1走査信号線ごとにデータ信号の電圧極性を反転している。したがって、走査信号ドライバの消費電力およびデータ信号ドライバの消費電力が増大していた。

また、このような液晶表示装置の消費電力を削減するために、本件出願人が、いわゆるCsオンゲート構造の液晶表示装置に対して書き換え周波数を30Hz以下の低周波数として駆動した結果、表示にチラツキが発生した。このように、低消費電力化を達成するために、Csオンゲート構造で単に書き換え周波数を低下させただけでは表示品位が低下してしまうことが分かった。

これに対して、これまでも十分な低消費電力化と良好な表示品位のための研究開発が精力的に行われている。

例えば、日本国公開実用新案公報「実開昭60-50573号（公開日：1985年4月9日）」や日本国公開特許公報「特開平10-10489号（公開日：1998年1月16日）」には、消費電力を低減する方法が開示されている。これらの公報の方法はテレビジョン信号の送信方法に着目したものであり、垂直帰線期間にデータが存在しないことを利用し、垂直帰線期間に周辺駆動回路の動作を停止させることによって消費電力の低減を図るものである。

また、別の方法として日本国公開特許公報「特開平9-107563号（公開日：1997年4月22日）」に開示されたものがある。これは、左右両眼に対応した2つの液晶パネルを有するフィールド順次立体画像表示用ヘッドマウント型ディスプレイの低消費電力化に関するもの

であり、1フィールド期間は片方の液晶パネルのみを駆動して他方の液晶パネルは停止させ、フィールド期間ごとに駆動を交互に切り換えて表示を行う方法である。

さらに、SID '95 予稿集p249～p252および日本国公開特許公報「特開平3-271795号（公開日：1991年12月3日）」には、TF-T液晶ドライバの消費電力を低減する手法として、マルチフィールド駆動法が提案されている。これは、一画面の走査を走査信号線の1本おきもしくは複数本おきとして複数回に分割して行い、1回の走査中はデータ信号線の電圧の極性反転を行わないことにより、データ信号線ドライバの消費電力の低減を行うものである。また、各ラインで発生する明るさの変化、すなわちチラツキを、隣接する反対極性のラインのチラツキで相殺することにより全体としてチラツキのない表示を実現することも目的としている。

さらに、例えば日本国公開特許公報「特開平6-342148号（公開日：1994年12月13日）」に開示されている方式のように、液晶パネルに強誘電性液晶を用いてメモリ性を持たせ、駆動周波数（リフレッシュレート）を小さくして消費電力を削減する方法もある。

しかしながら、垂直帰線期間に周辺駆動回路の動作を停止させる方法では、日本実開昭60-50573号公報にも記載されているように、垂直帰線期間が全体の8%程度の時間でしかなく、この期間に削減することのできる消費電力は5%程度に過ぎない。

また、日本特開平9-107563号公報の方法は、全てのフィールド期間にいずれかの液晶パネルを駆動していることとなり、消費電力は増加しないだけで決して削減することはできない。さらに、左右両眼へ

ッドマウント型ディスプレイとすることで、片方のディスプレイに対しては必ずリフレッシュが行われており、このためチラツキの少ない画像を得ている。しかし、一般に、液晶表示装置では30Hz、特に45Hz程度以上で駆動したときにチラツキのない表示が得られるので、この方法を1つの液晶パネルを直視する方式に適用すると、チラツキは知覚されやすくなる。

さらに、マルチフィールド駆動を行ってもラインごとにチラツキは発生しており、隣接するラインで相殺しても実際にはチラツキが知覚され、視認性が著しく低下する。また、駆動周波数の低減は僅かであって低消費電力化も十分とは言えない。さらに、マルチフィールド駆動方式では一画面を複数枚のサブフィールドに分割し、走査を走査信号線の1本おきもしくは複数本おきに行うために、一旦画像をフレームメモリに蓄積した後、駆動する走査信号線に対応する信号を読み出す必要があり、回路構成が複雑化することは避けられない。したがって、周辺回路が大型化してコストアップにつながるという欠点を有している。

さらに、日本特開平6-342148号公報に開示されている方法では、強誘電性液晶が基本的に2値（白黒）表示であるために階調表示ができず、自然画の表示ができない。さらに、強誘電性液晶をパネル化するには高度なパネル作成技術が要求されるため、実現が困難であり、今日に至るまで実用化に至っていない。

このように、従来のマトリクス型液晶表示装置の駆動方法では、明るさ、コントラスト、応答速度、階調性などの基本的な表示品位を満たした状態で、容易に十分な低消費電力化を図ることができなかった。さらに、上記従来のマトリクス型液晶表示装置の駆動方法では、十分な低消

費電力化とチラツキのない高表示品位とを両立させることができなかった。これらの問題点は液晶表示装置に限らず、マトリクス型の表示装置一般について言えることでもある。

本発明は、上記従来の問題点に鑑みなされたものであり、その目的は、明るさ、コントラスト、応答速度、階調性などの基本的な表示品位を満たした状態で、容易に十分な低消費電力化を図ることのできるマトリクス型の表示装置、およびその駆動方法を提供することにある。また、本発明の他の目的は、十分な低消費電力化とチラツキが十分に抑制された高表示品位とを両立させることのできるマトリクス型の表示装置、およびその駆動方法を提供することにある。

発明の開示

上記の目的を達成するために、本発明に係る表示装置は、走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、上記画素のそれぞれには上記電気容量に対する補助容量が、上記補助容量の電極が上記走査信号線との間に容量結合を略生じない位置となるように設けられ、上記電荷を書き込む周期を決定する書き換え周波数を30Hz以下に設定することが可能な周波数設定手段をさらに有して構成されている。

上記の構成によれば、所定の電気容量に対する補助容量の電極が走査信号線との間に容量結合を略生じない位置となるように補助容量を設けるので、この状態で周波数設定手段により上記電気容量の電荷、すなわち表示素子の画面を 30 Hz 以下の書き換え周波数で書き換える設定を行えば、従来のように Cs オンゲート構造で補助容量を形成していた場合と異なり、1 ライン上の走査信号線など走査信号線の電位変動による上記電気容量の電極の電位変動は生じなくなる。

30 Hz 以下の低周波数駆動とすることによって、走査信号の周波数が減少して走査信号ドライバの消費電力が十分に削減されるとともに、データ信号の極性反転周波数が減少し、データ信号ドライバの消費電力が十分に削減される。また、表示状態を決定する電荷が書き込まれる電気容量の電極の電位変動が生じなくなることによって、チラツキのない安定した表示品位が得られる。

したがって、良好な表示品位を保ったまま低消費電力化を達成できるアクティブ素子を有する表示装置を提供することができる。

また、上記の目的を達成するために、本発明に係る表示装置の駆動方法は、画素がマトリクス状に配置されてなる画面の各走査信号線を選択して走査し、選択された走査信号線の画素にデータ信号線からデータ信号を供給して表示を行う表示装置の駆動方法において、上記画面を 1 回走査する走査期間よりも長い非走査期間であって、全走査信号線を非走査状態とする休止期間を設け、上記走査期間と上記休止期間との和を 1 垂直期間とする方法である。

上記の方法によれば、走査期間と、走査期間よりも長く全走査信号線を非走査状態とする休止期間とを垂直期間ごとに繰り返す。例えば走査

期間を通常の 60 Hz 相当の時間に設定すると、それよりも長い休止期間が存在するために、垂直周波数が 30 Hz より低い周波数となる。この走査期間と休止期間とは、静止画や動画など表示したい画像における動きの程度に応じて適宜設定すればよい。休止期間には全走査信号線を非走査状態とするのでデータ信号の供給周波数を減少させることができる。

よって、走査期間よりも長い休止期間が存在するために、垂直周波数が低い周波数となる。したがって、アクティブマトリクス型の液晶表示装置など、明るさ、コントラスト、応答速度、階調性などの基本的な表示品位を確保することのできるマトリクス型の表示装置においては、データ信号の供給周波数に正比例して増加するデータ信号線ドライバの消費電力を上記表示品位を犠牲にすることなく容易にかつ大幅に削減することができる。

それゆえ、明るさ、コントラスト、応答速度、階調性などの基本的な表示品位を満たした状態で、容易に十分な低消費電力化を図ることのできるマトリクス型の表示装置の駆動方法を提供することができる。

また、上記の目的を達成するために、本発明に係る表示装置の駆動方法は、画素がマトリクス状に配設された画面の各走査信号線を選択して走査し、選択されたラインの画素にデータ信号線からデータ信号を供給して表示を行う表示装置の駆動方法において、1画面を走査する走査期間に続けて、該走査期間よりも長く全走査信号線を非走査状態とする休止期間を設け、かつ、上記休止期間には上記データ信号線の電位を所定のデータ信号線休止電位に固定する方法である。

上記の方法により、1画面を書き換える走査期間の後に、非走査期間

として走査期間よりも長い休止期間を設けることによって、データ信号の供給周波数に正比例して増加するデータ信号線ドライバ（ソースドライバ）の消費電力を、容易に削減することができる。

また、休止期間におけるデータ信号線の電位をデータ信号線休止電位に固定することによって、休止期間におけるデータ信号線の電位を最適に制御することが可能となる。すなわち、走査期間と休止期間とにおいて、データ信号線の電位が画素電極に与える影響をほぼ等しくすることが可能となる。よって、休止期間を設けても、画素電極の電位の実効値をほぼ一定にして、チラツキの無い表示を実現できる。

したがって、マトリクス型の表示装置において、十分な低消費電力化とチラツキが十分に抑制された高表示品位とを両立させることが可能となる。

本発明のさらに他の目的、特徴、および優れた点は、以下に示す記載によって十分わかるであろう。また、本発明の利益は、添付図面を参照した次の説明で明白になるであろう。

図面の簡単な説明

図 1 は、本発明の一実施の形態に係る液晶表示装置の液晶パネルの構成を示す平面透視図である。

図 2 は、図 1 の液晶パネルの A-A 線断面図である。

図 3 は、本発明の一実施の形態に係る液晶表示装置の構成を示すシステムブロック図である。

図 4（a）および図 4（b）は、図 1 の液晶パネルの 1 画素分の等価回路を示す回路図である。

図 5 (a) および図 5 (b) は、液晶の特性を示すグラフである。

図 6 は、T F T の O F F 抵抗の特性を示すグラフである。

図 7 は、電荷を十分に保持することができない場合の画素電極電位の変化と反射光強度の変化とを説明する説明図である。

図 8 (a) および図 8 (b) は、液晶パネルの特性を評価する方法を説明する説明図である。

図 9 (a) から図 9 (e) は、液晶パネルの信号および特性を示すタイミングチャートである。

図 1 0 は、図 1 の液晶パネルの比較例としての液晶パネルの構成を示す平面透視図である。

図 1 1 (a) から図 1 1 (e) は、図 1 0 の液晶パネルの信号および特性を示すタイミングチャートである。

図 1 2 は、本発明の他の実施の形態に係る液晶表示装置の液晶パネルの構成を示す平面透視図である。

図 1 3 は、図 1 2 の液晶パネルの B - B 線断面図である。

図 1 4 は、図 1 2 の液晶パネルの構成を示す平面透視図である。

図 1 5 (a) および図 1 5 (b) は、それぞれ図 1 2 の液晶パネルの一部の構成を示す平面図および側面図である。

図 1 6 は、図 1 5 (a) , (b) の液晶用パネルの一部の位置関係を説明する説明図である。

図 1 7 は、液晶パネル内に発生する電界の状態を説明する説明図である。

図 1 8 (a) および図 1 8 (b) は、液晶パネルの特性を評価する方法を説明する説明図である。

図 1 9 は、図 1 2 の液晶パネルの変形例の構成を示す平面透視図である。

図 2 0 は、図 1 2 の液晶パネルの他の変形例の構成を示す平面透視図である。

図 2 1 は、本発明のさらに他の実施の形態に係る液晶表示装置の液晶パネルの構成を示す断面図である。

図 2 2 は、図 2 1 の液晶パネルの平面透視図である。

図 2 3 は、本発明のさらに他の実施の形態に係る有機 E L 表示装置の有機 E L パネルの構成を示す平面透視図である。

図 2 4 は、図 2 3 の有機 E L パネルの E - E 線断面図である。

図 2 5 は、図 2 3 の有機 E L パネルの 1 画素分の等価回路を示す回路図である。

図 2 6 は、本発明の一実施の形態に係る液晶表示装置の液晶パネルの特性を評価する際に用いる信号の波形を示す波形図である。

図 2 7 は、本発明の一実施の形態に係る液晶表示装置の変形例に係る液晶パネルの 1 画素分の等価回路を示す回路図である。

図 2 8 は、本発明のさらに他の実施の形態に係る表示装置の駆動方法を説明するタイミングチャートである。

図 2 9 は、図 2 8 の表示装置の駆動方法が適用される表示装置の構成を示すシステムブロック図である。

図 3 0 は、図 2 9 の表示装置のデータ信号ドライバの内部構成を示す回路図である。

図 3 1 は、図 2 9 の表示装置の液晶パネルの構成を示す断面図である。

図 3 2 は、図 2 9 の表示装置の液晶パネルの構成を示す平面透視図である。

図 3 3 (a) および図 3 3 (b) は、図 3 2 の等価回路を示す回路図である。

図 3 4 は、液晶の特性を示すグラフである。

図 3 5 は、T F T の O F F 抵抗の特性を示すグラフである。

図 3 6 は、電荷を十分に保持することができない場合の画素電極電位の変化と反射光強度の変化とを説明する説明図である。

図 3 7 (a) および図 3 7 (b) は、液晶パネルの特性を評価する方法を説明する説明図である。

図 3 8 (a) から図 3 8 (e) は、図 3 2 の液晶パネルの信号および特性を示すタイミングチャートである。

図 3 9 は、図 3 2 の液晶パネルの比較例の構成を示す平面透視図である。

図 4 0 (a) から図 4 0 (e) は、図 3 9 の液晶パネルの信号および特性を示すタイミングチャートである。

図 4 1 は、図 3 1 の液晶パネルの変形例の構成を示す断面図である。

図 4 2 は、図 3 1 の液晶パネルの変形例の構成を示す平面透視図である。

図 4 3 は、マトリクス型表示装置の構成を示すブロック図である。

図 4 4 は、従来の表示装置の駆動方法を説明するタイミングチャートである。

図 4 5 は、垂直帰線期間を説明する説明図である。

図 4 6 は、本発明のさらに他の実施の形態に係る表示装置の駆動方法

を説明する、走査期間および休止期間における、液晶パネルの各駆動信号と光学応答とを示すタイミングチャートである。

図 4 7 は、本発明のさらに他の実施の形態に係る表示装置の駆動方法を説明する、走査期間および休止期間における、液晶パネルの各駆動信号と光学応答とを示すタイミングチャートである。

図 4 8 は、本発明のさらに他の実施の形態に係る表示装置の駆動方法を説明する、走査期間および休止期間における、液晶パネルの各駆動信号と光学応答とを示すタイミングチャートである。

図 4 9 は、図 4 6 に示した表示装置の駆動方法の比較例を説明するタイミングチャートである。

図 5 0 は、本発明のさらに他の実施の形態に係る表示装置の駆動方法を説明する、走査期間および休止期間における、液晶パネルの各駆動信号と光学応答とを示すタイミングチャートである。

図 5 1 は、図 4 6、図 5 0、図 5 6 に示した表示装置の駆動方法を用いた液晶表示装置の構成の概略を示すブロック図である。

図 5 2 は、図 5 1 に示した液晶表示装置が具備する液晶パネルの構成の概略を示すブロック図である。

図 5 3 は、図 5 1 に示した液晶表示装置が具備する液晶パネルの構成の概略を示す断面図である。

図 5 4 は、図 5 1 に示した液晶表示装置が具備する液晶パネルの構成の概略を示す透視平面図である。

図 5 5 は、図 5 1 に示した液晶パネルの等価回路を示す回路図である。

図 5 6 は、本発明のさらに他の実施の形態に係る表示装置の駆動方法

を説明する、走査期間および休止期間における、液晶パネルの各駆動信号と光学応答とを示すタイミングチャートである。

図 5 7 は、図 5 1 に示した液晶表示装置が具備する液晶パネルの他の構成の概略を示すブロック図である。

図 5 8 は、図 5 1 に示した液晶表示装置が具備する液晶パネルのさらに他の構成の概略を示すブロック図である。

発明を実施するための最良の形態

〔実施の形態 1〕

本発明の一実施の形態に係る表示装置について図 1 から図 1 1 に基づいて説明すれば、以下のとおりである。

まず、Cs オンゲート構造の液晶表示装置に対して書き換え周波数を 30 Hz 以下の低周波数として駆動すると、表示にチラツキが発生する理由を、本願出願人が調べたところ、次のことが分かった。

アクティブ素子を有した液晶表示素子における画素の補助容量電極が、その画素の 1 ライン上の走査信号線上で形成された、いわゆる Cs オンゲート構造である場合、該 1 ライン上の走査信号線への走査信号印加時に上記画素の画素電極電位が大きく変動する。一般に書き換え周波数が 30 Hz 以上であると画素電極電位の変動による液晶分子の応答は平均化されて知覚されないが、書き換え周波数を 30 Hz 以下にすると液晶分子の応答が知覚されてチラツキが発生し、表示品位が著しく損なわれることとなる。また、従来はアクティブ素子の抵抗値、液晶材料の抵抗値・誘電率、画素ごとの補助容量が 30 Hz 以下の書き換え周波数に対して最適設計がなされておらず、30 Hz 以下の駆動におけるチラツ

キには、電荷保持不良に起因する画素電極電位の変動分も含まれていた。したがって、低消費電力化を達成するために、Csオンゲート構造で単に書き換え周波数を低下させただけでは表示品位が低下してしまうことが分かった。

本発明の表示装置は、上記のチラツキの発生理由に基づいて提供されるものである。

図3に、本実施の形態に係る表示装置としての液晶表示装置1のシステムブロック図を示す。液晶表示装置1は、液晶パネル2、ゲートドライバ3、ソースドライバ4、コントロールIC5、画像メモリ6、および同期クロック発生回路7を備えている。表示素子、さらには液晶表示素子としての液晶パネル2の構成の詳細については後で詳述する。走査信号ドライバとしてのゲートドライバ3は液晶パネル2の各走査信号線に、選択期間と非選択期間とのそれぞれに応じた電圧の走査信号を出力する。データ信号ドライバとしてのソースドライバ4は液晶パネル2の各データ信号線に、選択されている走査信号線上にある画素のそれぞれに供給する画像データをデータ信号として交流駆動で出力する。コントロールIC5は、コンピュータなどの内部にある画像メモリ6に蓄えられている画像データを受け取り、ゲートドライバ3にゲートスタートパルス信号GSPおよびゲートクロック信号GCKを配信し、ソースドライバ4にRGBの階調データ、ソーススタートパルス信号SP、およびソースクロック信号SCKを配信する。

周波数設定手段としての同期クロック発生回路7は、コントロールIC5が画像メモリ6から画像データを読み出すための同期クロックや、出力するゲートスタートパルス信号GSP、ゲートクロック信号GCK

、ソーススタートパルス信号 S P、およびソースクロック信号 S C K を生成するための同期クロックを発生する。本実施の形態では、上記各信号を液晶パネル 2 の画面の書き換え周波数に合わせるための、同期クロックの周波数設定を同期クロック発生回路 7 で行うようにしている。ゲートスタートパルス信号 G S P の周波数は上記書き換え周波数に相当し、同期クロック発生回路 7 では少なくとも 1 つの書き換え周波数を 30 H z 以下に設定することができ、また、30 H z 以上をも含めて任意の複数通りの書き換え周波数を設定することができるようになっている。

図 3 では、同期クロック発生回路 7 が外部から入力される周波数設定信号 M 1 ・ M 2 に応じて書き換え周波数の設定を変えるようになっている。周波数設定信号の数は任意でよいが、例えばこのように 2 種類の周波数設定信号 M 1 ・ M 2 があるとする、表 1 に示すように書き換え周波数を 4 通りに設定することができる。

表 1

M 1	M 2	設定周波数 [H z]
H	H	60
H	L	30
L	H	15
L	L	6

なお、書き換え周波数の設定はこの例のように同期クロック発生回路 7 に複数の周波数設定信号が入力されるようになっていてもよいし、同期クロック発生回路 7 に書き換え周波数調整用のボリュームや選択用の

スイッチなどが備えられていてもよい。もちろん使用者が設定しやすいように液晶表示装置 1 の筐体外周面に書き換え周波数調整用のボリュームや選択用のスイッチなどが備えられていてもよい。同期クロック発生回路 7 は少なくとも外部からの指示に応じて書き換え周波数の設定が変えられる構成であればよい。あるいは、表示する画像に合わせて自動で書き換え周波数が切り換わるように設定することも可能である。

ゲートドライバ 3 は、コントロール IC 5 から受け取ったゲートスタートパルス信号 G S P を合図に液晶パネル 2 の走査を開始し、ゲートクロック信号 G C K に従って各走査信号線に順次選択電圧を印加していく。ソースドライバ 4 は、コントロール IC 5 から受け取ったソーススタートパルス信号 S P を基に、送られてきた各画素の階調データをソースクロック信号 S C K に従ってレジスタに蓄え、次のソーススタートパルス信号 S P に従って液晶パネル 2 の各データ信号線に階調データを書き込む。

次に、図 2 に液晶パネル 2 の断面構成を示す。図 2 は後述する図 1 の A - A 線断面図に相当する。液晶パネル 2 はアクティブマトリクス型で反射型の液晶パネルであり、2 枚のガラス基板 1 1 ・ 1 2 にネマチック液晶などの液晶層 1 3 が挟持され、ガラス基板 1 2 上にアクティブ素子としての T F T 1 4 … が形成された基本構成を有している。なお、本実施の形態ではアクティブ素子として T F T を用いるが、M I M (Metal Insulator Metal) などの 2 端子素子や、3 端子素子として T F T 以外の F E T などを用いることもできる。T F T 1 4 やその他の F E T は、走査信号によって選択期間にゲートに選択電圧が印加されることによってソース・ドレイン間が導通して選択状態となる。2 端子素子は後述する

ような構成において、一方の端子に走査信号による電圧が印加され、他方の端子に液晶を介してデータ信号に応じた電圧が印加され、選択期間に走査信号による印加電圧とデータ信号による印加電圧とによって両端子が導通して選択状態となる。

ガラス基板 1 1 の上面には、入射光の状態を制御するための位相差板 1 5、偏光板 1 6、および反射防止膜 1 7 がこの順で設けられている。ガラス基板 1 1 の下面には、RGB のカラーフィルタ 1 8、および対向電極としての透明共通電極 1 9 がこの順で設けられている。カラーフィルタ 1 8 によりカラー表示が可能となっている。

各 TFT 1 4 においては、ガラス基板 1 2 上に設けられた走査信号線の一部をゲート電極 2 0 とし、その上にゲート絶縁膜 2 1 が形成されている。ゲート絶縁膜 2 1 を挟んでゲート電極 2 0 と対向する位置に i 型アモルファスシリコン層 2 2 が設けられ、i 型アモルファスシリコン層 2 2 のチャンネル領域を挟むように n⁺ 型アモルファスシリコン層 2 3・2 3 が形成されている。一方の n⁺ 型アモルファスシリコン層 2 3 の上面にはデータ信号線の一部をなすデータ電極 2 4 が形成され、他方の n⁺ 型アモルファスシリコン層 2 3 の上面からゲート絶縁膜 2 1 の平坦部上面にわたってドレイン電極 2 5 が引き出されて形成されている。ドレイン電極 2 5 の引き出し開始箇所と反対側の一端は、後述する図 1 に示すように補助容量配線 3 3 と対向する矩形の補助容量用電極パッド 2 7 a と接続されている。TFT 1 4 …の上面には層間絶縁膜 2 6 が形成されており、層間絶縁膜 2 6 の上面には反射電極 2 7 b …が設けられている。反射電極 2 7 b …は周囲光を用いて反射型表示を行うための反射部材である。反射電極 2 7 b …による反射光の方向を制御するために、層

間絶縁膜 26 の表面には微細な凹凸が形成されている。

さらに、各反射電極 27b は、層間絶縁膜 26 に設けたコンタクトホール 28 を通じてドレイン電極 25 と導通している。すなわち、データ電極 24 から印加されて T F T 14 により制御される電圧は、ドレイン電極 25 からコンタクトホール 28 を介して反射電極 27b に印加され、反射電極 27b と透明共通電極 19 との間の電圧によって液晶層 13 が駆動される。すなわち、補助容量用電極パッド 27a と反射電極 27b とは互いに導通し、また反射電極 27b と透明共通電極 19 との間に液晶が介在している。このように、補助容量用電極パッド 27a と反射電極 27b とは画素電極 27 を構成しており、表示状態を決定する電荷が選択状態にある T F T 14 を介して書き込まれる電気容量（後述する液晶容量 C_{lc} ）が、画素電極 27 と透明共通電極 19 との間に液晶が介在して形成されている。透過型の液晶表示装置の場合は、上記各電極に相当するように配置された画素電極が透明電極となる。また、図 2 の液晶パネル 2 は透明共通電極 19 が画素電極 27 とは異なるガラス基板 12 上に設けられたものであるが、本実施の形態ではこれに限らず、共通電極が画素電極と同一基板上に設けられるいわゆる I P S (In Plane Switching) モードの構造の液晶パネルであってもよい。

さらに液晶パネル 2 には、図 2 のうち液晶層 13 より下方の部分を上方から見た図 1 に示すように、T F T 14 のゲート電極 20 に走査信号を供給する走査信号線 31…と、T F T 14 のデータ電極 24 にデータ信号を供給するデータ信号線 32…とがガラス基板 12 上に直交するように設けられている。そして、補助容量用電極パッド 27a…のそれぞれと対向する補助容量配線 33…が設けられている。一対の補助容量用

電極パッド 2 7 a と補助容量配線 3 3 とは、後述する画素において前記電気容量（液晶容量 C_{LC} ）に対する補助容量（後述する補助容量 C_{CS} ）を形成する電極である。補助容量配線 3 3 …は走査信号線 3 1 …以外の位置で、すなわち走査信号線 3 1 …の位置を避けて、一部がゲート絶縁膜 2 1 を挟んで補助容量用電極パッド 2 7 a …と対をなすようにガラス基板 1 2 上に走査信号線 3 1 …と平行に設けられており、補助容量用電極パッド 2 7 a …とともに、走査信号線 3 1 …との間に容量結合が略生じないようにになっている。この場合に限らず、補助容量用電極パッド 2 7 a …および補助容量配線 3 3 …は走査信号線 3 1 …との間に容量結合を略生じない位置となるように設けられていればよい。なお、反射電極 2 7 b …と走査信号線 3 1 …との間の容量結合は、当然、無視することができるほど小さい。

液晶パネル 2 を上方から見て、隣接する走査信号線 3 1 ・ 3 1 および隣接するデータ信号線 3 2 ・ 3 2 でおよそ囲まれる区画の、ガラス基板 1 1 ・ 1 2、液晶層 1 3、T F T 1 4、位相差板 1 5、偏光板 1 6、反射防止膜 1 7、カラーフィルタ 1 8、透明共通電極 1 9、層間絶縁膜 2 6、画素電極 2 7、および補助容量配線 3 3 は、1つの画素を構成する要素である。各画素は、走査信号線 3 1 …の内の1つおよびデータ信号線 3 2 …のうちの1つに接続されており、走査信号およびデータ信号に基づいて、T F T 1 4 が周期的に選択状態となって表示状態を決定する電荷が T F T 1 4 を介して所定の電気容量（後述する液晶容量 C_{LC} ）に書き込まれる。なお、図 1 では補助容量用電極パッド 2 7 a …と補助容量配線 3 3 …との位置関係が明確になるように反射電極 2 7 b …の図示を一部省略してある。また、図 2 における層間絶縁膜 2 6 の表面の凹凸

は図 1 では図示していない。

なお、アクティブ素子に M I M などの 2 端子素子を用いる場合には、図 1 の各 T F T 1 4 の位置に 2 端子素子をしてデータ信号線 3 2 に相当するデータ信号線と画素電極 2 7 に相当する画素電極との間に直列に接続する。そして、走査信号線 3 1 に相当する各走査信号線を 2 端子素子とは接続せずに、液晶層 1 3 に相当する液晶層を介して補助容量電極パッド 2 7 a に相当する補助容量電極パッドと対向するように画素ごとに設けられた対向電極（透明電極）に接続する。この場合の 1 つの画素は、隣接する走査信号線および隣接するデータ信号線でおおよそ囲まれる区画の、T F T 1 4 …を用いる場合の前記液晶パネル 2 と対応する要素により構成されている。また、3 端子素子として T F T 以外の F E T を用いる場合の構成については電氣的接続は T F T 1 4 …を用いる場合と同様であるので、説明を省略する。

アクティブ素子に 3 端子素子を用いる上記の構成の液晶パネル 2 における、1 画素についての等価回路を図 4 (a) , (b) に示す。図 4 (a) は、透明共通電極 1 9 と反射電極 2 7 b とで液晶層 1 3 を挟持することにより形成した液晶容量 C_{lc} と、補助容量用電極パッド 2 7 a と補助容量配線 3 3 とでゲート絶縁膜 2 1 を挟持することにより形成した補助容量 C_{cs} とを T F T 1 4 に接続し、透明共通電極 1 9 および補助容量配線 3 3 を一定の直流電位とした等価回路である。図 4 (b) は、上記液晶容量 C_{lc} の透明共通電極 1 9 にバッファを介して交流電圧 V_a を印加し、上記補助容量 C_{cs} の補助容量配線 3 3 にバッファを介して交流電圧 V_b を印加するようにした等価回路である。交流電圧 V_a と交流電圧 V_b とは電圧振幅が等しく、位相が揃っている。したがって、この場合

は透明共通電極 1 9 の電位と補助容量配線 3 3 の電位とは互いに同位相で振動する。また、図 4 (a) のように液晶容量 C_{LC} と補助容量 C_{CS} とが並列に接続されている構成で、一定の直流電位に代えてバッファを介した共通の交流電圧を印加する場合もある。

これらの等価回路において、走査信号線 3 1 に選択電圧を印加して T F T 1 4 を O N 状態とし、データ信号線 3 2 から液晶容量 C_{LC} と補助容量 C_{CS} とにデータ信号を印加する。次に、走査信号線 3 1 に非選択電圧を印加して T F T 1 4 を O F F 状態とすることにより、画素は液晶容量 C_{LC} と補助容量 C_{CS} とに書き込まれた電荷を保持する。ここで、前述したように画素の補助容量 C_{CS} を形成する補助容量配線 3 3 を走査信号線 3 1 との間に容量結合を略生じない位置となるように設けているので、上記容量結合を無視して等価回路を図示している。この状態で同期クロック発生回路 7 により液晶容量 C_{LC} の電荷、すなわち液晶パネル 2 の画面を 3 0 H z 以下の書き換え周波数で書き換える設定を行えば、従来のように C_{CS} オンゲート構造で補助容量を形成していた場合と異なり、図 1 における 1 ライン上の走査信号線 3 1 など走査信号線の電位変動による液晶容量 C_{LC} の電極である画素電極 2 7 の電位変動は抑制される。アクティブ素子が 2 端子素子である場合も同様である。

3 0 H z 以下の低周波数駆動とすることによって、走査信号の周波数が減少して走査信号ドライバの消費電力が十分に削減されるとともに、データ信号の極性反転周波数が減少し、データ信号ドライバ、図 1 の構成の場合はソースドライバ 4 の消費電力が十分に削減される。また、画素電極 2 7 の電位変動が抑制されることによって、チラツキのない安定した表示品位が得られる。

つぎに、サイズを対角 0.1 m、走査信号線 31 を 240 本、データ信号線 32 を 320 × 3 本とした液晶パネル 2 の特性を解析した結果について説明する。

図 5 (a), (b) は、前記液晶層 13 に用いた液晶（メルク社製 ZLI-4792）について、書き込み時間を一定（例えば 100 μsec）に固定したときの液晶電圧保持率 H_r の駆動周波数（書き換え周波数）依存性を測定した結果である。図 5 (b) は図 5 (a) のうち駆動周波数が 0 Hz ~ 5 Hz の領域を拡大した図である。また、図 6 は、TFT 14 の OFF 抵抗値と、TFT 14 のゲート電極 20 の電位、すなわち走査信号線 31 の電位との関係を測定した結果である。液晶電圧保持率 H_r および TFT 14 の OFF 抵抗値が十分でないと、液晶容量 C_{Lc} と補助容量 C_{cs} とに書き込まれた電荷が TFT 14 の非選択期間に漏れてしまい、図 7 に示すように画素電極 27 の電位が変動して、反射電極 27b からの反射光強度が変動する。

画素電極 27 の電位、および反射電極 27b からの反射光強度が関係する画素電圧保持率 P は、

$$P = V_1 \cdot \exp \left[-T / \{ (C_{Lc} + C_{cs}) \cdot R \} \right] / V \quad (1)$$

で表される。ただし、

$$V_1 = V - \{ V \cdot (1 - H_r(T)) \times C_{Lc} / (C_{Lc} + C_{cs}) \}$$

T : TFT 14 の非選択期間

$H_r(T)$: 図 5 (a), (b) において、ある駆動周波数における時間 T 後の液晶電圧保持率

V : 書き込み直後の画素電極 27 と透明共通電極 19 との電位差

R : 図 6 における TFT 14 の OFF 抵抗値

である。よって、 $V_1 \cdot \exp[-T / \{(C_{Lc} + C_{cs}) \cdot R\}]$ は、書き込んでから時間 T 後の画素電極 27 と透明共通電極 19 との電位差である。

例えば、 $T = 180 \text{ msec}$ としたときの液晶電圧保持率 $H_r(T)$ 、TFT14 の非選択時の抵抗値すなわち OFF 抵抗値 R 、液晶容量 C_{Lc} 、および補助容量 C_{cs} を表 2 のように設定して画素電圧保持率 P を式 (1) から計算すると、99.7% となる。

表 2

液晶電圧保持率(180msec後)	99.7%
TFT非選択時抵抗	$1.5 \times 10^{15} \Omega$
液晶容量	0.45 pF
補助容量	0.32 pF

そこで、画素電圧保持率 P とチラツキの知覚限界について詳細な検討を行った。図 8 (a) に示すように、内側に透明電極 43 を形成したガラス基板 42 を 2 枚向かい合わせ、さらに透明電極 43・43 の間に液晶層 44 を挟持したチラツキ評価用セル 41 を作製した。そして、このチラツキ評価用セル 41 の 2 つの透明電極 43・43 間に、信号発生装置 45 から電圧を印加した。信号発生装置 45 から出力される電圧波形を図 8 (b) に示す。図 8 (b) において V_s を 2 V、非選択期間 T を 32 msec (約 30 Hz) ~ 167 msec (約 6 Hz) の間で変化させて V_e を変化させる。チラツキ評価用セル 41 は初め V_s の電圧に充電されるが、徐々に電圧が低下して V_e となる。次に、 $-V_s$ の電圧

を印加するとチラツキ評価用セル 41 の明るさが変化するが、このときの明るさの変化、すなわちチラツキを目視で確認する。

ここで、 V_e / V_s が実際の液晶表示装置 1 における画素電圧保持率 P に相当する。画素電圧保持率 P とチラツキの発生状況について詳細に観察したところ、表 3 に示すような結果が得られた。

表 3

画素電圧保持率 [%]	チラツキ目視評価結果
80.0	×
82.0	×
84.0	×
86.0	△
88.0	△
90.0	○
92.0	○
94.0	○
96.0	○
98.0	○
100.0	○

○ : チラツキが知覚されない
 △ : チラツキがやや知覚される
 × : チラツキが知覚される

これにより、画面の書き換え周波数を 30 Hz 以下としても特にチラツキのない安定した表示品位の液晶パネル 2 を得るためには、画素電圧保持率 $P \geq 0.9$ として画素電極 27... の電位変動がほとんど生じない

ようにすればよいことが分った。

以上の構成の液晶表示装置 1 で低周波数駆動を行った場合の走査信号波形、データ信号波形、画素電極 27 の電位、および反射電極 27 b からの反射光強度を図 9 (a) ~ (e) に示す。画面の書き換え周波数は 60 Hz の 1/10 分の 1 である 6 Hz とした。詳しくは、6 Hz に相当する書き換え周期 167 msec のうち、走査信号線 31... の 1 本当たりの選択期間を 0.7 msec、非選択期間を 166.3 msec とした。データ信号線 32... に供給するデータ信号を 1 走査信号ごとに極性を反転させ、かつ、1 つの画素には書き換えごとに極性反転したデータ信号が入力されるように駆動を行った。

図 9 (a) は注目している画素の走査信号線 31 よりも 1 ライン上の走査信号線 31 に出力される走査信号波形を、図 9 (b) は注目している画素 (自段) の走査信号線 31 に出力される走査信号波形を、図 9 (c) は注目している画素のデータ信号線 32 に出力されるデータ信号波形を、図 9 (d) は注目している画素の画素電極 27 の電位を示す。図 9 (a) および図 9 (d) から分かるように、1 ライン上の走査信号線 31 に選択電圧が印加されているときに、画素電極 27 の電位は安定している。このとき反射電極 27 b からの反射光強度を測定したところ、図 9 (e) に示すように反射光強度の変化はほとんど確認されなかった。また、目視による評価の結果でも、チラツキがなく均一で良好な表示品位が得られることが確認された。

これに対し、図 10 に示すように、1 ライン上の走査信号線 31'... に補助容量用電極パッド 27 a'... を対向させて補助容量を形成する従来の Cs オンゲート構造では、図 11 (a) ~ (e) の結果が得られた

。図 11 (a) ~ (d) から分かるように、1 ライン上の走査信号線 31' に選択電圧が印加されているときに、画素電極 27' の電位が大きく変動している。この結果、図 11 (e) に示すように反射電極 27b' からの反射光強度も変動してしまい、目視による評価の結果でもチラツキが知覚された。

そこで、走査信号による画素電極の電位変動とチラツキの知覚限界について詳細な検討を行った。図 8 (a) に示すチラツキ評価用セル 41 に図 26 に示す波形の電圧を印加した。図 26 において電圧 V1 は所定の階調を表示するために液晶層 44 (透明電極 43・43 間) に印加される電圧であり、実際の液晶表示装置におけるドレインーコモン間電圧 (画素電極の電位)、すなわち表示状態を決定する電荷が書き込まれる所定の電気容量の電圧に相当する。また、電圧 V1 に重畳されているパルス電圧 Vp が走査信号線の走査により発生して電圧 V1 に加わるノイズであり、パルス電圧 Vp の重畳分が電圧 V1 の変動分である。

ここでパルス電圧 Vp のパルス幅を $50 \mu\text{sec}$ 、電圧 V1 の変化周期 Tc (所定の電気容量の電荷を書き換える周期に相当) を $33.3 \text{ msec} \sim 167 \text{ msec}$ の範囲でスイープし、電圧 Vp の値を変化させてチラツキの状況を確認したところ表 4 に示すような結果となった。

表 4

V _p [V]	チラツキ目視評価結果
2 . 0	○
2 . 2	○
2 . 4	○
2 . 6	○
2 . 8	○
3 . 0	○
3 . 2	△
3 . 4	△
3 . 6	×
3 . 8	×
4 . 0	×

○：チラツキが知覚されない

△：チラツキがやや知覚される

×：チラツキが知覚される

表 4 より、画面の書き換え周波数を 3 0 H z 以下としても（変化周期 T を 3 3 . 3 m s e c 以上としても）、チラツキのない液晶パネルを得るには、走査に伴う画素電極の電位変動（所定の電気容量の電圧の変動）を 3 V 以下とするのが好ましいことが分かる。なお、通常の液晶パネルでは、画素電極と自身の画素に接続される走査信号線との間の容量結合は小さく、自身の画素の選択期間における走査に伴う画素電極の電位変動は 2 V 以下、より詳しくは 1 V 程度である。したがって、自身の画素に接続される走査信号線からの電圧 V₁ の変動分によって、通常、チラツキが知覚されることはなく、画素電極の電位変動を 3 V 以下に抑え

ることは、特に非選択期間Tにおいて重要となる。

前述した液晶パネル2には、補助容量用電極パッド27a…および補助容量配線33…が走査信号線31…との間に容量結合が略生じない位置となるように設けられているので、選択期間はもちろん、非選択期間Tにおいても、走査信号の供給に伴って走査信号線31…から加わるノイズによって液晶容量 C_{LC} の電圧はほとんど変動しない。このように、液晶パネル2は、上記走査信号の供給に伴って走査信号線31…から液晶容量 C_{LC} の電圧に加わるノイズによる上記電圧の変動を、表示状態にチラツキが知覚される値より小さく（ここでは3V以下に）抑制するように構成されている。

また、図10のように走査信号線31'に補助容量用電極パッド27a'を対向させて液晶容量 C_{LC} の補助容量 C_{CS} を形成する C_S オンゲート構造の液晶パネルでは、補助容量 C_{CS} を介して画素電極27'の電位が変動し、その変動分 ΔV_p は、

$$\Delta V_p = \Delta V_g \times C_{CS} / (C_{CS} + C_{LC} + C_{GD} + C_{SD}) \quad (2)$$

で表される。ただし、

ΔV_g : 走査信号線電位変動値

C_{GD} : トランジスター部の走査信号線31'と画素電極27'とで形成される容量

C_{SD} : 画素とデータ信号線とで形成される容量で決定される。

一般に $C_{LC} \gg C_{GD}$ 、 $C_{LC} \gg C_{SD}$ であり、例えば $\Delta V_g = 2.5V$ の場合、 C_{LC} が C_{CS} の10倍以上であれば、ほぼ $\Delta V_p < 3V$ となる。したがって、 C_S オンゲート構造の液晶パネルを有する液晶表示装置でも、走

査信号線 3 1' ... に供給される走査信号に対応して、上記走査信号の供給に伴って走査信号線 3 1' ... から液晶容量 C_{LC} の電圧に加わるノイズによる上記電圧の変動を 3 V 以下、すなわち表示状態にチラツキが知覚されない値以下に抑制するように構成されていれば、表示のチラツキをなくすることができる。

本実施の形態の液晶パネル 2 のような、 C_s オンコモン相当の構造の、T F T 駆動の液晶パネルで、低周波駆動を行うことは、本質的には上記チラツキ評価用セル 4 1 (標準セル) に低周波の矩形波を印加することと同等である。過去においては、液晶精製技術が十分ではなく液晶に含まれる不純物濃度が比較的高かった。これは、液晶材料の抵抗値に対して低周波数の書き換えのための最適設計がなされていなかったことに相当する。そして、本件出願人がそのような不純物濃度が比較的高い液晶をチラツキ評価用セル 4 1 の液晶層 4 4 に用いて低周波の矩形波を印加すると、印加電圧の極性反転時に液晶が応答し、フリッカー (チラツキ) の発生が確認された。これは、極性反転時に不純物イオンの移動に伴う電荷の授受が発生して電圧ドロップが起こったためと考えられる。またチラツキは、 C_s オンゲート構造の方が、特定の条件の下では走査信号が補助容量を介して画素電極電位に大きな変動を与えるため、 C_s オンコモン構造よりも大きく認められる。このような現象は現在でも「故意に不純物を混入させた液晶材料」や「管理状態の悪い液晶材料」あるいは「管理状態の悪いセル」を用いることで再現できる。したがって、従来では、チラツキを不可視化するためには極性反転周波数を 3 0 H z 以上にすることが必然であったことが分かった。

これに対して、現在の「高度に精製された液晶材料」を用い、かつ「

高度にクリーン化された工程で作製されたセル」を用いると、30 Hz以下で駆動してもチラツキは確認できない。これは、液晶中の不純物の移動が無視できるほど小さく、極性反転に伴う電荷の授受が発生せず電圧ドロップが起こらないためと考えられる。このように、30 Hz以下でもチラツキを生じることなく駆動することができるということが、本願出願人によって初めて確認された。また、液晶表示装置はCRTとは異なり、常に表示状態を保つ「ホールド型表示」を行うものであって、静止画を表示する場合は高速の電荷書き換えを行う必要がないにもかかわらず、従来は前述したようにCRTの高速書き換えにならって、60 Hzのような高周波数で書き換えることしか行っていなかった。このように、従来では低周波駆動を行うという思想すらなく、本実施の形態の液晶表示装置1における液晶パネル2のようなCsオンコモン相当の構造や、その他の構造で、画素電極の電位変動を小さくした上で30 Hz以下の低周波駆動を行うという発想には至るすべもなかった。

つぎに、さらに液晶表示装置1の消費電力を測定したところ、画面の書き換え周期を16.7 msec（書き換え周波数60 Hz）として駆動したときに160 mWであったのに対し、画面の書き換え周期を167 msec（書き換え周波数6 Hz）として駆動したときには40 mWとなり、大きく低減することが確認された。

書き換え周波数を30 Hz以下に設定する例として、図9（a）～（e）では6 Hzを挙げたが、書き換え周波数の好ましい範囲は0.5 Hz～30 Hzである。図5（b）から分かるように、液晶電圧保持率H_rは約97%となる1 Hzあたりから低下し、約92%となる0.5 Hzより低くなると急激に低下する。液晶電圧保持率H_rがあまり小さく

なると、液晶層 1 3 や T F T 1 4 の漏れ電流に起因して画素電極 2 7 の電位が変動して明るさが変化し、チラツキが生じることになる。また、ここで議論している書き込みから 1 s e c ~ 2 s e c 後といった時間領域では T F T 1 4 の O F F 抵抗値は大きく変動することはない。したがって、表示のチラツキは液晶電圧保持率 H_r に大きく依存する。

このことから、書き換え周波数を 3 0 H z 以下としながら、下限を 0 . 5 H z として画素電極 2 7 の電位変動を十分に抑制する。これにより、十分な低消費電力化と確実な画素のチラツキ防止とを達成することができる。さらに好ましくは、書き換え周波数を 1 5 H z 以下として消費電力を極めて大きく低減しながら、下限を 1 H z として画素電極 2 7 の電位変動を極めて小さくなるように抑制する。これにより、極めて大きな低消費電力化とより確実な画素のチラツキ防止とを達成することができる。

また、前述したように、同期クロック発生回路 7 は書き換え周波数を複数通りに設定可能である。したがって、例えば静止画や動きの少ない画像を表示する場合には書き換え周波数を 3 0 H z 以下に設定して低消費電力化を図り、動画を表示する場合には書き換え周波数を 3 0 H z 以上に設定してスムーズな表示を確保するなど、表示する画像の状態に適した書き換え周波数の設定を行うことができる。このような複数の書き換え周波数のそれぞれを、1 5 H z、3 0 H z、6 0 H z などのように最も低い書き換え周波数の整数倍の關係に設定すれば、全ての書き換え周波数に共通の基準同期信号を使用することができるのに加えて、書き換え周波数を切り換えた場合に供給するデータ信号の間引きあるいは追加を簡単に行うことができる。さらに、この例のように 1 5 H z の 2 倍

の 30 Hz、また 15 Hz の 4 倍の 60 Hz などのように書き換え周波数のそれぞれを、最も低い書き換え周波数の 2 の整数乗倍に設定すれば、最も低い周波数の論理信号を 2 の整数乗分の 1 で分周することにより周波数変換を行う通常の簡単な分周回路を用いて、書き換え周波数のそれぞれを生成することができる。

また、液晶表示装置 1 では、液晶パネル 2 の表示内容を異なる画像に更新する周期、すなわち各画素に異なる画像のデータを供給して表示状態の更新を行わせるためのデータ信号を供給する周期を決めるリフレッシュ周波数が設定される。書き換え周波数とリフレッシュ周波数との関係を以下のように特定することにより、液晶パネル 2 の特性を向上させることができる。

例えば、複数種類の書き換え周波数のうち少なくとも最も低いものをリフレッシュ周波数の 2 以上の整数倍に設定すれば、そのように設定した書き換え周波数では前の更新から次の更新までの同一の表示内容に対して、書き換え周波数に基づいた各画素の選択回数が 2 以上の整数回となる。リフレッシュ周波数を 3 Hz とすれば、図 9 (a) ~ (e) の例において 6 Hz の書き換え周波数はリフレッシュ周波数の 2 倍となるので、前の更新から次の更新までに同じ画素に正極性のデータ信号と負極性のデータ信号とを 1 回ずつ供給することができる。したがって、同一の表示内容に対して、交流駆動によって画素電極 27 の電位の極性を反転させて表示することができ、液晶パネル 2 に用いられる液晶の信頼性が向上する。

また、同期クロック発生回路 7 を、リフレッシュ周波数の変更に合わせて、少なくとも最も低い書き換え周波数を、変更後のリフレッシュ周

波数の 2 以上の整数倍に変更することができるようにすれば、リフレッシュ周波数を変更しても、そのように設定を変更した書き換え周波数では液晶パネル 2 での同一の表示内容に対して、交流駆動によって画素電極 2 7 の電位の極性を反転させて表示することができる。したがって、液晶パネル 2 に用いられる液晶の信頼性を容易に維持することができる。例えば、リフレッシュ周波数を 3 H z から 4 H z に変更した場合、6 H z、1 5 H z、3 0 H z などの書き換え周波数を、8 H z、2 0 H z、4 0 H z などの書き換え周波数に変更することができるようになっている。さらに、上記条件を満たした状態で最も低い書き換え周波数を 6 H z のように 2 以上の整数に設定すれば、リフレッシュ周波数が 1 H z 以上となって画面の表示内容を 1 秒間に 1 回以上更新することができるので、液晶パネル 2 の画面に時計を表示する場合に、秒表示を正確に 1 秒間隔で行うことができる。

以上に述べたように、本実施の形態の液晶表示装置 1 によれば、アクティブ素子を有する構成において、良好な表示品位を保ったまま低消費電力化を達成することができる。また、液晶表示装置 1 が反射電極 2 7 b …を備え、バックライトを必要としない反射型液晶表示装置であることから、3 0 H z 以下の駆動による低消費電力化の割合が大きい液晶表示装置となる。これは液晶パネルの裏面に反射部材が設けられている反射型液晶表示装置についても同様である。

さらに、上記液晶表示装置 1 は、携帯電話、ポケットゲーム機、P D A (Personal Digital Assistants)、携帯 T V、リモートコントロール、ノート型パーソナルコンピュータ、その他の携帯端末など、携帯機器を初めとする各種の電子機器に搭載可能である。バッテリー駆動される

電子機器に搭載すれば、良好な表示品位を保ったままの低消費電力化が図れる液晶表示装置 1 を搭載していることにより、長時間駆動が容易になる。

なお、以上では走査信号線と容量結合が略生じないように設けられた補助容量用電極パッドと補助容量配線とにより所定の電気容量に対する補助容量が形成された表示素子の例について述べたが、本発明を実施するにあたって表示素子はこの例の構成に限定されるものではなく、補助容量 $C_{cs}=0$ として式 (1) を満たせば補助容量配線を配置しない構成の表示素子（液晶表示素子）であってもよい。例えば、補助容量 $C_{cs}=0$ の場合の表示素子として、図 1 の液晶パネル 2 から、ドレイン電極 25…、補助容量用電極パッド 27a…、および補助容量配線 33…を取り除き、TF T 14…の各ドレインを反射電極 27b に接続した構成が挙げられる。

また、このような構成における 1 画素分の等価回路を図 27 に示す。図 27 の等価回路は、図 4 (a) の等価回路から補助容量用電極パッド 27a と補助容量配線 33 とで形成される補助容量 C_{cs} を取り除いたものに相当する。本実施の形態において補助容量 $C_{cs}=0$ の場合でも式 (1) で表される画素電圧保持率 P は 99.5% となり、書き換え周波数を 30 Hz 以下としてもチラツキのない表示が得られる。したがって、このような構成を備えた表示装置においても、良好な表示品位を保ったまま低消費電力化を達成することができる。

また、画素電極と走査信号線との間に容量結合が無視できない程度に生じている場合にも、以下に示す条件を満たしていれば、液晶パネルが、走査信号の供給に伴って走査信号線から液晶容量 C_{lc} の電圧に加わる

ノイズの変動を、表示状態にチラツキが知覚されない値以下に抑制するように構成されていることになる。前述の式(2)は補助容量用電極パッド27a'と走査信号線31'との間の容量(補助容量 C_{cs})を介して画素電極27'にもたらされる電位の変動を記述したものである。また、画素電極27'と走査信号線31'との間の容量は、電極間距離、電極間に存在する物質の誘電率、および電極が相対する面積によって変化する。したがって、画素電極27'と走査信号線31'との間の結合容量を C_{gp} とすると、結合容量 C_{gp} を考慮に入れた場合の画素電極27'にもたらされる電位の変動をも式(2)と同様の考え方で導出することができる。

例えば C_s オンゲート構造の場合には、結合容量 C_{gp} が補助容量 C_{cs} に含まれないとして式(2)の容量比の分子を $C_{cs} + C_{gp}$ とし、分母を $C_{cs} + C_{gp} + C_{lc} + C_{gd} + C_{sd}$ とした場合の ΔV_p が画素電極27'の電位変動分となる。また例えば C_s オンコモン構造の場合には、式(2)の容量比の分子を C_{gp} とし、分母を $C_{cs} + C_{gp} + C_{lc} + C_{gd} + C_{sd}$ とした場合の ΔV_p が画素電極の電位変動分となる。また例えば補助容量 C_{cs} が設けられない構造の場合には、(2)の容量比の分子を C_{gp} とし、分母を $C_{gp} + C_{lc} + C_{gd} + C_{sd}$ とした場合の ΔV_p が画素電極の電位変動分となる。したがって、上記の ΔV_p が一定値以下(前述の例では3V以下に相当)であれば、表示状態にチラツキが生じない。

前述したように、液晶パネル2では、補助容量用電極パッド27a...および補助容量配線33...が、走査信号線31...との間に容量結合が生じない位置となるように設けられている。このことは、上述の結合容量 C_{gp} の一部となるような容量が補助容量用電極パッド27a...および補

助容量配線 3 3 …と走査信号線 3 1 …との間に生じず、走査に伴う ΔV_p が一定値以下となることを意味する。また、前述したように、液晶パネル 2 では、反射電極 2 7 b …と走査信号線 3 1 …との間の容量結合が無視できるほど小さい。このことは、上述の結合容量 C_{cp} の一部となるような容量が反射電極 2 7 b …と走査信号線 3 1 …との間に生じず、走査に伴う ΔV_p が一定値以下となることを意味する。これにより、液晶パネル 2 の表示にチラツキが生じないことになる。

〔実施の形態 2〕

本発明の他の実施の形態に係る表示装置について、図 1 2 から図 1 9 を用いて説明すれば以下のとおりである。なお、前記実施の形態 1 で用いた構成要素と同一の機能を有する構成要素については同一の番号を付し、その説明を省略する。

本実施の形態に係る表示装置は、実施の形態 1 で図 3 を用いて説明した液晶表示装置 1 における液晶パネル 2 を、図 1 2 および図 1 3 に示す、表示素子、さらには液晶表示素子としての液晶パネル 5 1 に置き換えた液晶表示装置である。

図 1 3 に液晶パネル 5 1 の断面構成を示す。図 1 3 は後述する図 1 2 の B-B 線断面図に相当する。液晶パネル 5 1 はアクティブマトリクス型で反射型の液晶パネルであり、基本構成は液晶パネル 2 と同じである。最上層には液晶パネル 2 の反射防止膜 1 7 に代わって前方散乱板 5 2 が設けられている。また、液晶パネル 2 の微細な凹凸のある層間絶縁膜 2 6 に代わって、上面が平坦な層間絶縁膜 5 3 が設けられている。さらに、液晶パネル 2 の反射電極 2 7 b …に代わって平坦な反射電極 5 4 b …が設けられている。補助容量用電極パッド 2 7 a …に代わる補助容量

用電極パッド 5 4 a …と反射電極 5 4 b …とは、液晶パネル 2 のコンタクトホール 2 8 …とは異なる位置に設けられたコンタクトホール 5 5 …を介してつながり、導通している。ここでは、補助容量用電極パッド 5 4 a …と反射電極 5 4 b …とを合わせて画素電極 5 4 としている。

図 1 3 の液晶パネル 5 1 のうち液晶層 1 3 より下方の部分を上方から見た状態を図 1 2 に示す。図 1 2 に示すように、各画素の反射電極 5 4 b は、走査方向を液晶パネル 5 1 の上下方向とした場合の 1 ライン上の画素を駆動する走査信号線 3 1、および 1 ライン上の画素を駆動する T F T 1 4 の上方を覆うように配置されている。また、コンタクトホール 5 5 は補助容量用電極パッド 5 4 a のうち、補助容量配線 3 3 と補助容量 C_{cs} を形成している箇所上方に設けられている。さらに、液晶パネル 5 1 には、矢印 J の方向に配向処理が施されている。

走査信号線 3 1 …のそれぞれにはほとんどの時間、非選択電圧が印加されている。この非選択電圧は、アモルファスシリコンを使用したアクティブマトリクス液晶表示装置の場合、通常 -10 V 程度である。また、液晶材料の信頼性向上のため、一般に画素電極には通常 1 フィールドごとに極性が反転したデータ信号を印加する、すなわち同一の画素に対して交流駆動することが好ましい。このような条件で 30 Hz 以下の書き換え周波数で駆動を行うと、各画素の反射電極と 1 ライン上の画素を駆動する走査信号線とが対向しないように配置されている場合には、画素電極面と平行な方向の成分を有する電界が発生する。しかも、データ信号が正極性のときと負極性のときとで電界強度に差が生じる。この結果、画素電極のエッジ（端部）にリバーサチルトドメインに起因するディスクリネーションが発生し、チラツキが知覚されて表示品位を損なう

場合がある。

そこで本実施の形態では、このような場合を考慮して、各画素の反射電極 5 4 b を、1 ライン上の画素を駆動する走査信号線 3 1 と対向する箇所が存在するように配置している。よって、反射電極 5 4 b のデータ信号を書き換えるたびにデータ信号の極性反転を行う場合においても、該反射電極 5 4 b と 1 ライン上の画素の走査信号線 3 1（該画素に接続される走査信号線 3 1）との間に、反射電極面と平行な方向の成分を有する電界が発生しない。したがって、反射電極 5 4 b のエッジ（端部）にリバースチルトドメインに起因するディスクリネーションが発生するのを抑制することができる。また、上記例では反射電極 5 4 b が 1 ライン上の画素を駆動する走査信号線 3 1 と対向するようにしたが、1 ライン下の画素を駆動する走査信号線 3 1 と対向していてもよい。すなわち、反射電極 5 4 b は、1 ライン上の画素や 1 ライン下の画素など、自身が属する画素のラインと走査方向に沿った一定の向きに隣接するラインの画素を駆動する走査信号線 3 1 と対向していればよい。換言すれば、反射電極 5 4 b は、少なくとも、自身が属する画素と走査方向に沿った一定の向きに隣接する画素に接続される走査信号線 3 1 と対向する箇所が存在するように配置されていればよい。なお、本実施の形態では、反射電極 5 4 b を走査信号線 3 1 に対向させたが、この配置の反射電極 5 4 b をそのまま光透過型の画素電極に置き換えても同様の効果が得られる。

さらに、各画素の反射電極 5 4 b を、1 ライン上の画素を駆動する TFT 1 4 と対向する箇所が存在するように配置している。このような配置により、図 1 2 に示すように走査信号線 3 1 の一部であるゲート電極

20が走査信号線31の本体から分岐してTFT14まで延びている場合でも、反射電極54bをゲート電極20と対向させることができる。したがって、反射電極54bとゲート電極20との間に反射電極面と平行な方向の成分を有する電界が発生せず、それだけ反射電極54bのエッジにリバーシブルトドメインに起因するディスクリネーションが発生することを抑制できる。また、上記例では反射電極54bが1ライン上の画素を駆動するTFT14と対向するようにしたが、1ライン下の画素を駆動するTFT14と対向していてもよい。すなわち、反射電極54bは、自身が属する画素のラインと一定の向きに隣接するラインの画素を駆動するTFT14と対向していればよい。換言すると、反射電極54bは、少なくとも、自身が属する画素と上記一定の向きに隣接する画素のTFT14と対向する箇所が存在するように配置されていればよい。

また、このような配置により、TFT14のチャネル領域を反射電極54bという同一基板内のレイヤーで遮光することができるため、チャネル領域への光の回り込みが減少する。チャネル領域を遮光することによって、チャネル領域におけるキャリアの光励起が抑制され、非選択期間におけるTFT14の抵抗値の低下が防止される。これにより、画素を30Hz以下の書き換え周波数で駆動しても、電荷保持不良による明るさの変動が緩和され、よりチラツキのない表示を得ることができる。なお、本実施の形態では、反射電極54bをTFT14に対向させたが、この配置の反射電極54bをそのまま非光透過型の他の画素電極に置き換えても同様の効果が得られる。

また、本実施の形態では、図14に示すように、液晶パネル51の表

示に有効なラインのうちの、走査方向に沿った一定の向きの起点側端部のラインとしての最下段のラインのさらに下にダミーラインが設けられている。ダミーラインには、走査信号線 3 1 … および補助容量配線 3 3 … と同じ方向に延びるダミー走査信号線 5 6、ダミー補助容量配線 5 7 が設けられている。さらにダミー走査信号線 5 6 とデータ信号線 3 2 … との交点にはそれぞれ T F T 5 8 が設けられ、その各 T F T 5 8 にドレイン電極 2 5 を介して接続される補助容量用電極パッド 6 1 a と、補助容量用電極パッド 6 1 a にコンタクトホール 6 0 を介して接続されるアクティブ素子遮光層としての反射電極 6 1 b とがさらに設けられている。最下段のラインの走査信号線 3 1 および T F T 1 4 … は、ダミー走査信号線 5 6 によって選択される反射電極 6 1 b … と対向している。このように、液晶パネル 5 1 には、走査方向に沿った上記一定の向きの起点側端部のラインからさらに外側に、アクティブ素子遮光層である反射電極 6 1 b を画素電極に用いる、表示に有効なラインの画素の構成を備えた画素のラインが設けられている。換言すれば、液晶パネル 5 1 には、上記一定の向きの起点側端部の画素と上記一定の向きとは逆向きに隣接して、アクティブ素子遮光層である反射電極 6 1 b を画素電極に用いる、表示に有効な画素の構成を備えた画素が設けられている。

反射電極 6 1 b … によって最下段のラインの T F T 1 4 … を遮光することができるので、非選択期間における該 T F T 1 4 … の抵抗値の低下が防止される。したがって、画素を 3 0 H z 以下の書き換え周波数で駆動しても、電荷保持不良による明るさの変動が緩和され、よりチラツキのない表示を得ることができる。また、反射電極 6 1 b … は非光透過型の電極であって、反射電極 5 4 b … と同様にデータ信号線 3 2 … によっ

てデータ信号が供給されるので、交流駆動が可能である。反射電極 5 4 b…の交流駆動を行うことにより、例えば反射電極 5 4 b…に電氣的に接続された T F T 5 8…が O F F 状態であって反射電極 5 4 b…が電氣的に浮いているときなどに、反射電極 5 4 b…にコントロールされない電荷が蓄積されて液晶に直流電圧が印加されることが避けられる。したがって、反射電極 5 4 b…周辺の液晶の劣化が防止されて液晶材料の信頼性が向上し、ひいては表示画素部の信頼性が向上する。

上記例では、反射電極 6 1 b…が最下段のラインの T F T 1 4…を遮光するようになっているが、図 1 4 において液晶パネル 5 1 を上下反転させた場合は、前述した隣接の向きを規定する“一定の向き”を上下反転させることになるので、最上段のラインの T F T 1 4…を遮光することになる。このように、反射電極 6 1 b…は上記一定の向きの起点側端部のラインの T F T 1 4…を遮光する、すなわち、表示に有効な画素のうち上記一定の向きの起点側端部の画素の T F T 1 4…を遮光するものである。

さらに、T F T 5 8…はダミー走査信号線 5 6 から走査信号が供給されて選択状態となったときに、データ信号線 3 2…から反射電極 6 1 b…にデータ信号を伝達する構成であるので、最下段のラインの画素も、それよりも上段のラインの画素と同様の構成となり、液晶パネル 5 1 の走査方向の構造の繰り返し連続性が保たれる。したがって、最下段のラインの画素とそれよりも上段のラインの画素との電圧印加状態が等しくなり、液晶材料の信頼性が向上する。なお、上記例では液晶パネル 5 1 の表示に有効なラインのうちの最下段のラインのさらに下段にダミー走査信号線 5 6 が設けられているが、図 1 4 において液晶パネル 5 1 を上

下反転させた場合は、表示に有効なラインのうちの最上段のラインのさらに上段にダミー走査信号線 5 6 が設けられることになる。このように、ダミー走査信号線 5 6 は、前述した一定の向きの起点側端部のラインからさらに外側に配置されるものである。

また、ダミーラインの T F T 5 8 …のそれぞれの上方には、T F T 5 8 を遮光する反射膜 6 2 が設けられている。反射膜 6 2 は反射電極 5 4 b ・ 6 1 b と同材料かつ同工程で製造される。ここでは 1 つの T F T 5 8 に対して 1 つのアイランド状の反射膜 6 2 を配したが、T F T 5 8 …の全てを遮光することができるよう、反射膜 6 2 をダミー走査信号線 5 6 の方向につながった帯状のパターンとしてもよい。また、電氣的に絶縁されている必要もない。

つぎに、図 1 3 のカラーフィルタ 1 8 には、図 1 5 (a) , (b) に示すような遮光層 6 5 …が備えられていてもよい。図 1 5 (a) は平面透視図であり、カラーフィルタ 1 8 は複数の赤のカラーフィルタ 1 8 (R) のライン、緑のカラーフィルタ 1 8 (G) のライン、および青のカラーフィルタ 1 8 (B) のラインからなる。遮光層 6 5 …のそれぞれは走査信号線 3 1 …と同一方向に配置されている。図 1 5 (b) は図 1 5 (a) の C - C 線断面図であり、遮光層 6 5 …はガラス基板 1 1 上に設けられている。さらに、この遮光層 6 5 …と反射電極 5 4 b …との位置関係を図 1 6 に示す。図 1 6 に示すように、遮光層 6 5 …のそれぞれは反射電極 5 4 b …の配向処理起点に近い側のエッジ（端部）と対向する位置（図 1 2 の矢印 J を参照）に設けられている。図 1 6 の例では各遮光層 6 5 は同一ライン上に並んだ反射電極 5 4 b …の上記エッジ付近を 5 μ m 覆っている。なお、各遮光層 6 5 は上記エッジの少なくとも一部

と対向していればよい。

このような遮光層 6 5 … を設けることにより、データ信号線 3 2 … に供給するデータ信号を 1 走査期間ごとに極性反転させた場合に、反射電極 5 4 b … のエッジに発生するリバーシブルドメインによるディスクリネーションラインを隠すことができ、均一な表示を行うことができる。

この理由を以下に説明する。1 走査期間ごとにデータ信号の極性を反転する駆動を行うと、図 1 7 に示すように走査方向に隣接する反射電極 5 4 b ・ 5 4 b 間に走査方向成分を有する横方向電界が発生し、反射電極 5 4 b … の配向処理起点に近い側のエッジにリバーシブルドメインによるディスクリネーションラインが発生する場合がある。発生した場合、液晶パネル 5 1 を 3 0 H z 以上で駆動すると、このディスクリネーションラインは発生したまま移動しないので表示に大きな影響を与えないが、3 0 H z 以下で駆動すると、反射電極 5 4 b … のエッジと共通透明電極 1 9 との間で液晶パネル 5 1 面の法線方向から傾斜して発生する斜め電界と、上記横方向電界とに、反射電極 5 4 b … の電圧極性によって非対称性が生じ、ディスクリネーションラインが移動する。したがって、移動するディスクリネーションラインを隠すことができるように、遮光層 6 5 … を設けた。

また、遮光層 6 5 … の中には、前述した図 1 4 の反射電極 6 1 b … の全面と対向するものも配置されている。これにより、表示と関係のない反射電極 6 1 b … からの反射光が液晶パネル 5 1 の表示面に戻ることによって表示が影響を受けるのを防止することができる。このように、図 1 4 の反射電極 6 1 b … に対応する遮光層 6 5 は反射光防止遮光層とし

て機能する。

つぎに、図 1 3 において、層間絶縁膜 5 3 の膜厚は $3 \mu\text{m}$ に設定されており、これにより下地の TFT 1 4 … および各配線の段差を吸収して、層間絶縁膜 5 3 の表面を平坦に、すなわち反射電極 5 4 b … を平坦にしている。このように層間絶縁膜 5 3 の表面および反射電極 5 4 b … を平坦にすることで、電界の歪みが発生しなくなる。反射電極 5 4 b … に表面段差が存在する場合、反射電極 5 4 b … 上に配向膜を塗布すると表面段差に対応して配向膜に膜厚むらが生じることとなる。このとき、配向膜は厚さ方向に分極するが、低周波数で駆動する場合には配向膜の分極方向が固定される。したがって、液晶に印加される電圧に上記分極の分のオフセットが生じ、膜厚むらがあると分極量に変化してオフセット量も変化する。すなわち、画素内の各箇所でも最適対向電圧が異なり、液晶分子が極性反転に対応して応答するときに明状態と暗状態とが部分的にスイッチングを行うことになる。これが、明るさの変化、すなわちチラツキとして知覚される場合がある。

そこで、電極の表面段差の大きさとチラツキの発生状況との関係について詳細な検討を行った。図 1 8 (a) に、検討に用いたチラツキ評価用セル 7 1 の断面構成を示す。チラツキ評価用セル 7 1 は、対向配置された 2 枚のガラス基板 7 2 ・ 7 2 の一方の上面にフォトレジストパターン 7 3 が形成され、その上に透明電極 7 4 、さらにその上に配向膜 7 5 が形成されるとともに、他方のガラス基板 7 2 の下面に平坦な透明電極 7 4 および配向膜 7 5 が形成され、配向膜 7 5 ・ 7 5 の間に液晶層 7 6 が充填された構成である。フォトレジストパターン 7 3 は、一方のガラス基板 7 2 にポジ型フォトレジスト（東京応化製 OFPR-800）をスピンコ

ート法にて塗布した後、フォトリソグラフィーによって段差を有するよう形成した。ここでスピコート時の回転数を $500\text{ rpm} \sim 3000\text{ rpm}$ で変化させて $1.0\text{ }\mu\text{m} \sim 0.1\text{ }\mu\text{m}$ の範囲内の各種段差を得た。配向膜 75 は PVA をスピコート法 (800 rpm) によって塗布した。

上記の構成のチラツキ評価用セル 71 において、信号発生装置 77 から透明電極 74・74 間に電圧を印加した。図 18 (b) にこのときの電圧波形を示す。段差のない平坦なセルの場合には配向膜に膜厚のばらつきはないが、段差がある場合には配向膜に膜厚むらが生じる。これによって分極むらが生じるため電界分布にむらが生じ、明るさが変化する、すなわちチラツキが知覚される。信号発生装置 77 から電圧が印加されている状態で、段差とチラツキの発生状況とについて観察したところ、表 5 に示す結果が得られた。

表 5

表面段差 [μm]	チラツキ目視評価結果
0 . 1	○
0 . 2	○
0 . 3	○
0 . 4	○
0 . 5	○
0 . 6	○
0 . 7	△
0 . 8	×
0 . 9	×
1 . 0	×

○ : チラツキが知覚されない
 △ : チラツキがやや知覚される
 × : チラツキが知覚される

表 5 に示すように、表面段差が 0 . 7 μm でチラツキが目立たなくなり、0 . 6 μm 以下で完全に知覚されなくなることが確認された。したがって、図 1 3 の反射電極 5 4 b … のそれぞれについて、T F T 1 4 との電氣的コンタクト部分を除いた箇所、すなわちコンタクトホール 5 5 上に設けられた部分を除いた箇所の表面段差が 0 . 6 μm 以下であるのが好ましいことが分かった。この範囲であれば画素内で配向乱れがなく、よりチラツキのない均一な表示が得られる。実際に図 1 3 の反射電極 5 4 b … のそれぞれについて段差を相シフト干渉顕微鏡で測定したところ、最大段差は 0 . 2 μm であった。

また液晶パネル 5 1 において、図 1 9 に示すように反射電極 5 4 b …

のそれぞれの配向処理起点に近い側のエッジ付近を、透明電極 8 1 で形成することもできる。これにより、図 1 7 で説明したリバーズチルトドメインによるディスクリネーションラインが透明電極 8 1 …上で発生するため、反射光に対するディスクリネーションラインの影響がなくなり、均一な表示を行うことができる。

さらに液晶パネル 5 1 において、図 2 0 に示すように、T F T 1 4 …が配置されているガラス基板 1 2 側の配向処理方向を走査信号線 3 1 …と略平行（矢印 K の方向）にしてもよい。これにより、ガラス基板 1 2 側の液晶分子の配向方向が、図 1 7 で説明した横方向電界に対して垂直な面内に存在するようになり、液晶パネル 5 1 を 3 0 H z 以下の書き換え周波数で交流駆動した場合に、液晶分子に対する電界の歪みが対称となる。したがって、リバーズチルトドメインによるディスクリネーションラインの発生が緩和され、均一な表示を得ることができる。

以上のように、本実施の形態の液晶表示装置によれば、実施の形態 1 と同様に 3 0 H z 以下の書き込み周波数で駆動を行って低消費電力化を図ることができると同時に、配向状態の制御、ディスクリネーションの影響低減などにより、さらにチラツキのない、均一な表示を得ることができる。

〔実施の形態 3〕

本発明のさらに他の実施の形態に係る表示装置について、図 2 1 および図 2 2 を用いて説明すれば以下のとおりである。なお、前記実施の形態 1 および 2 で用いた構成要素と同一の機能を有する構成要素については同一の番号を付し、その説明を省略する。

本実施の形態に係る表示装置は、実施の形態 1 で図 3 を用いて説明し

た液晶表示装置 1 における液晶パネル 2 を、図 2 1 および図 2 2 に示す液晶パネル 9 1 で置き換えた透過反射両用型の液晶表示装置である。図 2 2 の D-D 線断面図である図 2 1 に示すように、液晶パネル 9 1 は、液晶パネル 2 の反射防止膜 1 7 およびカラーフィルタ 1 8 が省略されるとともに、ガラス基板 1 2 の下面に位相差板 1 5 および偏光板 1 6 がこの順で設けられた構成である。また、さらにその下方にバックライト 9 2 が設けられている。また、補助容量用電極パッド 9 4 a …は ITO などの透明電極で形成されている。

さらに、補助容量用電極パッド 9 4 a …の上方にある反射電極 9 4 b …の一部には、層間絶縁膜 2 6 を貫通する光透過穴 9 3 が設けられている。この光透過穴 9 3 がバックライト 9 2 からの光の透過領域となっている。反射電極 9 4 b …によって光が反射される反射領域と、上記透過領域とはコンタクトホール 2 8 を介して導通して同電位であり、液晶層 1 3 を駆動することが可能である。この液晶パネル 9 1 で偏光モードで表示を行う場合、反射領域と透過領域との位相差の整合性を図るために、透過領域の液晶層 1 3 の厚み d_T 、および反射領域の液晶層 1 3 の厚み d_R とは $d_T \cong 2 d_R$ とするのが望ましい。

また、図 2 2 に図 2 1 の液晶層 1 3 より下方の部分を上方から見た図を示す。図 2 2 に示すように、補助容量用電極パッド 9 4 a と反射電極 9 4 b とを合わせて画素電極 9 4 としている。各補助容量用電極パッド 9 4 a は補助容量配線 3 3 と補助容量 C_{cs} を形成しながら TFT 1 4 の周囲に広範囲に形成されている。そして、矩形の光透過穴 9 3 が、反射電極 9 4 b および層間絶縁膜 2 6 のうち、補助容量用電極パッド 9 4 a の上方で、かつ走査信号線 3 1 と補助容量配線 3 3 との上方を避けた位

置に設けられている。

上記の構成の液晶パネル 9 1 とすれば、実施の形態 1 で得られる効果に加えて、周囲光が多いときには反射型として、周囲光が少ないときにはバックライト 9 2 を点灯して透過型と併用して利用することができるようになる。なお、実施の形態 1 の液晶パネル 2 において、反射板を半透明としても同様の効果が得られる。

〔実施の形態 4〕

本発明のさらに他の実施の形態に係る表示装置について、図 2 3 から図 2 5 を用いて説明すれば以下のとおりである。なお、前記実施の形態 1 から 3 で用いた構成要素と同一の機能を有する構成要素については同一の番号を付し、その説明を省略する。

本実施の形態に係る表示装置は、表示素子としてアクティブマトリクス型の有機 E L パネルを有する有機 E L 表示装置である。有機 E L パネルは図 3 の液晶表示装置 1 と同様に走査信号ドライバおよびデータ信号ドライバによって駆動される。図 2 3 に有機 E L パネルの一部の平面図を示す。有機 E L パネルには、走査信号ドライバから走査信号が供給される走査信号線 1 0 1 …と、データ信号ドライバからデータ信号が供給されるデータ信号線 1 0 2 …とが、図 1 と同様にガラス基板上に直交するように設けられている。図 2 3 は有機 E L パネルの 1 画素分の構成を示しており、1 画素は、隣接する走査信号線 1 0 1 ・ 1 0 1 とデータ信号線 1 0 2 ・ 1 0 2 とでおおよそ囲まれた区画に相当する。

各画素には、走査信号線 1 0 1 から走査信号が供給されて周期的に選択状態となるアクティブ素子としての書き込み用トランジスタ 1 1 1 が、走査信号線 1 0 1 とデータ信号線 1 0 2 とが交差する辺りに設けられ

ている。書き込み用トランジスタ 111 は T F T などからなる。図 23 では T F T とし、そのゲート電極 111 a が走査信号線 101 に接続されている。また、該 T F T のソース電極 111 b はデータ信号線 102 に接続されている。該 T F T のドレイン電極 111 c は引き出されて、後述する補助容量 C_{cs} の電極である補助容量用電極パッド 112 に接続されている。

また、補助容量用電極パッド 112 に隣接して後述の有機 E L 素子 114 の駆動用トランジスタ 113 が設けられている。駆動用トランジスタ 113 は T F T などからなる。図 23 では T F T とし、そのゲート電極 113 a が補助容量用電極パッド 112 に接続されている。T F T のチャネル極性は走査方向あるいは四方に隣接する画素ごとに異なっている。該 T F T のチャネルの高電位側電極 113 b は有機 E L 素子 114 に直流電流を供給する電源配線 104 に接続されており、定電位側電極 113 c は有機 E L 素子 114 のアノード電極 114 a に接続されている。

図 23 の E - E 線断面図である図 24 に、有機 E L 素子 114 の構成を示す。有機 E L 素子 114 は対向するガラス基板 115・116 の間に挟持されるように形成されている。ガラス基板 115 上にアノード電極 114 a が設けられ、アノード電極 114 a 上に、層間絶縁膜 114 b がコンタクトホール 114 c を有するように設けられている。層間絶縁膜 114 b 上には透明電極 114 d が設けられており、透明電極 114 d はコンタクトホール 114 c を介してアノード電極 114 a と導通するようになっている。透明電極 114 d 上にはダイオード型の発光層 114 e が設けられ、さらに発光層 114 e 上に A l などからなる対向

電極 1 1 4 f が設けられている。発光層 1 1 4 e に流れる電流は、駆動用トランジスタ 1 1 3 のゲート電極 1 1 3 a に印加される電圧に応じてチャネル抵抗が変化することにより変化し、発光層 1 1 4 e はこの電流に応じた強度で発光する。画素内には図 2 3 に示すように開口部 1 1 7 が設けられており、発光層 1 1 4 e で発生した光は対向電極 1 1 4 f で反射されて開口部 1 1 7 から出射される。

さらに有機 EL パネルには、図 2 3 に示すように、補助容量用電極パッド 1 1 2 と SiN_x などの層間絶縁膜を介して対向する補助容量配線 1 0 5 が画素の 1 ラインごとに設けられている。補助容量配線 1 0 5 は前記有機 EL 素子 1 1 4 の対向電極 1 1 4 f と同電位とされる。補助容量用電極パッド 1 1 2 と補助容量配線 1 0 5 とは、駆動用トランジスタ 1 1 3 のゲート容量に対する補助容量 C_{cs} を形成する電極である。補助容量配線 1 0 5 … は走査信号線 1 0 1 … 以外の位置で、ガラス基板 1 1 5 上に走査信号線 1 0 1 … と平行に設けられており、補助容量用電極パッド 1 1 2 とともに、走査信号線 1 0 1 … との間に容量結合が略生じないようになっている。この場合に限らず、補助容量用電極パッド 1 1 2 … と補助容量配線 1 0 5 … とは走査信号線 1 0 1 … との間に容量結合が略生じない位置となるように設けられていけばよい。

つぎに、上記構成の画素の等価回路を図 2 5 に示す。走査信号線 1 0 1 から供給される走査信号によって書き込み用トランジスタ 1 1 1 が ON 状態（選択状態）となると、データ信号線 1 0 2 から供給されるデータ信号に応じた電荷が、駆動用トランジスタ 1 1 3 のゲート容量と補助容量 C_{cs} とに書き込まれる。該ゲート容量は、画素の表示状態を決定する電荷が書き込み用トランジスタ 1 1 1 を介して書き込まれる電気容量

である。また、データ信号は、走査方向にあるいは四方に隣接する画素間で極性が反転するように、データ信号ドライバから交流駆動で供給される。

駆動用トランジスタ 113 のゲート電極 113 a の電位に応じて駆動用トランジスタ 113 のチャネル抵抗が制御され、チャネル抵抗に応じた電流が有機 EL 素子 114 に流れて、発光による画面表示が行われる。発光状態は次の選択期間まで駆動用トランジスタ 113 のゲート容量に電荷が保持されていることにより保持される。

ここで、補助容量用電極パッド 112 および補助容量配線 105 が走査信号線 101 との間に容量結合が略生じない位置となるように補助容量 C_{cs} が設けられているので、前記各実施の形態の同期クロック発生回路 7 のような周波数設定手段によりゲート容量の電荷、すなわち有機 EL 表示パネルの画面を 30 Hz 以下の書き換え周波数で書き換えても、1 ライン上の走査信号線 101 など走査信号線の電位変動によるゲート電極 113 a の電位変動は生じない。すなわち、次の選択期間まで駆動用トランジスタ 113 のチャネル抵抗の変動が生じず、安定した発光状態が得られる。これはまた、有機 EL 表示パネルが、走査信号の供給に伴って走査信号線 101 … から駆動用トランジスタ 113 のゲート容量の電圧に加わるノイズによる上記電圧の変動を、表示状態にチラツキが知覚されない値以下に抑制するように構成されていることを意味している。

したがって、走査信号ドライバの消費電力およびデータ信号ドライバの消費電力が十分に削減される状態で、チラツキのない安定した表示品位が得られる。この結果、良好な表示品位を保ったまま低消費電力化を

達成することができる。

以上のように、本発明の表示装置は、走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、上記画素のそれぞれには上記電気容量に対する補助容量が、上記補助容量の電極が上記走査信号線との間に容量結合を略生じない位置となるように設けられ、上記電荷を書き込む周期を決定する書き換え周波数を30 Hz以下に設定することが可能な周波数設定手段をさらに有して構成されていてもよい。

上記の構成によれば、所定の電気容量に対する補助容量の電極が走査信号線との間に容量結合を略生じない位置となるように補助容量を設けるので、この状態で周波数設定手段により上記電気容量の電荷、すなわち表示素子の画面を30 Hz以下の書き換え周波数で書き換える設定を行えば、従来のようにCsオンゲート構造で補助容量を形成していた場合と異なり、1ライン上の走査信号線など走査信号線の電位変動による上記電気容量の電極の電位変動は生じなくなる。

30 Hz以下の低周波数駆動とすることによって、走査信号の周波数が減少して走査信号ドライバの消費電力が十分に削減されるとともに、データ信号の極性反転周波数が減少し、データ信号ドライバの消費電力が十分に削減される。また、表示状態を決定する電荷が書き込まれる電

気容量の電極の電位変動が生じなくなることによって、チラツキのない安定した表示品位が得られる。

この結果、良好な表示品位を保ったまま低消費電力化を達成することのできるアクティブ素子を有する表示装置を提供することができる。

また、本発明の表示装置は、走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、上記表示素子が、上記走査信号の供給に伴って上記走査信号線から上記電気容量の電圧に加わるノイズによる上記電圧の変動を、上記表示状態にチラツキが知覚されない値以下に抑制するように構成され、上記電荷を書き込む周期を決定する書き換え周波数を30 Hz以下に設定することが可能な周波数設定手段をさらに有して構成されていてもよい。

上記の構成によれば、表示状態を決定する電荷が書き込まれる所定の電気容量の電圧に走査信号線からノイズが加わっても、このノイズによる上記電気容量の電圧の変動を、表示状態にチラツキが知覚されない値以下に抑制するように構成されているので、この状態で周波数設定手段により上記電気容量の電荷すなわち表示素子の画面を30 Hz以下の書き換え周波数で書き換えるように設定すれば、画素の表示状態は安定し、チラツキのない安定した表示品位が得られる。また、30 Hz以下の低周波数駆動とすることによって、走査信号の周波数が減少して走査信

号ドライバの消費電力が十分に削減されるとともに、データ信号の極性反転周波数が減少しデータ信号ドライバの消費電力が十分に削減される。

この結果、良好な表示品位を保ったまま低消費電力化を達成することのできるアクティブ素子を有する表示装置を提供することができる。

また、本発明の表示装置は、上記書き換え周波数が0.5 Hz以上30 Hz以下の範囲内であってもよい。

上記の構成によれば、書き換え周波数を30 Hz以下としながら、下限を0.5 Hzとして前記電気容量からのアクティブ素子などを通した漏れ電流に起因する前記電気容量の電極の電位変動を十分に抑制する。これにより、十分な低消費電力化と確実な画素のチラツキ防止とを達成することができる。

また、本発明の表示装置は、上記書き換え周波数が1 Hz以上15 Hz以下の範囲内であってもよい。

上記の構成によれば、書き換え周波数を15 Hz以下として消費電力を極めて大きく低減しながら、下限を1 Hzとして前記電気容量の電極の電位変動を極めて小さくなるように抑制する。これにより、極めて大きな低消費電力化とより確実な画素のチラツキ防止とを達成することができる。

また、本発明の表示装置は、上記周波数設定手段は、上記書き換え周波数を複数通りに設定することが可能であってもよい。

上記の構成によれば、周波数設定手段により表示素子の画面の書き換え周波数を複数通りに設定可能であるので、少なくとも30 Hz以下の書き換え周波数への設定による低消費電力化と高表示品位との両立を確

保した上で、画像の動きの速さに合わせて表示品位を優先させる高めの書き換え周波数への設定や、低消費電力化を優先させる低めの書き換え周波数への設定を行うことができる。

また、本発明の表示装置は、上記周波数設定手段は、上記書き換え周波数を 30 Hz 以上に設定することが可能であってもよい。

上記の構成によれば、周波数設定手段により表示素子の画面の書き換え周波数を 30 Hz 以上に設定可能であり、例えば静止画や通常の動きの速さの動画を表示する場合には書き換え周波数を 30 Hz 以下に設定して低消費電力化と高品位表示との両立を図り、動きの非常に速い動画を表示する場合には周波数を 30 Hz 以上に設定してスムーズな表示を確保するなどする。これにより、表示する画像の状態に適した書き換え周波数の設定を行うことができる。

また、本発明の表示装置は、上記書き換え周波数のそれぞれが、最も低い書き換え周波数の整数倍であってもよい。

上記の構成によれば、書き換え周波数のそれぞれを最も低い書き換え周波数の整数倍の關係に設定するので、全ての書き換え周波数に共通の基準同期信号を使用することができるのに加えて、書き換え周波数を切り換えた場合に供給するデータ信号の間引きあるいは追加を簡単に行うことができる。

また、本発明の表示装置は、上記書き換え周波数のそれぞれが、最も低い書き換え周波数の 2 の整数乗倍であってもよい。

上記の構成によれば、書き換え周波数のそれぞれを最も低い書き換え周波数の 2 の整数乗倍の關係に設定するので、2 の整数乗分の 1 で分周を行う通常の簡単な分周回路を用いて書き換え周波数のそれぞれを生成

することができる。

また、本発明の表示装置は、上記書き換え周波数のうち少なくとも最も低いものが、上記表示素子の表示内容を更新する周期を決めるリフレッシュ周波数の2以上の整数倍であってもよい。

上記の構成によれば、書き換え周波数のうち少なくとも最も低いものをリフレッシュ周波数の2以上の整数倍の関係に設定するので、そのように設定した書き換え周波数では表示素子での同一の表示内容に対して、各画素の選択回数が2以上の整数回となる。したがって、同一の表示内容に対して、交流駆動によって前記電気容量の電極の電位の極性を反転させて表示することができる。特に表示素子が液晶表示素子である場合には、液晶表示素子に用いられる液晶の信頼性がより向上する。

また、本発明の表示装置は、上記周波数設定手段は、上記リフレッシュ周波数が変更されると上記書き換え周波数のうち少なくとも最も低いものの設定を、変更後の上記リフレッシュ周波数に合わせて変更することが可能であってもよい。

上記の構成によれば、周波数設定手段はリフレッシュ周波数の変更に合わせて、少なくとも最も低い書き換え周波数の設定を、変更後のリフレッシュ周波数の2以上の整数倍に変更することができる。したがって、リフレッシュ周波数を変更しても、上記のように設定を変更した書き換え周波数では表示素子での同一の表示内容に対して、交流駆動によって前記電気容量の電極の電位の極性を反転させて表示することができる。特に表示素子が液晶表示素子である場合には、液晶表示素子に用いられる液晶の信頼性を容易に維持することができる。

また、本発明の表示装置は、上記書き換え周波数のうち最も低いもの

が 2 Hz 以上の整数値であってもよい。

上記の構成によれば、最も低い書き換え周波数を 2 Hz 以上の整数値に設定し、さらにこれがリフレッシュ周波数の 2 以上の整数倍となっていることから、リフレッシュ周波数が 1 Hz 以上となる。したがって、表示素子の画面に時計を表示する場合に、秒表示を正確に 1 秒間隔で行うことができる。

また、本発明の表示装置は、上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成されるとともに上記電気容量に対する補助容量が設けられる液晶表示素子であり、上記液晶表示素子の画素電圧保持率を、上記電気容量を C_{LC} 、上記補助容量を C_{CS} 、上記アクティブ素子の非選択期間を T 、上記書き換え周波数における非選択期間 T 後の液晶電圧保持率を $H_r(T)$ 、書き込み直後の上記画素電極と上記対向電極との電位差を V 、上記アクティブ素子の非選択時の抵抗値を R 、 $V_1 = V - \{V \cdot (1 - H_r(T)) \times C_{LC} / (C_{LC} + C_{CS})\}$ として、

$$P = V_1 \cdot \exp[-T / \{(C_{LC} + C_{CS}) \cdot R\}] / V$$

と表したときに、 $P \geq 0.9$ であってもよい。

上記の構成によれば、前記表示素子が液晶表示素子であって、選択期間中に印加された画素の電圧、すなわち画素電極と対向電極との間に液晶が介在して形成される電気容量の電圧が、非選択期間を通して 90% 以上の電圧保持率で保持されるので、画素電極の電位変動がほとんど生じない。したがって、特にチラツキのない安定した表示品位を得ることが可能となる。

また、本発明の表示装置は、上記表示素子は上記電気容量が画素電極

と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記画素電極は、少なくとも、自身が属する画素のラインと走査方向に沿った一定の向きに隣接するラインの画素の走査信号線と対向する箇所が存在するように配置されていてもよい。

上記の構成によれば、前記表示素子が液晶表示素子であって、画素電極には少なくとも、走査方向を液晶表示素子の上下方向とした場合の１ライン上や１ライン下など、自身が属する画素のラインと走査方向に沿った一定の向きに隣接するラインの画素の走査信号線と対向する箇所を設けるので、前記電気容量の電荷を書き換えるたびにデータ信号の極性反転を行うにあたって、該画素電極と、上記一定の向きに隣接するラインの画素の走査信号線との間に、画素電極面と平行な方向の成分を有する電界が発生しない。したがって、画素電極のエッジ（端部）にリバーサルトドメインに起因するディスクリネーションが発生するのを抑制することができる。

また、本発明の表示装置は、上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記画素電極は非光透過型の電極であり、少なくとも、自身が属する画素のラインと上記一定の向きに隣接するラインの画素のアクティブ素子と対向する箇所が存在するように配置されていてもよい。

上記の構成によれば、前記表示素子が液晶表示素子であって、非光透過型の画素電極には少なくとも、走査方向を液晶表示素子の上下方向とした場合の１ライン上や１ライン下など、自身が属する画素のラインと上記一定の向きに隣接するラインの画素のアクティブ素子と対向する箇所を設けるので、画素電極はアクティブ素子を遮光する。これにより、

アクティブ素子への光の回り込みが減少し、非選択期間におけるアクティブ素子の抵抗値の低下が防止される。したがって、画素を30 Hz以下の書き換え周波数で駆動しても、電荷保持不良による明るさの変動が緩和され、よりチラツキのない表示を得ることができる。

また、本発明の表示装置は、上記液晶表示素子は、表示に有効なラインのうち上記一定の向きの起点側端部のラインのアクティブ素子を遮光するアクティブ素子遮光層を有していてもよい。

上記の構成によれば、アクティブ素子遮光層によって、走査方向を液晶表示素子の上下方向とした場合の表示に有効な最上段や最下段のラインなど、上記一定の向きの起点側端部のラインのアクティブ素子を遮光することができるので、非選択期間における該アクティブ素子の抵抗値の低下が防止される。したがって、画素を30 Hz以下の書き換え周波数で駆動しても、電荷保持不良による明るさの変動が緩和され、よりチラツキのない表示を得ることができる。

また、本発明の表示装置は、上記液晶表示素子は、上記アクティブ素子遮光層からの反射光が上記液晶表示素子の表示面に戻るのを遮る反射光防止遮光層を有していてもよい。

上記の構成によれば、アクティブ素子遮光層からの反射光を反射光防止遮光層によって液晶表示素子の表示面に戻るのを遮るので、アクティブ素子を遮光する構成が表示に影響を及ぼさないようにすることができる。

また、本発明の表示装置は、上記アクティブ素子遮光層は上記対向電極との間に液晶が介在するように設けられた電極であり、上記アクティブ素子遮光層と上記対向電極との間に交流電圧が印加されてもよい。

上記の構成によれば、アクティブ素子遮光層と対向電極との間の液晶が交流駆動されるので、液晶材料の信頼性が向上する。

また、本発明の表示装置は、上記液晶表示素子は、上記一定の向きの起点側端部のラインからさらに外側に、上記アクティブ素子遮光層を上記画素電極に用いる上記画素の構成を備えた画素のラインを有していてもよい。

上記の構成によれば、表示に有効な上記一定の向きの起点側端部のライン、例えば走査方向を液晶表示素子の上下方向とした場合の最上段あるいは最下段となる表示に有効なラインの画素も、表示に有効なその他のラインの画素と同様の構成となるので、液晶表示素子の走査方向の構造の繰り返し連続性が保たれる。したがって、表示に有効な走査方向に沿った一定の向きの起点側端部のラインの画素と、表示に有効なその他のラインの画素との電圧印加状態が等しくなり、液晶材料の信頼性がより向上する。

また、本発明の表示装置は、上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記液晶表示素子は、上記画素電極の配向処理起点に近い側のエッジ（端部）の少なくとも一部と表示面側から対向する遮光層を有していてもよい。

上記の構成によれば、前記表示素子が液晶表示素子であって、画素電極の上記エッジを遮光膜で覆うので、液晶表示素子を 30 Hz 以下の書き換え周波数で交流駆動した場合に、画素電極のエッジに発生するリバースチルトドメインによるディスクリネーションを隠すことができ、均一な表示を得ることができる。

また、本発明の表示装置は、上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記画素電極の配向処理部と接する箇所のうち、上記アクティブ素子との電気的コンタクト部分を除いた箇所の表面段差が $0.6 \mu\text{m}$ 以下であってもよい。

上記の構成によれば、前記表示素子が液晶表示素子であって、画素電極に配向膜を形成した場合に、画素内で配向膜の膜厚むらが抑えられるため、画素内での配向乱れがなくなり、よりチラツキのない、均一な表示を得ることができる。

また、本発明の表示装置は、上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記画素電極の配向処理起点に近い側のエッジ（端部）付近が透明電極で形成されていてもよい。

上記の構成によれば、前記表示素子が液晶表示素子であって、液晶表示素子を 30 Hz 以下の書き換え周波数で交流駆動した場合に、画素電極のエッジに発生するリバースチルトドメインによるディスクリネーションが透明電極上で発生するため、反射光に対するディスクリネーションラインの影響がなくなり、均一な表示を行うことができる。

また、本発明の表示装置は、上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記アクティブ素子が配置されている基板側の配向処理方向が、上記走査信号線と略平行であってもよい。

上記の構成によれば、前記表示素子が液晶表示素子であって、アクティブ素子が配置されている基板側の液晶分子の配向方向が、隣接する画

素電極間に生じる走査方向の電界に対して垂直な面内に存在するようになり、液晶表示素子を 30 Hz 以下の書き換え周波数で交流駆動した場合に、液晶分子に対する電界の歪みが対称となる。したがって、リバーシブルトドメインによるディスクリネーションラインの発生が緩和され、均一な表示を得ることができる。

また、本発明の表示装置は、上記液晶表示素子は周囲光を用いて反射型表示を行う反射部材を有していてもよい。

上記の構成によれば、表示装置をバックライトを必要としない反射型液晶表示装置とするので、30 Hz 以下の駆動による低消費電力化の割合が大きくなる。

また、本発明の表示装置は、上記反射部材は上記画素電極の少なくとも一部であってもよい。

上記の構成によれば、反射部材が画素電極の少なくとも一部である、すなわち、画素電極の少なくとも一部が反射型液晶表示装置の反射電極となるので、別途反射部材は必要なく、装置を構成する部材の種類を減らすことが可能である。

また、本発明の表示装置は、上記反射部材に光透過用の穴が設けられている、または上記反射部材が半透明であってもよい。

上記の構成によれば、反射透過両用型の液晶表示装置とするので、周囲光が多いときには反射型として、周囲光が少ないときにはバックライトを点灯するなど透過型と併用して利用することができる。

また、本発明の電子機器は、前記の表示装置を搭載している。これにより、上記電子機器は、良好な表示品位を保ったままの低消費電力化が図れる表示装置を搭載しているので、バッテリーによる長時間駆動が容

易になる。

〔実施の形態 5〕

本発明のさらに他の実施の形態について図 28 から図 45 に基づいて説明すれば、以下のとおりである。なお、本実施の形態に記載の構成は、上述した実施の形態に適用可能である。

本実施の形態では、本発明の表示装置の駆動方法、およびそれを用いた表示装置、ならびに電子機器の一形態について説明する。

図 29 に、本実施の形態に係る表示装置としての液晶表示装置 201 のシステムブロック図を示す。液晶表示装置 201 は、液晶パネル 202、ゲートドライバ 203、ソースドライバ 204、コントロール IC 205、および画像メモリ 206 を備えている。液晶パネル 202 は、マトリクス状に配置された画素からなる画面と、上記画面を線順次に選択して走査する複数の走査信号線と、選択されたラインの画素にデータ信号を供給する複数のデータ信号線とを備えている。走査信号線とデータ信号線とは直交している。ゲートドライバ 203 は走査信号線ドライバであり、液晶パネル 202 の各走査信号線に、選択期間と非選択期間とのそれぞれに応じた電圧を出力する。ソースドライバ 204 はデータ信号線ドライバであり、液晶パネル 202 の各データ信号線にデータ信号を出力し、選択されている走査信号線上にある画素のそれぞれに画像データを供給する。

コントロール IC 205 は、コンピュータなどの内部にある画像メモリ 206 に蓄えられている画像データを受け取り、ゲートドライバ 203 にゲートスタートパルス信号 GSP およびゲートクロック信号 GCK を配信し、ソースドライバ 204 に RGB の階調データ、ソーススター

トパルス信号 $S S P$ 、ソースラッチストローブ信号 $S L S$ 、およびソースクロック信号 $S C K$ を配信する。これら全ての信号は同期しており、各信号の周波数を信号名の前に f を付して表すと、これら周波数の関係は一般的には、

$$f G S P < f G C K = f S S P < f S C K$$

となっている。なお、いわゆる擬似倍速駆動の場合は $f G C K > f S S P$ となる。画像データ蓄積手段としての画像メモリ 206 に蓄積されている画像データは、データ信号の基になるデータである。また、コントロール IC 205 は後述する本実施の形態に係る表示装置の駆動方法を実行する制御手段としての機能を有している。

ゲートドライバ 203 は、コントロール IC 205 から受け取ったゲートスタートパルス信号 $G S P$ を合図に液晶パネル 202 の走査を開始し、ゲートクロック信号 $G C K$ に従って各走査信号線に順次選択電圧を印加していく。ソースドライバ 204、コントロール IC 205 から受け取ったソーススタートパルス信号 $S S P$ を基に、送られてきた各画素の階調データをソースクロック信号 $S C K$ に従ってレジスタに蓄え、次のソースラッチストローブ信号 $S L S$ に従って液晶パネル 202 の各データ信号線に階調データを書き込む。

また、コントロール IC 205 の内部には、ゲートスタートパルス信号 $G S P$ のパルス間隔の設定を行う $G S P$ 変換回路 207 が備えられている。ゲートスタートパルス信号 $G S P$ のパルス間隔は、表示のフレーム周波数が通常の 60 Hz である場合は約 16.7 msec である。 $G S P$ 変換回路 207 は、例えばこのゲートスタートパルス信号 $G S P$ のパルス間隔を 16.7 msec と長くすることができる。1 画面の走査期

間 T_1 が通常のみままであるとすると、上記のパルス間隔のうち約 $9/10$ は全走査信号線を非走査状態とする期間となる。このように、GSP 変換回路 207 では、走査期間 T_1 が終了した後に再びゲートスタートパルス信号 GSP がゲートドライバ 203 に入力されるまでの非走査期間が、走査期間 T_1 より長くなるように設定することができる。この走査期間 T_1 より長い非走査期間を休止期間 T_2 と呼ぶことにする。

非走査期間として休止期間 T_2 を設定した場合の、走査信号線 $G_1 \sim G_n$ に供給する走査信号の波形を図 28 に示す。図 28 において $n = 4$ としたとき、従来の図 44 に示す走査信号の波形と比較して、非走査期間が垂直帰線期間に代わって走査期間 T_1 より長い休止期間 T_2 に設定され、フレームやフィールドを表す垂直周期が長くなっていることが分かる。

GSP 変換回路 207 で非走査期間として休止期間 T_2 を設定すると、1 垂直期間は走査期間 T_1 と休止期間 T_2 との和になる。例えば走査期間 T_1 を通常の 60 Hz 相当の時間に設定すると、それよりも長い休止期間 T_2 が存在するために、垂直周波数が 30 Hz より低い周波数となる。走査期間 T_1 と非走査期間とは、静止画や動画など表示したい画像における動きの程度に応じて適宜設定すればよく、GSP 変換回路 207 では画像の内容に応じて複数の非走査期間を設定することができるようになっている。そして、非走査期間の少なくとも 1 つは休止期間 T_2 となっている。図 29 では、GSP 変換回路 207 が外部から入力される非走査期間設定信号 $M_1 \cdot M_2$ に応じて非走査期間の設定を変えるようになっている。非走査期間設定信号の数は任意でよいが、例えばこの 2 種類の非走査期間設定信号 $M_1 \cdot M_2$ が論理信号であれば、非走査

期間を4通りに設定することができる。

休止期間T₂を設けることにより、画面を書き換える回数、すなわちソースドライバ204から出力するデータ信号の供給周波数を減少させることができるので、画素を充電する電力を削減することができる。したがって、液晶表示装置201が明るさ、コントラスト、応答速度、階調性などの基本的な表示品位を確保することのできるアクティブマトリクス型の液晶表示装置である場合に、非走査期間として休止期間T₂を設定すれば、データ信号の供給周波数に正比例して増加するデータ信号線ドライバの消費電力を、上記表示品位を犠牲にすることなく容易にかつ十分に削減することができる。

このような理由から、静止画のように画像に動きのない表示や、動画でも画像に動きの少ない表示などに対しては、非走査期間を長い休止期間T₂に設定すればよい。また、動きの多い動画に対しては、非走査期間として短い休止期間T₂や、休止期間T₂よりも短い非走査期間に設定すればよい。例えば16.7 msecという走査期間に対して十分短い非走査期間に設定すると、駆動周波数は通常の60 Hz相当となるので、十分に速い動画表示が可能になる。これに対し、非走査期間を333.3 msecという長い休止期間T₂に設定すると、静止画や動きの少ない動画に対して、画面を書き換えることによる消費電力を基本的な表示品位を保ったまま削減することができる。すなわち、液晶パネル202を動画ディスプレイと低消費電力ディスプレイとに切り換えて使用することができる。このように、静止画や動画など表示画像の種類に応じて画面を書き換える周期を変化させることができるので、表示画像の種類ごとに最適な低消費電力化を図ることができる。

また、複数の非走査期間のうちで最短のものを T_{01} 、 T_{01} 以外の任意のものを T_{02} としたとき、

$$(T_{1} + T_{02}) = (T_{1} + T_{01}) \times N \quad (N \text{ は } 2 \text{ 以上の整数})$$

(3)

の関係とする、すなわち、複数の非走査期間のそれぞれを用いたフレーム期間を、最短の非走査期間 T_{01} を用いたフレーム期間の整数倍とするのが好ましい。例えば、通常の 60 Hz で駆動を行う場合、 T_1 は 16.7 msec 以下である。 T_{01} を垂直帰線期間とし、 T_{02} を式 (3) の関係に設定すれば、60 Hz で転送されてくる画面のデータ信号に対して整数回に 1 回サンプリングを行えばよい。したがって、基準同期信号を非走査期間のそれぞれに共通化して利用することができ、簡単な回路を付加するだけで低周波数駆動が可能となって、新たに発生する消費電力を非常に小さくすることができる。

なお、非走査期間の設定では、この例のように GSP 変換回路 207 に複数の非走査期間設定信号が入力されるようになっていてもよいし、GSP 変換回路 207 に非走査期間調整用のボリュームや選択用のスイッチなどが備えられていてもよい。もちろん使用者が設定しやすいように液晶表示装置 201 の筐体外周面に非走査期間調整用のボリュームや選択用のスイッチなどが備えられていてもよい。GSP 変換回路 207 は少なくとも外部からの指示に応じて非走査期間を所望の設定に変えることのできる構成であればよい。また、図 29 では GSP 変換回路 207 がコントロール IC 205 の内部に組み込まれている構成であるが、これに限らず、コントロール IC 205 から独立して設けられていてもよい。

つぎに、休止期間 T_2 を設定した場合に、さらに消費電力を低減する方法について説明する。

ゲートドライバ 203 およびソースドライバ 204 の内部にはロジック回路があり、それぞれが内部のトランジスタを動作させるために電力を消費する。このため、これらの消費電力はトランジスタが動作する回数に比例し、クロック周波数に比例することとなる。休止期間 T_2 には全走査信号線を非走査状態とするので、ゲートクロック信号 GCK、ソーススタートパルス信号 SSP、ソースクロック信号 SCK などのゲートスタートパルス信号 GSP 以外の信号を、ゲートドライバ 203 およびソースドライバ 204 に入力しないことにより、ゲートドライバ 203 およびソースドライバ 204 の内部にあるロジック回路を動作させる必要がなくなるためそれだけ消費電力を削減することができる。

一方、ソースドライバ 204 がデジタルのデータ信号を扱うデジタルドライバである場合には、図 30 に示すように階調発生回路 208 が設けられており、コントロール IC 205 から送られてきた階調信号に基づき、分圧抵抗 208a とスイッチング素子 208b とを用いた抵抗分割法により電源電圧 V_{DD} から階調電圧を選択する。その後バッファ 209 によって電流増幅を行って各データ信号線に出力する。このように、ソースドライバ 204 の内部には階調発生回路 208 やバッファ 209 などの定常的に電流が流れるアナログ回路が存在する。また、ソースドライバ 204 がアナログのデータ信号を扱うアナログドライバである場合には、アナログ回路としてサンプリングホールド回路とバッファとが存在する。さらに、コントロール IC 205 の内部にアナログ回路が存在している場合もある。

アナログ回路の消費電力は駆動周波数に依存しないので、ゲートドライバ 203 およびソースドライバ 204 の内部にあるロジック回路の動作を停止させただけでは上記消費電力は削減することができない。そこで、休止期間 T2 中にこれらのアナログ回路を停止させ、アナログ回路を電源から切り離すようにすれば、アナログ回路の消費電力を削減し、液晶表示装置 201 全体の消費電力をさらに低減することができる。なお、液晶表示装置 201 がアクティブマトリクス型液晶表示装置である場合には、休止期間 T2 中にゲートドライバ 203 から画素に非選択電圧を印加するため、停止させるアナログ回路を最低限ゲートドライバ 203 と関連しないもの、すなわち休止期間 T2 における表示とは無関係なものとすればよい。少なくともソースドライバ 204 のアナログ回路を停止させることにより、最も消費電力の大きいアナログ回路の動作を停止させることになるので、液晶表示装置 201 全体の消費電力を効率よく低減することができる。

また、休止期間 T2 では画素にデータを書き込まないので、休止期間 T2 に画像メモリ 206 からの画像データの転送を停止させることにより、休止期間 T2 において画像データ転送のための消費電力を削減することができる。画像データの転送の停止に当たっては、例えば前述の非走査期間設定信号 M1・M2 に基づいてコントロール IC 205 から画像メモリ 206 に画像データの転送の停止を要求する。これにより、転送停止の制御が容易ながら液晶表示装置 201 全体の消費電力をさらに低減することができる。

また、画像データを液晶表示装置 201 に外部から供給する画像データ供給手段が備えられている場合もある。この場合、液晶表示装置 20

1 内部に画像メモリ 2 0 6 が設けられていることもあれば、設けられていないこともある。このような条件では、休止期間 T 2 に画像データ供給手段からの画像データの供給を受け付ける動作を液晶表示装置 2 0 1 に停止させることができる。例えば、非走査期間設定信号 M 1 ・ M 2 に基づいてコントロール I C 2 0 5 の入力部を、画像データの供給側に対してハイインピーダンスとする。これにより、上記入力部での消費電力を削減することができる。このように、休止期間 T 2 に画像データ供給手段からの画像データの供給を受け付ける動作を液晶表示装置 2 0 1 に停止させることにより、休止期間 T 2 において画像データ供給を受け付けるための消費電力を削減することができる。したがって、液晶表示装置 2 0 1 全体の消費電力をさらに低減することができる。

つぎに、休止期間 T 2 を設定した場合に、画面のチラツキが十分に抑制された高表示品位を達成する方法について説明する。

まず、休止期間 T 2 に全データ信号線をソースドライバ 2 0 4 から切り離すなどして、ソースドライバ 2 0 4 に対してハイインピーダンス状態とする。このようにすると、休止期間 T 2 において各データ信号線の電位を一定に保持することができる。したがって、液晶表示装置 2 0 1 がデータ信号線と接続される画素電極を有するような場合において生じる、データ信号線と画素電極との容量結合に起因した画素電極の電位変動などのように、データ信号線の電位変動によって生じる各画素のデータ保持状態の変化が抑制され、チラツキが十分に抑制される。これにより、十分な低消費電力化とチラツキが十分に抑制された高表示品位とを両立させることができる。

また、前述のように、消費電力を削減するためにソースドライバ 2 0

4 のバッファ 209 内部のアナログ回路の動作を停止させる際、バッファ 209 がグランド電位になる。すると、バッファ 209 と接続されているデータ信号線も同時にグランド電位になってしまい、液晶表示装置 201 がデータ信号線と接続される画素電極を有するような場合に、容量結合に起因した画素電極の電位変動が生じる。そこで、全データ信号線をハイインピーダンス状態とした後に、休止期間 T2 の表示とは無関係なアナログ回路の動作を停止させるようにする。これにより、アナログ回路の消費電力の削減を行いながら、画素のデータ保持状態の変化を抑制し、よりチラツキが抑制された高表示品位を達成することができる。

さらに、全データ信号線を、全画素のデータ保持状態の変化が平均して略最小となる電位としてからハイインピーダンス状態とすればなお好ましい。例えば、液晶表示装置 201 がデータ信号線と接続される画素電極と、その対向電極との間に液晶が介在する構成であれば、全データ信号線を、対向電極に交流電圧を印加する場合に該交流電圧の振幅中心の電位とし、対向電極に直流電圧を印加する場合に対向電極と同電位とする。この場合、交流駆動で正極性電位の画素と負極性電位の画素電極とが混在しても、データ信号線と画素電極との容量結合による全画素の電荷保持状態の変化、すなわちデータ保持状態の変化が平均して略最小となる。これにより、ラインごとに画素のデータ保持状態が異なる場合でも、画面全体としてデータ保持状態の変化が略最小となり、よりチラツキが抑制された高表示品位を達成することができる。

つぎに、上記液晶表示装置 201 の液晶パネル 202 の具体的な構成例について説明する。

図 3 1 に液晶パネル 2 0 2 の断面構成を示す。図 3 1 は後述する図 3 2 の A - A 線断面図に相当する。液晶パネル 2 0 2 は反射型のアクティブマトリクス型液晶パネルであり、2 枚のガラス基板 2 1 1・2 1 2 にネマチック液晶などの液晶層 2 1 3 が挟持され、ガラス基板 2 1 2 上にアクティブ素子としての T F T 2 1 4 … が形成された基本構成を有している。なお、本実施の形態ではアクティブ素子として T F T を用いるが、M I M (Metal Insulator Metal) や T F T 以外の F E T を用いることもできる。ガラス基板 2 1 1 の上面には、入射光の状態を制御するための位相差板 2 1 5、偏光板 2 1 6、および反射防止膜 2 1 7 がこの順で設けられている。ガラス基板 2 1 1 の下面には、R G B のカラーフィルタ 2 1 8、および対向電極としての透明共通電極 2 1 9 がこの順で設けられている。カラーフィルタ 2 1 8 によりカラー表示が可能となっている。

各 T F T 2 1 4 においては、ガラス基板 2 1 2 上に設けられた走査信号線の一部をゲート電極 2 2 0 とし、その上にゲート絶縁膜 2 2 1 が形成されている。ゲート絶縁膜 2 2 1 を挟んでゲート電極 2 2 0 と対向する位置に i 型アモルファスシリコン層 2 2 2 が設けられ、i 型アモルファスシリコン層 2 2 2 のチャネル領域を挟むように n⁺ 型アモルファスシリコン層 2 2 3 が 2 箇所形成されている。一方の n⁺ 型アモルファスシリコン層 2 2 3 の上面にはデータ信号線の一部をなすデータ電極 2 2 4 が形成され、他方の n⁺ 型アモルファスシリコン層 2 2 3 の上面からゲート絶縁膜 2 2 1 の平坦部上面にわたってドレイン電極 2 2 5 が引き出されて形成されている。ドレイン電極 2 2 5 の引き出し開始箇所と反対側の一端は、後述する図 3 2 に示すように補助容量配線 2 3 3 と対向

する矩形の補助容量用電極パッド 2 2 7 a と接続されている。T F T 2 1 4 …の上面には層間絶縁膜 2 2 6 が形成されており、層間絶縁膜 2 2 6 の上面には反射電極 2 2 7 b …が設けられている。反射電極 2 2 7 b …は周囲光を用いて反射型表示を行うための反射部材である。反射電極 2 2 7 b …による反射光の方向を制御するために、層間絶縁膜 2 2 6 の表面には微細な凹凸が形成されている。

さらに、各反射電極 2 2 7 b は、層間絶縁膜 2 2 6 に設けたコンタクトホール 2 2 8 を通じてドレイン電極 2 2 5 と導通している。すなわち、データ電極 2 2 4 から印加されて T F T 2 1 4 により制御される電圧は、ドレイン電極 2 2 5 からコンタクトホール 2 2 8 を介して反射電極 2 2 7 b に印加され、反射電極 2 2 7 b と透明共通電極 2 1 9 との間の電圧によって液晶層 2 1 3 が駆動される。すなわち、補助容量用電極パッド 2 2 7 a と反射電極 2 2 7 b とは互いに導通し、また反射電極 2 2 7 b と共通透明電極 2 1 9 との間に液晶が介在している。このように、補助容量用電極パッド 2 2 7 a と反射電極 2 2 7 b とは画素電極 2 2 7 を構成している。透過型の液晶表示装置の場合は、上記各電極に相当するように配置された透明電極が画素電極となる。

さらに液晶パネル 2 0 2 には、図 3 1 のうち液晶層 2 1 3 より下方の部分を上方から見た図 3 2 に示すように、T F T 2 1 4 のゲート電極 2 2 0 に走査信号を供給する走査信号線 2 3 1 …と、T F T 2 1 4 のデータ電極 2 2 4 にデータ信号を供給するデータ信号線 2 3 2 …とがガラス基板 2 1 2 上に直交するように設けられている。そして、補助容量用電極パッド 2 2 7 a …のそれぞれとの間に画素の補助容量を形成する補助容量電極としての補助容量配線 2 3 3 …が設けられている。補助容量配

線 2 3 3 …は走査信号線 2 3 1 …以外の位置で、一部がゲート絶縁膜 2 2 1 を挟んで補助容量用電極パッド 2 2 7 a …と対をなすようにガラス基板 2 1 2 上に走査信号線 2 3 1 …と平行に設けられている。この場合に限らず、補助容量配線 2 3 3 …は走査信号線 2 3 1 …の位置を避けて設けられていればよい。なお、図 3 2 では補助容量用電極パッド 2 2 7 a …と補助容量配線 2 3 3 …との位置関係が明確になるように反射電極 2 2 7 b …の図示を一部省略してある。また、図 3 1 における層間絶縁膜 2 2 6 の表面の凹凸は図 3 2 では図示していない。

上記の構成の液晶パネル 2 0 2 における、1 画素についての等価回路を図 3 3 (a), (b) に示す。図 3 3 (a) は、透明共通電極 2 1 9 と反射電極 2 2 7 b とで液晶層 2 1 3 を挟持することにより形成した液晶容量 C_{LC} と、補助容量用電極パッド 2 2 7 a と補助容量配線 2 3 3 とでゲート絶縁膜 2 2 1 を挟持することにより形成した補助容量 C_{CS} とを TFT 2 1 4 に接続し、透明共通電極 2 1 9 および補助容量配線 2 3 3 を一定の直流電位とした等価回路である。図 3 3 (b) は、上記液晶容量 C_{LC} の透明共通電極 2 1 9 にバッファを介して交流電圧 V_a を印加し、上記補助容量 C_{CS} の補助容量配線 2 3 3 にバッファを介して交流電圧 V_b を印加するようにした等価回路である。交流電圧 V_a と交流電圧 V_b とは電圧振幅が等しく、位相が揃っている。したがって、この場合は透明共通電極 2 1 9 の電位と補助容量配線 2 3 3 の電位とは互いに同位相で振動する。また、図 3 3 (a) のように液晶容量 C_{LC} と補助容量 C_{CS} とが並列に接続されている構成で、一定の直流電位に代えてバッファを介した共通の交流電圧を印加する場合もある。

以上のような構成の液晶パネル 2 0 2 について、休止期間 T_2 を設け

た場合の駆動方法を次に説明する。

図 3 3 (a) , (b) の等価回路において、走査信号線 2 3 1 に選択電圧を印加して T F T 2 1 4 を O N 状態とし、データ信号線 2 3 2 から液晶容量 C_{Lc} と補助容量 C_{Cs} とにデータ信号をを印加する。次に、走査信号線 2 3 1 に非選択電圧を印加して T F T 2 1 4 を O F F 状態とすることにより、液晶容量 C_{Lc} と補助容量 C_{Cs} とに書き込まれた電荷を保持する。ここで、前述したように画素の補助容量 C_{Cs} を形成する補助容量配線 2 3 3 を走査信号線 2 3 1 の位置を避けて設けているので、これらの等価回路においては、走査信号線 2 3 1 と補助容量用電極パッド 2 2 7 a との容量結合を無視することができる。したがって、この状態でコントロール I C 2 0 5 により休止期間 T 2 を設定して液晶パネル 2 0 2 の駆動を行えば、 C_s オンゲート構造で補助容量を形成する場合と異なり、前段の走査信号線の電位変動による画素電極 2 2 7 の電位変動は生じなくなる。

休止期間 T 2 を設定して低周波数駆動とすることによって、データ信号の極性反転周波数が減少し、データ信号ドライバ、この場合はソースドライバ 2 0 4 の消費電力が十分に削減される。また、画素電極 2 2 7 の電位変動が抑制されることによって、長い休止期間 T 2 を設定してもチラツキが抑制された高表示品位を得ることができる。

また、図 3 3 (a) のように透明共通電極 2 1 9 に走査期間 T 1 に直流電圧を印加する場合には、休止期間 T 2 に透明共通電極 2 1 9 を走査期間 T 1 の透明共通電極 2 1 9 と同電位とする。あるいは、図 3 3 (b) のように透明共通電極 2 1 9 に走査期間 T 1 に交流電圧を印加する場合には、休止期間 T 2 に透明共通電極 2 1 9 を上記交流電圧の振幅中心

の電位とする。このように、休止期間 T_2 に透明共通電極 219 の電位を上記のように設定することにより、各画素と対向電極との容量結合に起因した画素電極 227 の電位変動が抑制される。したがって、画素のデータ保持状態の変化が抑制され、チラツキが抑制された高表示品位を達成することができる。

つぎに、サイズを対角 0.1 m、走査信号線 231 を 240 本、データ信号線 232 を 320×3 本とした液晶パネル 202 の特性の解析結果に基づく駆動方法について説明する。図 34 は、前記液晶層 213 に用いた液晶（メルク社製 ZLI-4792）について、液晶電圧保持率 H_r の非走査期間依存性を測定した結果である。図 34 から分かるように、液晶電圧保持率 H_r は非走査期間が 2 sec のときに 92%、3 sec のときに 80% と次第に大きく低下する。非走査期間が 3 sec のときには、後述する画素電圧保持率 P は 88% となり、画素電圧保持率 P は 90% 以上が好ましいため、非走査期間は 2 sec 以下が好ましい。非走査期間を 16.7 msec 以上とすると、60 Hz の走査期間 16.7 msec に対してはこの非走査期間は休止期間 T_2 となる。

したがって、休止期間 T_2 を 16.7 msec 以上とすることにより、ソースドライバ 204 の消費電力を 60 Hz 駆動の場合よりも削減することができるとともに、2 sec 以下とすることにより、液晶および TFT 214 からの漏れ電流によって画素電極 227 の電位が変動することによるチラツキが抑制され、高表示品位を達成することができる。さらに好ましくは、休止期間 T_2 を 50 msec 以上 1 sec 以下とする。休止期間 T_2 を 50 msec 以上とすることにより、ソースドライバ 204 の消費電力を大幅に削減することができるとともに、休止期間

T 2 を 1 s e c 以下とすることにより、液晶および T F T 2 1 4 からの漏れ電流によって画素電極 2 2 7 の電位が変動することによるチラツキが大きく抑制され、より高表示品位を達成することができる。

また、図 3 5 は、T F T 2 1 4 の O F F 抵抗値と、T F T 2 1 4 のゲート電極 2 2 0 の電位、すなわち走査信号線 2 3 1 の電位との関係を測定した結果である。T F T 2 1 4 の O F F 電圧は通常 -10 V 程度であり、これが僅かでも変動して液晶電圧保持率 H_r および T F T 2 1 4 の O F F 抵抗値が十分でなくなると、液晶容量 C_{Lc} と補助容量 C_{cs} とに書き込まれた電荷が T F T 2 1 4 の非選択期間に顕著に漏れてしまい、図 3 6 に示すように画素電極 2 2 7 の電位が変動して、反射電極 2 2 7 b からの反射光強度が変動する。すなわちチラツキが発生する。

そこで、休止期間 T 2 には、T F T 2 1 4 の O F F 抵抗値を略最大とする非選択電圧を全走査信号線 2 3 1 … に印加することとする。この非選択電圧は図 3 5 では -8 V 前後である。全走査信号線 2 3 1 … が非走査状態となる休止期間 T 2 において、T F T 2 1 4 の O F F 抵抗値を略最大に保つため、データ信号線 2 3 2 への漏れ電流による画素電極 2 2 7 の電位変動が抑制される。これにより、走査ラインごとに画素の電位が異なる場合でも、画素のデータ保持状態の変化が抑制され、チラツキが抑制された高表示品位を達成することができる。

また、このように全走査信号線 2 3 1 … に非選択電圧を印加することにより、前述とは異なって休止期間 T 2 中にゲートスタートパルス信号 G S P 以外の信号をそのままゲートドライバ 2 0 3 およびソースドライバ 2 0 4 に配信して、ソースドライバ 2 0 4 が液晶パネル 2 0 2 のデータ信号線にデータ信号を出力する場合でも、画素電極 2 2 7 の電位が保

持され、表示は変化しない。

つぎに、画素電極 2 2 7 の電位、および反射電極 2 2 7 b からの反射光強度が関係する画素電圧保持率 P は、

$$P = V_1 \cdot \exp \left[-T / \{ (C_{Lc} + C_{cs}) \cdot R \} \right] / V \quad (4)$$

で表される。ただし、

$$V_1 = V - \{ V \cdot (1 - H_r(T)) \times C_{Lc} / (C_{Lc} + C_{cs}) \}$$

T : TFT 2 1 4 の非選択期間

$H_r(T)$: 図 3 4 において、非選択期間 T 後の液晶電圧保持率

V : 書き込み直後の画素電極 2 2 7 と透明共通電極 2 1 9 との電位差

R : 図 3 5 における TFT 2 1 4 の OFF 抵抗値

である。 $V_1 \cdot \exp \left[-T / \{ (C_{Lc} + C_{cs}) \cdot R \} \right]$ は、書き込んでから時間 T 後の画素電極 2 2 7 と透明共通電極 2 1 9 との電位差である。また、走査信号線数を n 、走査期間を T_1 、非走査期間を T_0 とすれば、非選択期間 $T = (T_1 + T_0) - T_1 / n$ と表される。

例えば、 $T = 180 \text{ msec}$ としたときの液晶電圧保持率 $H_r(T)$ 、TFT 2 1 4 の非選択時の抵抗値すなわち OFF 抵抗値 R 、液晶容量 C_{Lc} 、および補助容量 C_{cs} を表 6 のように設定して画素電圧保持率 P を式 (4) から計算すると、99.7% となる。

表 6

液晶電圧保持率(180msec後)	99.7%
TFT非選択時抵抗	$1.5 \times 10^{15} \Omega$
液晶容量	0.45 pF
補助容量	0.32 pF

そこで、画素電圧保持率Pとチラツキの知覚限界について詳細な検討を行った。図37(a)に示すように、内側に透明電極243を形成したガラス基板242を2枚向かい合わせ、さらに透明電極243・243の間に液晶層244を挟持したチラツキ評価用セル241を作製した。そして、このチラツキ評価用セル241の2つの透明電極243・243間に、信号発生装置245から電圧を印加した。信号発生装置245から出力される電圧波形を図37(b)に示す。図37(b)において V_s を3V、非選択期間Tを167msecとし、 V_e を変化させる。チラツキ評価用セル241は初め V_s の電圧に充電されるが、徐々に電圧が低下して V_e となる。次に、 $-V_s$ の電圧を印加するとチラツキ評価用セル241の明るさが変化するが、このときの明るさの変化、すなわちチラツキを目視で確認する。

ここで、 V_e/V_s が実際の液晶表示装置201における画素電圧保持率Pに相当する。画素電圧保持率Pとチラツキの発生状況について詳細に観察したところ、表7に示すような結果が得られた。

表 7

画素電圧保持率 [%]	チラツキ目視評価結果
8 0 . 0	×
8 2 . 0	×
8 4 . 0	×
8 6 . 0	△
8 8 . 0	△
9 0 . 0	○
9 2 . 0	○
9 4 . 0	○
9 6 . 0	○
9 8 . 0	○
1 0 0 . 0	○

○：チラツキが知覚されない

△：チラツキがやや知覚される

×：チラツキが知覚される

これにより、休止期間 T_2 を設けてもチラツキがない液晶パネル 2 0 2 を得るためには、画素電圧保持率 $P \geq 0.9$ とすればよいことが分かる。

以上の構成の液晶表示装置 2 0 1 で低周波数駆動を行った場合の走査信号波形、データ信号波形、画素電極 2 2 7 の電位、および反射電極 2 2 7 b からの反射光強度を図 3 8 (a) ~ (e) に示す。なお、走査期間 T_1 を 16.7 msec、休止期間 T_2 を 167 msec とした。また、奇数回目の画像の書き込みでは奇数番目の走査信号線 (G_1, G_3, \dots) を走査する場合にデータ信号線 2 3 2 ... を正極性、偶数番目の走

査信号線 (G_2 , G_4 , ...) を走査する場合にデータ信号線 2 3 2 ... を負極性とし、偶数回目の画像の書き込みではその逆とした。こうすることにより、走査ライン方向に極性を反転させることができ、各画素には毎回極性反転した交流信号が入力される。

図 3 8 (a) は、注目している画素の走査信号線 2 3 1 の前段の走査信号線 2 3 1 に出力される走査信号波形を、図 3 8 (b) は注目している画素 (自段) の走査信号線 2 3 1 に出力される走査信号波形を、図 3 8 (c) は注目している画素のデータ信号線 2 3 2 に出力されるデータ信号波形を、図 3 8 (d) は注目している画素の画素電極 2 2 7 の電位を示す。図 3 8 (a) および図 3 8 (d) から分かるように、前段の走査信号線 2 3 1 に選択電圧が印加されているときに、画素電極 2 2 7 の電位は安定している。このとき反射電極 2 2 7 b からの反射光強度を測定したところ、図 3 8 (e) に示すように反射光強度の変化はほとんど確認されなかった。また、目視による評価の結果でも、チラツキがなく均一で良好な表示品位が得られることが確認された。

これに対し、図 3 9 に示すように前段の走査信号線 2 3 1' ... に補助容量用電極パッド 2 2 7 a' ... を対向させて補助容量を形成する従来の Cs オンゲート構造では、図 4 0 (a) ~ (e) の結果が得られた。図 4 0 (a) および図 4 0 (d) から分かるように、1 ライン上の走査信号線 2 3 1' に選択電圧が印加されているときに、画素電極 2 2 7' の電位が大きく変動している。この結果、図 4 0 (e) に示すように反射電極 2 2 7 b' からの反射光強度も変動してしまい、目視による評価の結果でもチラツキが知覚された。

また、液晶表示装置 2 0 1 の消費電力を測定したところ、休止期間 T

2 を設けずに駆動を行った場合には 1 6 0 m W であったのに対し、休止期間 T 2 を設けて駆動を行った場合には 4 0 m W となり、大きく低減することが確認された。さらに、非走査期間を垂直帰線期間とし、1 6 . 7 m s e c で繰り返し画像を書き換えるように切り換えたところ、画像が刻々と変化する通常の動画を表示させることができた。

以上に述べたように、液晶表示装置 2 0 1 によれば、アクティブ素子を有する構成において、良好な表示品位を保ったまま低消費電力化を達成することができる。また、液晶表示装置 2 0 1 が反射電極 2 2 7 b … を備え、バックライトを必要としない反射型液晶表示装置であることから、3 0 H z 以下の駆動による低消費電力化の割合が大きい液晶表示装置となる。これは液晶パネルの裏面に反射部材が設けられている反射型液晶表示装置についても同様である。

つぎに、液晶表示装置として、図 3 1 および図 3 2 を用いて説明した液晶表示装置 2 0 1 における液晶パネル 2 0 2 を、図 4 1 および図 4 2 に示す液晶パネル 2 5 1 で置き換えた構成であり、透過反射両用型の液晶表示装置である。図 4 2 の B - B 線断面図である図 4 1 に示すように、液晶パネル 2 5 1 は、液晶パネル 2 0 2 の反射防止膜 2 1 7 およびカラーフィルタ 2 1 8 が省略されるとともに、ガラス基板 2 1 2 の下面に位相差板 2 1 5 および偏光板 2 1 6 がこの順で設けられた構成である。また、さらにその下方にバックライト 2 5 2 が設けられている。また、補助容量用電極パッド 2 5 4 a は I T O (indium tin oxide) などの透明電極で形成されており、層間絶縁膜 2 2 6 および反射電極 2 5 4 b に微細な凹凸はない。

さらに、補助容量用電極パッド 2 5 4 a の上方にある反射電極 2 5 4

b…の一部には、層間絶縁膜 2 2 6 を貫通する光透過穴 2 5 3 が設けられている。この光透過穴 2 5 3 がバックライト 2 5 2 からの光の透過領域となっている。反射電極 2 2 7 b…によって光が反射される反射領域と、上記透過領域とはコンタクトホール 2 2 8 を介して導通していて同電位であり、液晶層 2 1 3 を駆動することが可能である。この液晶パネル 2 5 1 で偏光モードで表示を行う場合、反射領域と透過領域との位相差の整合性を図る必要があることから、透過領域の液晶層 2 1 3 の厚み d_T 、および反射領域の液晶層 2 1 3 の厚み d_R とは $d_T \approx 2 d_R$ とするのが望ましい。

また、図 4 2 に図 4 1 の液晶層 2 1 3 より下方の部分を上方から見た図を示す。補助容量用電極パッド 2 5 4 a と反射電極 2 5 4 b とを合わせて画素電極 2 5 4 としている。各補助容量用電極パッド 2 5 4 a は補助容量配線 2 3 3 と補助容量 C_{cs} を形成しながら TFT 2 1 4 の周囲に広範囲に形成されている。そして、矩形の光透過穴 2 5 3 が、反射電極 2 5 4 b および層間絶縁膜 2 2 6 のうち、補助容量用電極パッド 2 5 4 a の上方で、かつ走査信号線 2 3 1 と補助容量配線 2 3 3 との上方を避けた位置に設けられている。

上記の構成の液晶パネル 2 5 1 とすれば、前述の液晶表示装置 2 0 1 で得られる効果に加えて、周囲光が多いときには反射型として、周囲光が少ないときにはバックライト 2 5 2 を点灯して透過型と併用して利用することができるようになる。なお、液晶パネル 2 0 2 において、反射板を半透明としても同様の効果が得られる。

以上、本実施の形態に係る表示装置の駆動方法とそれを用いた表示装置について述べてきたが、表示装置としてはアクティブマトリクス液晶

表示装置に限らず、単純マルチプレックス液晶表示装置、E L (Electro Luminescence) 表示装置、P D P (Plasma Display Panel)、g i r i c o n などでもよい。また、上記の表示装置は、携帯電話、ポケットゲーム機、P D A (Personal Digital Assistants)、携帯T V、リモートコントロール、ノート型パーソナルコンピュータ、その他の携帯端末など、携帯機器を初めとする各種の電子機器に搭載可能である。これらの電子機器はバッテリー駆動されることが多く、良好な表示品位を保ったままの低消費電力化が図れる表示装置を搭載していることにより、長時間駆動が容易になる。

以上のように、本発明の表示装置の駆動方法は、画素がマトリクス状に配置されてなる画面の各走査信号線を選択して走査し、選択された走査信号線の画素にデータ信号線からデータ信号を供給して表示を行う表示装置の駆動方法において、上記画面を1回走査する走査期間よりも長い非走査期間であって、全走査信号線を非走査状態とする休止期間を設け、上記走査期間と上記休止期間との和を1垂直期間とする方法であってもよい。

上記の方法によれば、走査期間と、走査期間よりも長く全走査信号線を非走査状態とする休止期間とを垂直期間ごとに繰り返す。例えば走査期間を通常の60Hz相当の時間に設定すると、それよりも長い休止期間が存在するために、垂直周波数が30Hzより低い周波数となる。この走査期間と休止期間とは、静止画や動画など表示したい画像における動きの程度に応じて適宜設定すればよい。休止期間には全走査信号線を非走査状態とするのでデータ信号の供給周波数を減少させることができる。

よって、走査期間よりも長い休止期間が存在するために、垂直周波数が低い周波数となる。したがって、アクティブマトリクス型の液晶表示装置など、明るさ、コントラスト、応答速度、階調性などの基本的な表示品位を確保することのできるマトリクス型の表示装置においては、データ信号の供給周波数に正比例して増加するデータ信号線ドライバの消費電力を上記表示品位を犠牲にすることなく容易にかつ大幅に削減することができる。

それゆえ、明るさ、コントラスト、応答速度、階調性などの基本的な表示品位を満たした状態で、容易に十分な低消費電力化を図ることのできるマトリクス型の表示装置の駆動方法を提供することができる。

さらに、本発明の表示装置の駆動方法は、上記休止期間を含めた非走査期間を複数種類の中から設定する方法であってもよい。

上記の方法によれば、休止期間を含めた非走査期間を複数種類に切り換えるので、静止画や動画など表示画像の種類に応じて画面を書き換える周期を変化させることができる。これにより、表示画像の種類ごとに最適な低消費電力化を図ることができる。

さらに、本発明の表示装置の駆動方法は、上記走査期間を T_1 、複数の上記非走査期間のうちで最短のものを T_{01} 、 T_{01} 以外の任意のものを T_{02} としたとき、

$$(T_1 + T_{02}) = (T_1 + T_{01}) \times N \quad (N \text{ は } 2 \text{ 以上の整数})$$

の関係を満たす方法であってもよい。

上記の方法によれば、複数の非走査期間のそれぞれを用いたフレーム期間を、最短の非走査期間を用いたフレーム期間の整数倍とする。例えば、通常の 60 Hz で駆動を行う場合、 T_1 は 16.7 msec 以下で

ある。T 0 1 を垂直帰線期間とし、T 0 2 を上式の関係に設定すれば、6 0 H z で転送されてくる画面のデータ信号に対して整数回に 1 回サンプリングを行えばよい。

したがって、基準同期信号を非走査期間のそれぞれに共通化して利用することができ、簡単な回路を付加するだけで低周波数駆動が可能となつて、新たに発生する消費電力を非常に小さくすることができる。

さらに、本発明の表示装置の駆動方法は、上記表示装置が上記データ信号の基となる画像データを蓄積する画像データ蓄積手段を有している場合に、上記休止期間に上記画像データ蓄積手段からの上記画像データの転送を停止させる方法であってもよい。

上記の方法によれば、休止期間に画像データ蓄積手段からの画像データの転送を停止させるので、休止期間において画像データ転送のための消費電力を削減することができる。これにより、表示装置全体の消費電力をさらに低減することができる。

さらに、本発明の表示装置の駆動方法は、上記データ信号の基となる画像データを上記表示装置に供給する画像データ供給手段がある場合に、上記休止期間に上記画像データ供給手段からの上記画像データの供給を受け付ける動作を上記表示装置に停止させる方法であってもよい。

上記の方法によれば、休止期間に画像データ供給手段からの画像データの供給を受け付ける動作を表示装置に停止させるので、休止期間において画像データ供給を受け付けるための消費電力を削減することができる。これにより、表示装置全体の消費電力をさらに低減することができる。

さらに、本発明の表示装置の駆動方法は、上記休止期間に、表示とは

無関係なアナログ回路の動作を停止させる方法であってもよい。

上記の方法によれば、データ信号線ドライバやその制御回路などに含まれるアナログ回路のうち、休止期間における表示とは無関係なアナログ回路の動作を停止させる。したがって、定常的に電力を消費している回路の消費電力を削減することができ、表示装置全体の消費電力をさらに低減することができる。

さらに、本発明の表示装置の駆動方法は、上記休止期間に、少なくとも上記データ信号線のドライバのアナログ回路の動作を停止させる方法であってもよい。

上記の方法によれば、休止期間に少なくとも最も消費電力の大きいアナログ回路の動作を停止させるので、表示装置全体の消費電力を効率よく低減することができる。

さらに、本発明の表示装置の駆動方法は、上記休止期間に、全データ信号線を駆動するデータ信号ドライバに対して上記全データ信号線をハイインピーダンス状態とする方法であってもよい。

上記の方法によれば、休止期間に全データ信号線をデータ信号ドライバから切り離すなどして、データ信号ドライバに対してハイインピーダンス状態とするので、休止期間において各データ信号線の電位を一定に保持することができる。したがって、データ信号線と接続される画素電極を有するような液晶表示装置において生じる、データ信号線と画素電極との容量結合に起因した画素電極の電位変動などのように、データ信号線の電位変動によって生じる各画素のデータ保持状態の変化が抑制され、画面のチラツキが十分に抑制される。これにより、十分な低消費電力化とチラツキが十分に抑制された高表示品位とを両立させることので

きるマトリクス型の表示装置の駆動方法を提供することができる。

さらに、本発明の表示装置の駆動方法は、上記休止期間に、上記全データ信号線をハイインピーダンス状態とした後に、表示とは無関係なアナログ回路の動作を停止させる方法であってもよい。

上記の方法によれば、全データ信号線をハイインピーダンス状態とした後に、休止期間の表示とは無関係なアナログ回路の動作を停止させるので、休止期間にアナログ回路を介してデータ信号線がグランド電位となることを避けることができる。したがって、アナログ回路の消費電力の削減を行いながら、画素のデータ保持状態の変化を抑制し、よりチャタリングが抑制された高表示品位を達成することができる。

さらに、本発明の表示装置の駆動方法は、上記休止期間に、少なくとも上記データ信号線のドライバのアナログ回路の動作を停止させる方法であってもよい。

上記の方法によれば、休止期間に少なくとも最も消費電力の大きいアナログ回路の動作を停止させるので、表示装置全体の消費電力を効率よく低減することができる。

さらに、本発明の表示装置の駆動方法は、上記全データ信号線をハイインピーダンス状態とする前に、上記全データ信号線を、全画素のデータ保持状態の変化が平均して略最小となる電位とする方法であってもよい。

上記の方法によれば、全データ信号線を、全画素のデータ保持状態の変化が平均して略最小となる電位としてからハイインピーダンス状態とする。例えば、データ信号線と接続される画素電極と、その対向電極との間に液晶が介在する液晶表示装置では、全データ信号線を、対向電極

に交流電圧を印加する場合に該交流電圧の振幅中心の電位とし、対向電極に直流電圧を印加する場合に対向電極と同電位とする。この場合、交流駆動で正極性電位の画素と負極性電位の画素電極とが混在しても、データ信号線と画素電極との容量結合による全画素の電荷保持状態の変化、すなわちデータ保持状態の変化が平均して略最小となる。

これにより、ラインごとに画素のデータ保持状態が異なる場合でも、画面全体としてデータ保持状態の変化が略最小となり、よりチラツキが抑制された高表示品位を達成することができる。

また、本発明の表示装置は、画素がマトリクス状に配置されてなる画面の各走査信号線を選択して走査し、選択された走査信号線の画素にデータ信号線からデータ信号を供給して表示を行う表示装置の駆動方法において、上記画面を１回走査する走査期間よりも長い非走査期間であって、全走査信号線を非走査状態とする休止期間を設け、上記走査期間と上記休止期間との和を１垂直期間とする表示装置の駆動方法を実行する制御手段を有していてもよい。

上記の構成によれば、明るさ、コントラスト、応答速度、階調性などの基本的な表示品位を満たした状態で、容易に十分な低消費電力化を図ることのできるマトリクス型の表示装置を提供することができる。

さらに、本発明の表示装置は、上記制御手段が、上記休止期間に、全データ信号線を駆動するデータ信号ドライバに対して上記全データ信号線をハイインピーダンス状態とする表示装置の駆動方法を実行するものであってもよい。

上記の構成によれば、十分な低消費電力化とチラツキが十分に抑制された高表示品位とを両立させることのできるマトリクス型の表示装置を

提供することができる。

さらに、本発明の表示装置の駆動方法は、画素がマトリクス状に配置されてなる画面の各走査信号線を選択して走査し、選択された走査信号線の画素にデータ信号線からデータ信号を供給して表示を行う表示装置の駆動方法において、上記画面を1回走査する走査期間よりも長い非走査期間であって、全走査信号線を非走査状態とする休止期間を設け、上記走査期間と上記休止期間との和を1垂直期間とする表示装置の駆動方法であって、当該表示装置が、画素電極と対向電極との間に液晶が介在して形成される電気容量に、走査信号線から供給される走査信号によって選択状態となったアクティブ素子を介し、データ信号線から供給されるデータ信号に基づいた電荷が周期的に書き込まれる画素がマトリクス状に配置された液晶表示素子を有する液晶表示装置である方法であってもよい。

上記の方法によれば、明るさ、コントラスト、応答速度、階調性などの基本的な表示品位を満たした状態で、容易に十分な低消費電力化を図ることのできるアクティブマトリクス型の液晶表示装置の駆動方法を提供することができる。

さらに、本発明の表示装置の駆動方法は、上記休止期間に、全データ信号線を駆動するデータ信号ドライバに対して上記全データ信号線をハイインピーダンス状態とする方法であってもよい。

上記の方法によれば、十分な低消費電力化とチラツキが十分に抑制された高表示品位とを両立させることのできるアクティブマトリクス型の液晶表示装置の駆動方法を提供することができる。

さらに、本発明の表示装置の駆動方法は、上記休止期間に上記対向電

極を、上記対向電極に上記走査期間に直流電圧を印加する場合には上記走査期間の上記対向電極と同電位とし、上記対向電極に上記走査期間に交流電圧を印加する場合には上記交流電圧の振幅中心の電位とする方法であってもよい。

上記の方法によれば、休止期間に対向電極の電位を上記のように設定することにより、各画素と対向電極との容量結合に起因した画素電極の電位変動が抑制される。したがって、画素のデータ保持状態の変化が抑制され、チラツキが抑制された高表示品位を達成することができる。

さらに、本発明の表示装置の駆動方法は、上記休止期間に、上記アクティブ素子のOFF抵抗値を略最大とする非選択電圧を全走査信号線に印加する方法であってもよい。

上記の方法によれば、全走査信号線が非走査状態となる休止期間において、アクティブ素子のOFF抵抗値を略最大に保つため、データ信号線への漏れ電流による画素電極の電位変動が抑制される。これにより、走査信号線ごとに画素の電位が異なる場合でも、画素のデータ保持状態の変化が抑制され、チラツキが抑制された高表示品位を達成することができる。

さらに、本発明の表示装置の駆動方法は、上記休止期間を16.7 msec以上2 sec以下とする方法であってもよい。

上記の方法によれば、休止期間を60 Hzの走査期間以上に相当する16.7 msec以上としてデータ信号線ドライバの消費電力を削減できる。また、休止期間を2 sec以下とすることにより、液晶およびアクティブ素子からの漏れ電流によって画素電極の電位が変動することによるチラツキが抑制され、高表示品位を達成することができる。

さらに、本発明の表示装置の駆動方法は、上記休止期間を 5 0 m s e c 以上 1 s e c 以下とする方法であってもよい。

上記の方法によれば、休止期間を 5 0 m s e c 以上としてデータ信号線ドライバの消費電力を大幅に削減できる。また、休止期間を 1 s e c 以下とすることにより、液晶およびアクティブ素子からの漏れ電流によって画素電極の電位が変動することによるチラツキが大きく抑制され、より高表示品位を達成することができる。

さらに、本発明の表示装置は、画素電極と対向電極との間に液晶が介在して形成される電気容量に、走査信号線から供給される走査信号によって選択状態となったアクティブ素子を介し、データ信号線から供給されるデータ信号に基づいた電荷が周期的に書き込まれる画素がマトリクス状に配置された液晶表示素子を有する液晶表示装置であり、かつ、画素がマトリクス状に配置されてなる画面の各走査信号線を選択して走査し、選択された走査信号線の画素にデータ信号線からデータ信号を供給して表示を行う表示装置の駆動方法において、上記画面を 1 回走査する走査期間よりも長い非走査期間であって、全走査信号線を非走査状態とする休止期間を設け、上記走査期間と上記休止期間との和を 1 垂直期間とする表示装置の駆動方法を実行する制御手段を有していてもよい。

上記の構成によれば、明るさ、コントラスト、応答速度、階調性などの基本的な表示品位を満たした状態で、容易に十分な低消費電力化を図ることのできるアクティブマトリクス型の液晶表示装置を提供することができる。

さらに、本発明の表示装置は、上記制御手段が、上記休止期間に、全データ信号線を駆動するデータ信号ドライバに対して上記全データ信号

線をハイインピーダンス状態とするものであってもよい。

上記の構成によれば、十分な低消費電力化とチラツキが十分に抑制された高表示品位とを両立させることのできるアクティブマトリクス型の液晶表示装置を提供することができる。

さらに、本発明の表示装置は、上記液晶表示素子には、上記画素電極との間で上記画素の補助容量を形成する補助容量電極が上記走査信号線の位置を避けて設けられている構成であってよい。

上記の構成によれば、画素の補助容量を形成する補助容量電極を走査信号線の位置を避けて設けるので、走査信号線と画素電極との電気容量結合を無視することができる。したがって、この状態で制御手段により休止期間を設定して液晶表示素子の駆動を行えば、Csオンゲート構造で補助容量を形成していた場合と異なり、1ライン上の走査信号線の電位変動による画素電極の電位変動は生じなくなる。これにより、長い休止期間を設定してもチラツキが抑制された高表示品位を得ることができる。

さらに、本発明の表示装置は、上記液晶表示素子の画素電圧保持率を、上記画素電極と上記対向電極との間の電気容量を C_{LC} 、上記補助容量を C_{CS} 、上記アクティブ素子の非選択期間を T 、上記書き換え周波数における非選択期間 T 後の液晶電圧保持率を $H_r(T)$ 、書き込み直後の上記画素電極と上記対向電極との電位差を V 、上記アクティブ素子の非選択時の抵抗値を R 、 $V_1 = V - \{V \cdot (1 - H_r(T)) \times C_{LC} / (C_{LC} + C_{CS})\}$ として、

$$P = V_1 \cdot \exp[-T / \{(C_{LC} + C_{CS}) \cdot R\}] / V$$

と表したときに、 $P \geq 0.9$ である構成であってよい。

上記の構成によれば、走査信号線数を n 、走査期間を T_1 、非走査期間を T_0 とすれば、非選択期間 $T = (T_1 + T_0) - T_1 / n$ と表されるので、非走査期間 T_0 を休止期間に設定しても、選択期間中にデータ信号線から印加された画素の電圧が、非選択期間 T を通して 90% 以上の電圧保持率で保持される。したがって、非選択期間 T において画素電極の電位変動がほとんど生じない。これにより、長い休止期間を設定してもよりチラツキのない安定した表示品位が得られる。

さらに、本発明の表示装置は、上記液晶表示素子は周囲光を用いて反射型表示を行う反射部材を有している構成であってもよい。

上記の構成によれば、バックライトを必要としない反射型液晶表示装置とするので、休止期間を設定した駆動による低消費電力化の割合が大きくなる。

さらに、本発明の表示装置は、上記反射部材は上記画素電極の少なくとも一部である構成であってもよい。

上記の構成によれば、反射部材が画素電極の少なくとも一部である、すなわち、画素電極の少なくとも一部が反射型液晶表示装置の反射電極となるので、別途反射部材は必要なく、装置を構成する部材の種類を減らすことが可能である。

さらに、本発明の表示装置は、上記反射部材に光透過用の穴が設けられている、または上記反射部材が半透明である構成であってもよい。

上記の構成によれば、反射透過両用型の液晶表示装置とするので、周囲光が多いときには反射型として、周囲光が少ないときにはバックライトを点灯するなど透過型と併用して利用することができる。

また、本発明の電子機器は、画素がマトリクス状に配置されてなる画

面の各走査信号線を選択して走査し、選択された走査信号線の画素にデータ信号線からデータ信号を供給して表示を行う表示装置の駆動方法において、上記画面を1回走査する走査期間よりも長い非走査期間であって、全走査信号線を非走査状態とする休止期間を設け、上記走査期間と上記休止期間との和を1垂直期間とする表示装置の駆動方法を実行する制御手段を有する表示装置が搭載された構成であってもよい。

上記の構成によれば、明るさ、コントラスト、応答速度、階調性などの基本的な表示品位を満たした状態で、容易に十分な低消費電力化を図ることのできる電子機器を提供することができ、バッテリーによる長時間駆動が容易になる。

さらに、本発明の電子機器は、上記制御手段が、上記休止期間に、全データ信号線を駆動するデータ信号ドライバに対して上記全データ信号線をハイインピーダンス状態とする表示装置の駆動方法を実行するものであってもよい。

上記の構成によれば、十分な低消費電力化とチラツキが十分に抑制された高表示品位とを両立させることのできる電子機器を提供することができ、バッテリーによる長時間駆動が容易になる。

さらに、本発明の電子機器は、上記表示装置が、画素電極と対向電極との間に液晶が介在して形成される電気容量に、走査信号線から供給される走査信号によって選択状態となったアクティブ素子を介し、データ信号線から供給されるデータ信号に基づいた電荷が周期的に書き込まれる画素がマトリクス状に配置された液晶表示素子を有する液晶表示装置であってもよい。

〔実施の形態6〕

本発明のさらに他の実施の形態について図 4 6 から図 5 8 に基づいて説明すれば、以下のとおりである。なお、本実施の形態に記載の構成は、上述した実施の形態に適用可能である。

本実施の形態では、本発明の表示装置の駆動方法、およびそれを用いた表示装置、ならびにこの表示機器を搭載した電子機器の一形態について説明する。

なお、本実施の形態では、本発明の表示装置の駆動方法およびそれを用いた表示装置について、アクティブマトリクス液晶表示装置を例に説明する。しかし、本発明はこれに限定されるものではなく、T F T 素子を用いてアドレスする E L (electro luminescence) 表示装置などにも適用できる。また、上記の表示装置は、携帯電話、ポケットゲーム機、P D A (personal digital assistants)、携帯 T V、リモートコントロール、ノート型パーソナルコンピュータ、その他の携帯端末など、携帯機器を初めとする各種の電子機器に搭載可能である。これらの電子機器はバッテリー駆動されることが多く、チラツキのない良好な表示品位を保ったままの低消費電力化が図れる表示装置を搭載することにより、長時間駆動が容易になる。

図 5 1 に、本実施の形態に係る表示装置としての液晶表示装置（表示装置）3 0 1 のシステムブロック図を示す。上記液晶表示装置 3 0 1 は、反射型液晶表示装置であり、液晶パネル（画面）3 0 2、ゲートドライバ 3 0 3、ソースドライバ（データ信号ドライバ）3 0 4、コントロール I C（制御手段）3 0 5、画像メモリ 3 0 6、コモンドライバ 3 0 7 を備えて構成されている。

上記液晶パネル 3 0 2 は、図 5 2 に示すように、マトリクス状に配置

された画素からなる画面と、上記画面を線順次に選択して走査する複数の走査信号線と、選択されたラインの画素にデータ信号を供給する複数のデータ信号線とを備えている。そして、走査信号線とデータ信号線とは直交している。

ここで、図 5 3 および図 5 4 を用いて、液晶パネル 3 0 2 の具体的な構成例について説明する。図 5 3 は、図 5 4 の A-A 線断面図である。図 5 4 は、図 5 3 に示した液晶層 3 1 3 より下の構成を示す平面図である。

図 5 3 に示すように、液晶パネル 3 0 2 は反射型のアクティブマトリクス型液晶パネルであり、2 枚のガラス基板 3 1 1・3 1 2 にネマチック液晶などの液晶層 3 1 3 が挟持され、ガラス基板 3 1 2 上にアクティブ素子としての T F T 3 1 4 …が形成された基本構成を有している。なお、本実施の形態ではアクティブ素子として T F T を用いるが、M I M (metal insulator metal) や T F T 以外の F E T を用いることもできる。ガラス基板 3 1 1 の上面には、入射光の状態を制御するための位相差板 3 1 5、偏光板 3 1 6、および反射防止膜 3 1 7 がこの順で設けられている。ガラス基板 3 1 1 の下面には、R G B のカラーフィルタ 3 1 8、および対向電極としての透明共通電極（対向電極）3 1 9 がこの順で設けられている。カラーフィルタ 3 1 8 によりカラー表示が可能となっている。

各 T F T 3 1 4 においては、ガラス基板 3 1 2 上に設けられた走査信号線の一部をゲート電極 3 2 0 とし、その上にゲート絶縁膜 3 2 1 が形成されている。ゲート絶縁膜 3 2 1 を挟んでゲート電極 3 2 0 と対向する位置に i 型アモルファスシリコン層 3 2 2 が設けられ、i 型アモルフ

アスシリコン層 3 2 2 のチャネル領域を挟むように n^+ 型アモルファスシリコン層 3 2 3 が 2 箇所形成されている。一方の n^+ 型アモルファスシリコン層 3 2 3 の上面にはデータ信号線の一部をなすデータ電極 3 2 4 が形成され、他方の n^+ 型アモルファスシリコン層 3 2 3 の上面からゲート絶縁膜 3 2 1 の平坦部上面にわたってドレイン電極 3 2 5 が引き出されて形成されている。ドレイン電極 3 2 5 の引き出し開始箇所と反対側の一端は、図 5 4 に示すように補助容量配線 3 3 3 と対向する矩形の補助容量用電極パッド 3 2 7 a と接続されている。T F T 3 1 4 …の上面には層間絶縁膜 3 2 6 が形成されており、層間絶縁膜 3 2 6 の上面には反射電極 3 2 7 b …が設けられている。反射電極 3 2 7 b …は周囲光を用いて反射型表示を行うための反射部材である。反射電極 3 2 7 b …による反射光の方向を制御するために、層間絶縁膜 3 2 6 の表面には微細な凹凸が形成されている。

さらに、各反射電極 3 2 7 b は、層間絶縁膜 3 2 6 に設けたコンタクトホール 3 2 8 を通じてドレイン電極 3 2 5 と導通している。すなわち、データ電極 3 2 4 から印加されて T F T 3 1 4 により制御される電圧は、ドレイン電極 3 2 5 からコンタクトホール 3 2 8 を介して反射電極 3 2 7 b に印加され、反射電極 3 2 7 b と透明共通電極 3 1 9 との間の電圧によって液晶層 3 1 3 が駆動される。すなわち、補助容量用電極パッド 3 2 7 a と反射電極 3 2 7 b とは互いに導通し、また反射電極 3 2 7 b と透明共通電極 3 1 9 との間に液晶が介在している。このように、補助容量用電極パッド 3 2 7 a と反射電極 3 2 7 b とは画素電極 3 2 7 を構成している。透過型の液晶表示装置の場合は、上記各電極に相当するように配置された画素電極が透明電極となる。

さらに、図 5 3 のうち液晶層 3 1 3 より下方の部分を上方から見た図 5 4 に示すように、液晶パネル 3 0 2 には、T F T 3 1 4 のゲート電極 3 2 0 に走査信号を供給する走査信号線 3 3 1 …と、T F T 3 1 4 のデータ電極 3 2 4 にデータ信号を供給するデータ信号線 3 3 2 …とがガラス基板 3 1 2 上に直交するように設けられている。そして、補助容量用電極パッド 3 2 7 a …のそれぞれとの間に画素の補助容量を形成する補助容量電極としての補助容量配線 3 3 3 …が設けられている。補助容量配線 3 3 3 …は、走査信号線 3 3 1 …以外の位置で、一部がゲート絶縁膜 3 2 1 を挟んで補助容量用電極パッド 3 2 7 a …と対をなすようにガラス基板 3 1 2 上に走査信号線 3 3 1 …と平行に設けられている。

この場合に限らず、補助容量配線 3 3 3 …は走査信号線 3 3 1 …の位置を避けて設けられていればよい。なお、図 5 4 では補助容量用電極パッド 3 2 7 a …と補助容量配線 3 3 3 …との位置関係が明確になるように反射電極 3 2 7 b …の図示を一部省略してある。また、図 5 3 における層間絶縁膜 3 2 6 の表面の凹凸は図 5 4 では図示していない。また、本実施の形態では、液晶パネル 3 0 2 のパネルサイズを、対角 0.1 m、走査信号線 3 3 1 を 240 本、データ信号線 3 3 2 を 320 × 3 本として説明する。

さらに、図 5 5 に、上記の構成の液晶パネル 3 0 2 における、1 画素についての等価回路を示す。図 5 5 に示すように、透明共通電極 3 1 9 と反射電極 3 2 7 b とで液晶層 3 1 3 を挟持することにより形成した液晶容量 C_{LC} と、補助容量用電極パッド 3 2 7 a と補助容量配線 3 3 3 とでゲート絶縁膜 3 2 1 を挟持することにより形成した補助容量 C_{CS} とが T F T 3 1 4 に接続されるとともに、液晶容量 C_{LC} の透明共通電極 3 1

9 および補助容量 C_{cs} の補助容量配線 3 3 3 にバッファ（図示せず）を介して直流あるいは交流の共通電極電圧 V_{com} を印加するようになっている。

つづいて、図 5 1 に示した上記コントロール IC（制御手段）3 0 5 は、コンピュータなどの内部にある上記画像メモリ 3 0 6 に蓄えられている画像データを受け取り、ゲートドライバ 3 0 3 にゲートスタートパルス信号 GSP およびゲートクロック信号 GCK を配信し、ソースドライバ 3 0 4 に RGB の階調データ、ソーススタートパルス信号 SSP 、ソースラッチストロブ信号 SLS 、およびソースクロック信号 SCK を配信する。これら全ての信号は同期しており、各信号の周波数を信号名の前に f を付して表すと、これら周波数の関係は一般的には、

$$f_{GSP} < f_{GCK} = f_{SSP} < f_{SCK}$$

となっている。

なお、いわゆる擬似倍速駆動の場合は $f_{GCK} > f_{SSP}$ となる。画像データ蓄積手段としての画像メモリ 3 0 6 に蓄積されている画像データは、データ信号の基になるデータである。また、コントロール IC 3 0 5 は後述する液晶表示装置 3 0 1 の駆動方法を実行する制御手段としての機能を有している。

上記ゲートドライバ 3 0 3 は、走査信号線ドライバであり、液晶パネル 3 0 2 の各走査信号線に、選択期間と非選択期間とのそれぞれに応じた電圧を出力する。具体的には、ゲートドライバ 3 0 3 は、コントロール IC 3 0 5 から受け取ったゲートスタートパルス信号 GSP を合図に液晶パネル 3 0 2 の走査を開始し、ゲートクロック信号 GCK に従って各走査信号線に順次選択電圧を印加していく。

上記ソースドライバ 3 0 4 は、データ信号線ドライバであり、液晶パネル 3 0 2 の各データ信号線にデータ信号を出力し、選択されている走査信号線上にある画素のそれぞれに画像データを供給する。具体的には、ソースドライバ 3 0 4 は、コントロール IC 3 0 5 から受け取ったソーススタートパルス信号 S S P を基に、送られてきた各画素の階調データをソースクロック信号 S C K に従ってレジスタに蓄え、次のソースラッチストロブ信号 S L S に従って液晶パネル 3 0 2 の各データ信号線に階調データを書き込む。

また、コントロール IC 3 0 5 には、ゲートスタートパルス信号 G S P のパルス間隔の設定を行う G S P 変換回路 3 0 5 A が設けられている。ゲートスタートパルス信号 G S P のパルス間隔は、表示のフレーム周波数が通常の 6 0 H z である場合は約 1 6 . 7 m s e c である。G S P 変換回路 3 0 5 A は、例えばこのゲートスタートパルス信号 G S P のパルス間隔を 1 6 7 m s e c と長くすることができる。1 画面の走査期間 T 1 が通常のままであるとすると、上記のパルス間隔のうち約 9 / 1 0 は全走査信号線を非走査状態とする期間となる。このように、G S P 変換回路 3 0 5 A では、走査期間 T 1 が終了した後に再びゲートスタートパルス信号 G S P がゲートドライバ 3 0 3 に入力されるまでの非走査期間が、走査期間 T 1 より長くなるように設定することができる。この走査期間 T 1 より長い非走査期間を休止期間 T 2 と呼ぶことにする。

ここで、図 4 6 に、非走査期間として休止期間 T 2 を設定した場合の、走査信号線 G₁ ~ G_n (n = 2 4 0) に供給する走査信号の波形を示す。なお、走査期間 T 1 より長い休止期間 T 2 を設定すると、休止期間 T 2 が通常の垂直帰線期間 (非走査期間) の代わりとなるため、フレー

ムやフィールドを表す垂直周期が長くなる。

G S P 変換回路 3 0 5 A で非走査期間として休止期間 T 2 を設定すると、1 垂直期間は走査期間 T 1 と休止期間 T 2 との和になる。例えば、走査期間 T 1 を通常の 6 0 H z 相当の時間に設定すると、それよりも長い休止期間 T 2 が存在するために、垂直周波数が 3 0 H z より低い周波数となる。走査期間 T 1 と非走査期間とは、静止画や動画など表示したい画像における動きの程度に応じて適宜設定すればよく、G S P 変換回路 3 0 5 A では画像の内容に応じて複数の非走査期間を設定することができるようになっている。そして、非走査期間の少なくとも 1 つは休止期間 T 2 となっている。図 5 1 では、G S P 変換回路 3 0 5 A が外部から入力される非走査期間設定信号 M に応じて非走査期間の設定を変えるようになっている。なお、非走査期間設定信号 M の形式は任意でよいが、例えば 2 ビットの論理信号であれば、非走査期間を 4 通りに設定することができる。

このように、休止期間 T 2 を設けることにより、画面を書き換える回数、すなわちソースドライバ 3 0 4 から出力するデータ信号の供給周波数を減少させることができるので、画素を充電する電力を削減することができる。したがって、液晶表示装置 3 0 1 が明るさ、コントラスト、応答速度、階調性などの基本的な表示品位を確保することのできるアクティブマトリクス型の液晶表示装置である場合に、非走査期間として休止期間 T 2 を設定すれば、データ信号の供給周波数に正比例して増加するデータ信号線ドライバの消費電力を、上記表示品位を犠牲にすることなく容易にかつ十分に削減することができる。

このような理由から、静止画のように画像に動きのない表示や、動画

でも画像に動きの少ない表示などに対しては、非走査期間を長い休止期間 T_2 に設定すればよい。また、動きの多い動画に対しては、非走査期間として短い休止期間 T_2 や、休止期間 T_2 よりも短い非走査期間に設定すればよい。例えば 16.7 msec という走査期間に対して十分短い非走査期間に設定すると、駆動周波数は通常の 60 Hz 相当となるので、十分に速い動画表示が可能になる。これに対し、非走査期間を 333.3 msec という長い休止期間 T_2 に設定すると、静止画や動きの少ない動画に対して、画面を書き換えることによる消費電力を基本的な表示品位を保ったまま削減することができる。すなわち、液晶パネル 302 を動画ディスプレイと低消費電力ディスプレイとに切り換えて使用することができる。このように、静止画や動画など表示画像の種類に応じて画面を書き換える周期を変化させることができるので、表示画像の種類ごとに最適な低消費電力化を図ることができる。

また、複数の非走査期間のうちで最短のものを T_{01} 、 T_{01} 以外の任意のものを T_{02} としたとき、

$$(T_1 + T_{02}) = (T_1 + T_{01}) \times N \quad (N \text{ は } 2 \text{ 以上の整数})$$

の関係とする、すなわち、複数の非走査期間のそれぞれを用いたフレーム期間を、最短の非走査期間 T_{01} を用いたフレーム期間の整数倍とするのが好ましい。例えば、通常の 60 Hz で駆動を行う場合、 T_1 は 16.7 msec 以下である。 T_{01} を垂直帰線期間とし、 T_{02} を上式の関係に従って設定すれば、 60 Hz で転送されてくる画面のデータ信号に対して整数回に 1 回サンプリングを行えばよい。したがって、基準同期信号を非走査期間のそれぞれに共通化して利用することができ、簡単な回路を付加するだけで低周波数駆動が可能となって、新たに発生す

る消費電力を非常に小さくすることができる。

さらに、ゲートドライバ 303 およびソースドライバ 304 の内部にはロジック回路があり、それぞれが内部のトランジスタを動作させるために電力を消費する。このため、これらの消費電力はトランジスタが動作する回数に比例し、クロック周波数に比例することとなる。休止期間 T2 には全走査信号線を非走査状態とするので、ゲートクロック信号 GCK、ソーススタートパルス信号 SSP、ソースクロック信号 SCK などのゲートスタートパルス信号 GSP 以外の信号を、ゲートドライバ 303 およびソースドライバ 304 に入力しないことにより、ゲートドライバ 303 およびソースドライバ 304 の内部にあるロジック回路を動作させる必要がなくなるためそれだけ消費電力を削減することができる。

一方、ソースドライバ 304 がデジタルのデータ信号を扱うデジタルドライバである場合には、ソースドライバ 304 の内部に階調発生回路やバッファなどの定常的に電流が流れるアナログ回路が存在する。また、ソースドライバ 304 がアナログのデータ信号を扱うアナログドライバである場合には、アナログ回路としてサンプリングホールド回路とバッファとが存在する。さらに、コントロール IC 305 の内部にアナログ回路が存在している場合もある。

アナログ回路の消費電力は駆動周波数に依存しないので、ゲートドライバ 303 およびソースドライバ 304 の内部にあるロジック回路の動作を停止させただけでは上記消費電力は削減することができない。そこで、休止期間 T2 中にこれらのアナログ回路を停止させ、アナログ回路を電源から切り離すようにすれば、アナログ回路の消費電力を削減し、

液晶表示装置 3 0 1 全体の消費電力をさらに低減することができる。なお、液晶表示装置 3 0 1 がアクティブマトリクス型液晶表示装置である場合には、休止期間 T 2 中にゲートドライバ 3 0 3 から画素に非選択電圧を印加するため、停止させるアナログ回路を最低限ゲートドライバ 3 0 3 と関連しないもの、すなわち休止期間 T 2 における表示とは無関係なものとすればよい。少なくともソースドライバ 3 0 4 のアナログ回路を停止させることにより、最も消費電力の大きいアナログ回路の動作を停止させることになるので、液晶表示装置 3 0 1 全体の消費電力を効率よく低減することができる。

また、休止期間 T 2 では画素にデータを書き込まないので、休止期間 T 2 に画像メモリ 3 0 6 からの画像データの転送を停止させることにより、休止期間 T 2 において画像データ転送のための消費電力を削減することができる。画像データの転送の停止に当たっては、例えば前述の非走査期間設定信号 M に基づいてコントロール IC 3 0 5 から画像メモリ 3 0 6 に画像データの転送の停止を要求する。これにより、転送停止の制御が容易ながら液晶表示装置 3 0 1 全体の消費電力をさらに低減することができる。

なお、非走査期間の設定では、この例のように G S P 変換回路 3 0 5 A に複数の非走査期間設定信号が入力されるようになっていてもよいし、G S P 変換回路 3 0 5 A に非走査期間調整用のボリュームや選択用のスイッチなどが備えられていてもよい。もちろん使用者が設定しやすいように液晶表示装置 3 0 1 の筐体外周面に非走査期間調整用のボリュームや選択用のスイッチなどが備えられていてもよい。G S P 変換回路 3 0 5 A は少なくとも外部からの指示に応じて非走査期間を所望の設定に

変えることのできる構成であればよい。

また、図 5 1 に示すように、コントロール I C 3 0 5 には、データ信号線に接続されている出力アンプを制御するアンプ制御回路 3 0 5 B が設けられている。そして、アンプ制御回路 3 0 5 B が、休止期間 T 2 に出力アンプをハイインピーダンス状態にして、全データ信号線をソースドライバ 3 0 4 から切り離すことによって、画面のチラツキを抑え、高表示品位を達成することができる。

すなわち、アンプ制御回路 3 0 5 B により、休止期間 T 2 において各データ信号線の電位を一定に保持することができる。よって、液晶表示装置 3 0 1 がデータ信号線と接続される画素電極を有するような場合において生じる、データ信号線と画素電極との容量結合に起因した画素電極の電位変動などのように、データ信号線の電位変動によって生じる各画素のデータ保持状態の変化が抑制され、チラツキが十分に抑制される。したがって、十分な低消費電力化とチラツキが十分に抑制された高表示品位とを両立させることができる。

また、前述のように、消費電力を削減するためにソースドライバ 3 0 4 のバッファ内部のアナログ回路の動作を停止させる際、バッファがグランド電位になる。すると、バッファと接続されているデータ信号線も同時にグランド電位になってしまい、液晶表示装置 3 0 1 がデータ信号線と接続される画素電極を有するような場合に、容量結合に起因した画素電極の電位変動が生じる。そこで、全データ信号線をハイインピーダンス状態とした後に、休止期間 T 2 の表示とは無関係なアナログ回路の動作を停止させるようにする。これにより、アナログ回路の消費電力の削減を行いながら、画素のデータ保持状態の変化を抑制し、よりチラツ

キが抑制された高表示品位を達成することができる。

さらに、全データ信号線を、全画素のデータ保持状態の変化が平均してほぼ最小となる電位としてからハイインピーダンス状態とすればなお好ましい。例えば、液晶表示装置 3 0 1 がデータ信号線と接続される画素電極と、その対向電極との間に液晶が介在する構成であれば、全データ信号線を、対向電極に交流電圧を印加する場合に該交流電圧の振幅中心の電位とし、対向電極に直流電圧を印加する場合に対向電極と同電位とする。この場合、交流駆動で正極性電位の画素と負極性電位の画素電極とが混在しても、データ信号線と画素電極との容量結合による全画素の電荷保持状態の変化、すなわちデータ保持状態の変化が平均してほぼ最小となる。これにより、ラインごとに画素のデータ保持状態が異なる場合でも、画面全体としてデータ保持状態の変化がほぼ最小となり、よりチラツキが抑制された高表示品位を達成することができる。

また、図 4 6 に示すように、透明共通電極 3 1 9 (COM 電位) に走査期間 T 1 に交流電圧を印加する場合には、休止期間 T 2 に透明共通電極 3 1 9 を上記交流電圧の振幅中心の電位とする。このように、休止期間 T 2 に透明共通電極 3 1 9 の電位を上記のように設定することにより、各画素と対向電極との容量結合に起因した画素電極 3 2 7 の電位変動が抑制される。したがって、画素のデータ保持状態の変化が抑制され、チラツキが抑制された高表示品位を達成することができる。

ここで、上記の構成の液晶パネル 3 0 2 について、休止期間 T 2 を設けた場合の駆動方法を説明する。

図 5 5 の等価回路において、走査信号線 3 3 1 に選択電圧を印加して T F T 3 1 4 を ON 状態とし、データ信号線 3 3 2 から液晶容量 C_{LC} と

補助容量 C_{cs} とにデータ信号をを印加する。次に、走査信号線 331 に非選択電圧を印加して TFT 314 を OFF 状態とすることにより、液晶容量 C_{lc} と補助容量 C_{cs} とに書き込まれた電荷を保持する。ここで、前述したように画素の補助容量 C_{cs} を形成する補助容量配線 333 を走査信号線 331 の位置を避けて設けているので、この等価回路においては、走査信号線 331 と補助容量用電極パッド 327a との容量結合を無視することができる。したがって、この状態でコントロール IC 305 により休止期間 T_2 を設定して液晶パネル 302 の駆動を行えば、Cs オンゲート構造で補助容量を形成する場合と異なり、前段の走査信号線の電位変動による画素電極 327 の電位変動は生じなくなる。

したがって、休止期間 T_2 を設定して低周波数駆動とすることによって、データ信号の極性反転周波数が減少し、データ信号ドライバ、この場合はソースドライバ 304 の消費電力が十分に削減される。また、画素電極 327 の電位変動が抑制されることによって、長い休止期間 T_2 を設定してもチラツキが抑制された高表示品位を得ることができる。

以下では、上記液晶表示装置 301 の駆動方法について、より詳細に説明する。具体的には、休止期間 T_2 における画素電極 327 および透明共通電極（対向電極）319 の駆動波形を 2 通り説明する。

〔1〕第一に、図 46 から図 49 を参照しながら、休止期間 T_2 において、データ信号線 332 および／あるいは透明共通電極 319 の電位を固定する駆動方法について説明する。

図 47 は、走査期間 T_1 および休止期間 T_2 における、ゲートドライバ 303 の制御に従い走査信号線 331 に供給される走査信号 ($G_1 \sim G_{240}$)、ソースドライバ 304 の制御に従いデータ信号線 332 に供

給されるデータ信号（S 電位）、コモンドライバ 3 0 7 の制御に従い透明共通電極 3 1 9 に供給される対向電極信号（COM 電位）の駆動波形と、画素電極 3 2 7 の電位（D 電位）、画素電極 3 2 7 と透明共通電極 3 1 9 との間の電位差（D - COM 電位差）、および液晶層 3 1 3 の光学応答を示すタイミングチャートである。

図 4 7 に示すように、走査期間 T 1 においては、走査信号（ $G_1 \sim G_{240}$ ）および表示画像に応じたデータ信号（S 電位）が交流波形で印加されている。また、透明共通電極 3 1 9 の電位の振幅の影響を無くすため、透明共通電極 3 1 9 を直流（COM 電位）で駆動した場合を示している。

ここで、走査期間 T 1 においては、ソースドライバ 3 0 4 により、データ信号線 3 3 2 は 1 水平走査期間（1 H）ごとという十分に高い周波数で極性反転する 1 H 反転駆動により駆動される。そして、画素電極 3 2 7 の電位（D 電位）は、データ信号線 3 3 2 の電位振幅の影響を受けて振動する。このとき、透明共通電極 3 1 9 および画素電極 3 2 7 に挟持された液晶層 3 1 3 の液晶分子は、1 水平期間の電圧振動ではなく、走査期間 T 1 の印加電圧の実効値である実効電圧 V 1 に対して応答する。

また、図 4 7 は、休止期間 T 2 においては、全走査信号ごとに非選択信号が入力され、走査期間 T 1 に書き込まれた画像データが保持されている。なお、図 4 7 は、休止期間 T 2 において、データ信号線 3 3 2 の電位が制御されていない状態を示している。

このように、走査期間 T 1 と、走査期間 T 1 よりも長く全てのデータ信号線 3 3 2 を非走査状態とする休止期間 T 2 とを垂直期間ごとに繰り返す。

返すことにより、1 垂直期間に要するデータ信号の供給周波数を減少させることができる。よって、アクティブマトリクス型の液晶表示装置など、明るさ、コントラスト、応答速度、階調性などの基本的な表示品位を確保することのできるマトリクス型の表示装置においては、データ信号の供給周波数に正比例して増加するソースドライバ 3 0 4 の消費電力をその表示品位を犠牲にすることなく容易にかつ大幅に削減することができる。

ここで、休止期間 T 2 では T F T 3 1 4 が O F F 状態にあるので、理論的には、図 4 7 のような S 電位がデータ信号線 3 3 2 に印加されても、データ信号線 3 3 2 と画素電極 3 2 7 との間に電流は流れず、画素電極 3 2 7 の電位（D 電位）は一定に保たれるべきである。

しかし実際には、図 5 5 に示したように、データ信号線 3 3 2 が画素電極 3 2 7 に対して容量結合（C_{sd}）しているため、画素電極 3 2 7 の電位（D 電位）はデータ信号線 3 3 2 の電位（S 電位）の変動に応じて変動する。その結果、休止期間 T 2 ごとに画素電極 3 2 7 の電位に変動が生じ、チラツキが発生することがある。

また、図 4 8 は、走査期間 T 1 および休止期間 T 2 における、上記液晶パネル 3 0 2 の各駆動信号と光学応答とを示す他のタイミングチャートである。図 4 8 では、図 4 7 と異なり、ソースドライバ 3 0 4 の出力電圧の振幅を削減するため、コモンドライバ 3 0 7 が供給する駆動信号（対向電極駆動信号）によって、透明共通電極 3 1 9 を交流駆動している。また、S 電位とともに、コモンドライバ 3 0 7 によって、透明共通電極 3 1 9 の電位を 1 水平走査期間（1 H 期間）ごとに極性反転する 1 H 反転駆動を行っている。

さらに、休止期間 T 2 において、ソースドライバ 3 0 4 の制御により、データ信号線 3 3 2 の電位を走査期間 T 1 の駆動信号の電圧範囲内の電位（データ信号線休止電位）（図 4 8 では、一例として L o w 電位）で固定している。同様に、休止期間 T 2 において、コモンドライバ 3 0 7 の制御により、透明共通電極 3 1 9 の電位を走査期間 T 1 の駆動信号の電圧範囲内の電位（対向電極休止電位）（図 4 8 では、一例として L o w 電位）で固定している。具体的には、ソースドライバ 3 0 4 およびコモンドライバ 3 0 7 にそれぞれ所定の電位を供給し続けることによって、データ信号線 3 3 2 および透明共通電極 3 1 9 の電位の変動をそれぞれ抑制する。

ここで、画素電極 3 2 7 の電位（D 電位）は、データ信号線 3 3 2 および透明共通電極 3 1 9 のそれぞれの電位振幅の影響を受けて振動する。なお、簡単のため、データ信号線 3 3 2 の電位変動が C_{sa} （図 5 5）を介して画素電極 3 2 7 の電位に与える影響を無視した波形を示している。また、実際の表示では S 電位が含む画像データに応じて、S 電位、D 電位、D - C O M 電位差の波形が変化する。そして、透明共通電極 3 1 9 および画素電極 3 2 7 に挟持された液晶層 3 1 3 の液晶分子は、1 水平期間の電圧振動にではなく、走査期間 T 1 の印加電圧の実効値である実効電圧に対して応答する。

そして、非選択時の画素電極 3 2 7 の電位は、透明共通電極 3 1 9 の駆動波形に応じて決まり、理論的には画素電極 3 2 7 と透明共通電極 3 1 9 との電位差（D - C O M 電位差）は、すべての休止期間 T 2 で一定に保たれるべきである。

しかし実際には、図 5 5 に示すように、画素電極 3 2 7 は、走査信号

線 3 3 1 (C_{gd}) およびデータ信号線 3 3 2 (C_{sd}) に対して容量結合しているため、画素電極 3 2 7 の電位振幅は、透明共通電極 3 1 9 の電位と完全には一致しない。

ここで、図 4 8 における第 n ラインの画素の光学応答を、具体的に説明する。まず、休止期間 T_2 が終了した時点で (a 点)、第 1 ラインの走査が開始され、透明共通電極 3 1 9 に交流が印加されるため、液晶層 3 1 3 に印加される実効電圧は V_1 となり、液晶分子が応答する。そして、最終ライン (第 240 ライン) の走査が終了した時点で (b 点)、透明共通電極 3 1 9 の電位が Low で固定されるため、実効電圧は V_2 となり、再度液晶分子が応答する。さらに、透明共通電極 3 1 9 の電位の影響が、休止期間 T_2 の画素電極 3 2 7 の電位の極性に応じた方向に働くので、画素電極 3 2 7 と透明共通電極 3 1 9 との間の実効電圧は、c 点では実効電圧 V_3 となる。

このように、液晶層 3 1 3 に印加される実効電圧は、走査期間 T_1 において、「画素電極 3 2 7 の電位振幅の中心と透明共通電極 3 1 9 の電位振幅の中心との差 (V_1)」となる。一方、休止期間 T_2 においては、データ信号線 3 3 2 および透明共通電極 3 1 9 の電位をともに Low で固定しているため、液晶層 3 1 3 に印加される実効電圧が、「走査期間 T_1 における画素電極 3 2 7 の電位振幅の下限值と透明共通電極 3 1 9 の電位振幅の下限值との差 (V_2)」となる。しかも、休止期間 T_2 の実効電圧は、それぞれ極性の異なる電位を保持する状態間において、実効電圧の絶対値が異なる ($V_2 \neq V_3$)。

すなわち、図 4 8 のように駆動して、休止期間 T_2 におけるデータ信号線 3 3 2 および透明共通電極 3 1 9 の電位を走査期間 T_1 の Low 電

位でそれぞれ固定すると、液晶層 3 1 3 に印加される実効電圧が走査期間 T_1 と休止期間 T_2 とで異なってしまふ。また、極性の異なる休止期間 T_2 同士で、実効電圧の絶対値が異なってしまふ。よって、走査期間 T_1 と休止期間 T_2 とを切り替えるごとに液晶層 3 1 3 に印加される電圧に変動が生じ、その度に液晶分子が応答するため、図 4 7 よりは抑制されるものの、チラツキが発生することがある。

また、図 4 6 は、走査期間 T_1 および休止期間 T_2 における、上記液晶パネル 3 0 2 の各駆動信号と光学応答とを示す他のタイミングチャートである。図 4 6 と図 4 8 との駆動波形の相違点は、休止期間 T_2 におけるデータ信号線 3 3 2 および透明共通電極 3 1 9 の電位を、ソースドライバ 3 0 4 およびコモンドライバ 3 0 7 の制御によって、走査期間 T_1 のそれぞれの電圧振幅の中心とほぼ等しくしたことである。

これにより、液晶層 3 1 3 に印加される実効電圧は、走査期間 T_1 と休止期間 T_2 とでほぼ等しくなる。よって、走査期間 T_1 ごとに発生していたチラツキを解消することができる。

このように、上記液晶表示装置 3 0 1 の駆動方法では、データ信号線 3 3 2 および透明共通電極 3 1 9 の電位を、走査期間 T_1 における電位振幅の中心でそれぞれ停止させる。これにより、走査期間 T_1 と休止期間 T_2 とにおいて、データ信号線 3 3 2 および透明共通電極 3 1 9 の電位が画素電極 3 2 7 に与える影響をほぼ等しくすることが可能となる。よって、休止期間 T_2 を設けても、画素電極 3 2 7 の電位の実効値をほぼ一定にして、チラツキの無い表示を実現できる。

なお、休止期間 T_2 におけるデータ信号線 3 3 2 および透明共通電極 3 1 9 の電位は、走査期間 T_1 におけるそれぞれの電圧振幅の中心に限

定されない。すなわち、データ信号線 3 3 2 の電圧については振幅中心 $\pm 1.5 \text{ V}$ の範囲、透明共通電極 3 1 9 の電位については振幅中心 $\pm 1.0 \text{ V}$ の範囲で値を変化させても実用上チラツキの無い表示を実現できる。

ここで、休止期間 T 2 におけるデータ信号線 3 3 2 の電位を、上記のように走査期間 T 1 の電圧振幅の中心近傍に設定できる理由について、簡単に説明する。

T F T 駆動では、「走査」によって走査信号線が例えば $-1.0 \text{ V} \rightarrow +1.5 \text{ V} \rightarrow -1.0 \text{ V}$ と電圧変動し、ドレイン電位もゲート／ドレイン容量 (C_{gd}) のために変動する。具体的には、走査信号線が $+1.5 \text{ V}$ (ゲート on) の時に書き込まれたドレインは、走査信号線が -1.0 V (ゲート off) に変動することで、 $\Delta V = (-2.5 \text{ V}) \times C_{gd} / (C_{Lc} + C_{cs} + C_{gd})$ だけ引き込まれる。そのため、T F T 駆動では、上記引き込み電圧 ΔV を対向電圧に D C オフセットとして与えている。

上記引き込み電圧 ΔV を決める容量のうち、 C_{cs} および C_{gd} は変化しない。これに対して、 C_{Lc} は液晶の配向状態 (階調) によって変化する。例えば、あるポジ型液晶 (電圧印加によって立ち上がる液晶) では、白電圧 (液晶分子が基板にほぼ平行) で比誘電率 $\epsilon = 3$ 程度、黒電圧 (液晶分子が基板にほぼ垂直) で比誘電率 $\epsilon = 8$ 程度である。この誘電率の変化に応じて、 C_{Lc} も変化する。

このように、表示状態に応じて、すなわち各階調ごとに C_{Lc} が変化するため、引き込み電圧 ΔV も各階調ごとに変化するが、対向電極は共通電極であるため、各画素ごとに最適な ΔV を設定することは不可能である。そこで、各階調ごとに「データ信号線の振幅中心」をあらかじめシ

フトさせた電圧を、各画素に供給することで、階調ごとに異なる引き込み電圧 ΔV の補正を行っている。

以上のように、データ信号線の走査期間 T_1 の電圧振幅の中心は、階調ごとに異なり、表示内容に依存する。しかし現実には、液晶パネルは、全表示可能領域においていろいろな階調で表示するため、走査期間 T_1 の振幅中心の平均は、中間調表示時の値に近いと考えられる。

さらに、上記液晶表示装置 301 の駆動方法では、図 46 に示すように、休止期間 T_2 に入った時点で（d 点）、コモンドライバ 307 の制御により透明共通電極 319 の交流駆動を停止して一定電位（図 46 では、走査期間 T_1 の振幅中心）に固定し、つづいて、所定の時間 t_0 の時点で（e 点）、アンプ制御回路 305 B の制御によりソースドライバ 304 をハイインピーダンス状態とする。その結果、時刻 t_0 以後、データ信号線 332 の電位は浮いた状態となる。この後、透明共通電極 319 の電位の変動は無いため、データ信号線 332 の電位は変動せず、画素電極 327 の電位も変動しない。よって、チラツキの無い表示を得ることが可能となる。

このように、コモンドライバ 307 およびアンプ制御回路 305 B の制御により、休止期間 T_2 において、最初に透明共通電極 319 の交流駆動を停止し、続いてソースドライバ 304 をハイインピーダンス状態にすることによって、休止期間 T_2 にソースドライバ 304 内のアンプを流れる定常電流を削減して、消費電力を低減するとともに、チラツキの無い表示を得ることが可能となる。

ここで、図 49 に、図 46 の比較例として、休止期間 T_2 において、最初にデータ信号線 332 をハイインピーダンス状態とした後、透明共

通電極 3 1 9 の交流駆動を停止した場合における、駆動波形および光学応答を示したタイミングチャートを示す。

すなわち、図 4 9 では、休止期間 T 2 に入った時点で (f 点)、ソースドライバ 4 をハイインピーダンス状態とすると、データ信号線 3 3 2 の電位は浮いた状態となる。つづいて、所定の時間 t_1 の時点で (g 点)、透明共通電極 3 1 9 の交流駆動を停止し一定電位に固定すると、透明共通電極 3 1 9 の電位に引かれてデータ信号線 3 3 2 の電位が変動し、そのデータ信号線 3 3 2 の電位に引かれて画素電極 3 2 7 の電位が変動する。したがって、このように駆動すると、走査期間 T 1 と休止期間 T 2 とを切り替えるごとに、チラツキが生じることとなる。

最後に、液晶表示装置 3 0 1 において、図 4 6 に示した駆動を行ったところ、チラツキは発生せず良好な表示が得られた。なお、休止期間 T 2 における透明共通電極 3 1 9 の電位は 1.5 V (走査期間 T 1 の振幅は -1 V ~ 4 V)、データ信号線 3 3 2 の電位は 2 V (走査期間 T 1 の振幅は 0 V ~ 4 V) とした。

[2] 第二に、図 5 0、図 5 6 から図 5 8 を参照しながら、休止期間 T 2 において、データ信号線 3 3 2 および/あるいは透明共通電極 3 1 9 に、走査期間 T 1 よりも低周波の交流電圧を印加する駆動方法について説明する。

図 5 0 は、走査期間 T 1 および休止期間 T 2 における、上記液晶パネル 3 0 2 の各駆動信号と光学応答とを示す他のタイミングチャートである。

図 5 0 に示すように、走査期間 T 1 においては、走査信号 ($G_1 \sim G_{240}$)、データ信号 (S 電位) として、表示画像に応じた交流波形が印

加されている。また、ソースドライバ 304 の出力電圧の振幅を削減するため、コモンドライバ 307 により、透明共通電極 319 を交流駆動している。また、S 電位とともに、コモンドライバ 307 によって、透明共通電極 319 の電位を 1 水平走査期間（1 H 期間）ごとに極性反転する 1 H 反転駆動を行っている。

また、休止期間 T2 においては、ソースドライバ 304 およびコモンドライバ 307 の制御によって、データ信号線 332 および透明共通電極 319 に、走査期間 T1 の電圧範囲内（最大電位と最小電位の間）の電位かつ低周波の交流電圧をそれぞれ印加している。

これにより、液晶層 313 に印加される電圧の実効値は、走査期間 T1 と休止期間 T2 において等しくなるため、走査期間 T1 ごとに発生していたチラツキを解消することができる。

休止期間 T2 においてデータ信号線 332 および透明共通電極 319 に供給する交流電圧の周波数は、消費電力低減のため、走査期間 T1 の周波数以下であり、なるべく小さい方がよい。しかし、周波数が小さすぎると、液晶分子が電極反転に応答し、新たにチラツキの原因となる。なお、休止期間 T2 においてデータ信号線 332 および透明共通電極 319 に印加する駆動信号の周波数は、一般的に、30 Hz 以上、より好ましくは 45 Hz 程度以上で駆動したときにチラツキのない表示が得られることが確認されている。

最後に、液晶表示装置 301 において、図 50 に示した駆動を行ったところ、チラツキは発生せず良好な表示が得られた。なお、休止期間 T2 における透明共通電極 319 の電位は、走査期間 T1 の振幅 $-1\text{ V} \sim 4\text{ V}$ と同電位で、周波数は 60 Hz とし、データ信号線 332 の電位は

、走査期間 T 1 の振幅 0 V ～ 4 V と同電位で、周波数は 6 0 H z とした。

ここで、休止期間 T 2 においてデータ信号線 3 3 2 および透明共通電極 3 1 9 に供給する交流電圧の振幅は、図 5 0 に示すように、それぞれ走査期間 T 1 の電圧範囲内の電位に設定することが望ましい。しかし、休止期間 T 2 においてデータ信号線 3 3 2 に供給する交流電圧の振幅は、図 5 6 に示すように、走査期間 T 1 の最大振幅を超える電位に設定することもできる。

以下では、図 5 6 ～図 5 8 を用いて、休止期間 T 2 においてデータ信号線 3 3 2 に、走査期間 T 1 の最大振幅を超える交流信号を印加する液晶表示装置 3 0 1 の構成について説明する。

まず、図 5 7 に示す液晶表示装置 3 0 1 は、図 5 2 に示した構成に加えて、交流電圧発生回路 3 0 8 とスイッチ 3 0 9 …とが設けられている。

上記交流電圧発生回路 3 0 8 は、休止期間 T 2 においてデータ信号線 3 3 2 に供給する交流電圧を発生する回路である。発生する交流電圧の周波数は、図 5 0 と同様、走査期間 T 1 の周波数以下であり、なるべく小さいほうが望ましい。また、上記交流電圧の振幅は、D-COM 電位差による画素電極 3 2 7 の電位の実効値が走査期間 T 1 と休止期間 T 2 とでほぼ一定になるように、休止期間 T 2 における透明共通電極 3 1 9 の駆動信号に応じて設定される。

上記スイッチ 3 0 9 は、ソースドライバ 3 0 4 と液晶パネル 3 0 2 との間に、各データ信号線 3 3 2 ごとに設けられている。そして、スイッチ 3 0 9 は、アンプ制御回路 3 0 5 B からのアンプ制御信号により、走

査期間 T_1 ではソースドライバ 304 からの駆動信号を、休止期間 T_2 では交流電圧発生回路 308 からの駆動信号を、データ信号線 332 に供給するように切り替えられる。

これにより、データ信号線 332 の休止期間 T_2 における駆動信号を、交流電圧発生回路 308 から供給して、休止期間 T_2 にソースドライバ 304 を休止させることが可能となる。よって、休止期間 T_2 のソースドライバ 304 に要していた消費電力を削減できる。

また、交流信号発生回路 308 の出力電圧振幅を基準電源電圧、すなわち、既存の $0\text{ V} - 3\text{ V}$ もしくは $0\text{ V} - 5\text{ V}$ の振幅とすることで、新たな中間電位（例えば、 4 V 等）を発生させる必要がなくなる。よって、中間電位を作成する時に生じる昇圧ロスがないため、電力ロスを抑えることが可能となり、さらなる低消費電力化を実現できる。

また、図 56 に示すように、1 画面の走査が終了し休止期間 T_2 に入った後、データ信号線 332 に一定の期間（継続期間）、走査期間 T_1 と同一の駆動信号を入力していてもよい。ここで、図 56 では、データ信号線 332 と透明共通電極 319 とに入力する信号を同一にするまでに、休止期間 T_2 の最初に走査期間 T_1 と同一の駆動信号の入力を継続する継続期間が 2 種類（ $h - i$ 間： $t_2 = 4H$ 、 $j - k$ 間： $t_3 = 3H$ ）ある。すなわち、図 56 のタイミングチャートによる駆動方法では、2 つの継続期間を 1 フレームごとに変更する。ここで、2 つの継続期間は、ともに休止期間 T_2 に対して十分に小さく、かつ、その差（ $|t_2 - t_3|$ ）が 1 水平走査期間の奇数倍（ $n \times H$ （ $n = 1, 3, 5, \dots$ ））であれば任意に設定できる。

このように、上記液晶表示装置 301 は、データ信号線 332 および

透明共通電極 3 1 9 を駆動する駆動信号を同一電圧に切り替えるタイミングを、1 水平期間の奇数倍だけずらしながら供給する。これにより、さらにチラツキの無い安定した表示が得られることが確認できた。なお、図 5 6 では、データ信号線 3 3 2 および透明共通電極 3 1 9 を駆動する駆動信号を同一電圧に切り替える時、同時に周波数を低周波数に切り替えているが、周波数を切り替えるタイミングは電圧の切り替えと同時であっても良く、前後にずれていても良い。

そして、液晶表示装置 3 0 1 において、図 5 6 に示した駆動を行ったところ、チラツキの無い表示が得られた。なお、休止期間 T 2 においてデータ信号線 3 3 2 をソースドライバから切り離し、交流電圧発生回路 3 0 8 と接続して、周波数が 3 0 H z 以上、好ましくは 4 5 H z 以上の交流信号を印加する。本実施の形態では、周波数は走査時の 1 垂直周期のクロック信号を使用することで 6 0 H z とし、振幅は電位が基準電源電圧である 0 V と 5 V とした。

また、図 5 8 に示すように、上記交流信号発生回路 3 0 8 はコモンドライバ 3 0 7 がこれを兼ねてもよい。すなわち、休止期間 T 2 では、コモンドライバ 3 0 7 からの駆動信号を、透明共通電極（対向電極） 3 1 9 とともにデータ信号線 3 3 2 にも供給してもよい。なお、休止期間 T 2 の駆動信号の振幅は、走査期間 T 1 に透明共通電極 3 1 9 に印加される駆動信号の振幅と同じであってもよいし、最大振幅以下（すなわち、駆動信号の電圧範囲内）であってもよい。もちろん、休止期間 T 2 では、交流信号発生回路 3 0 8 からの駆動信号をデータ信号線 3 3 2 および透明共通電極 3 1 9 に供給し、ソースドライバ 3 0 4 およびコモンドライバ 3 0 7 を休止させるように構成することもできる（図示せず）。

これにより、休止期間T 2にコモンドライバ3 0 7から共通の駆動信号を透明共通電極3 1 9（対向電極）とデータ信号線3 3 2とに印加できる。よって、休止期間T 2にデータ信号線3 3 2を駆動するための交流信号発生回路3 0 8を新たに設ける必要がないため、液晶表示装置3 0 1の回路が大型化複雑化することを防止できる。また、データ信号3 3 2と透明共通電極3 1 9とに共通の駆動信号を入力するため、透明共通電極3 1 9とデータ信号線3 3 2との間の容量（図5 5の C_{cd} ）への充放電が無くなり、さらに低消費電力化することが可能となる。

ここで、図5 6において、休止期間T 2にデータ信号線3 3 2に印加する駆動信号を透明共通電極3 1 9に印加する駆動信号と同じにすると、データ信号線3 3 2の電位が走査期間T 1と休止期間T 2とで変動して、厳密にはD-COM電位差の実効値に若干のずれが生じる。

しかしながら、一般に、図5 5における $C_{sd} / (C_{gd} + C_{sd} + C_{Lc} + C_{cs})$ が $1 / 20$ 程度であることから、上記実効値変動は實際上ほとんど問題ないレベルとなる。よって、休止期間T 2におけるデータ信号線3 3 2および透明共通電極3 1 9の電位は、走査期間T 1の振幅中心 ± 1.0 Vの範囲で値を変化させても、実用上チラツキの無い表示を実現できる。

さらにチラツキを低減するためには、休止期間T 2に印加する駆動信号の周波数を増加させることが有効である。上記の駆動方法では、ソースとコモンに共通電位を入力するため、ソース／コモン間に電荷の充放電は発生しないが、ゲート／ソース間およびゲート／コモン間には電荷の充放電が発生するため、周波数を増加させると消費電力削減効果が減少する。

そこで、休止期間 T 2 における駆動周波数とチラツキの知覚限界との関係について詳細な検討を行ったところ、表 8 の結果を得た。従って、本実施の形態では、データ信号線 3 3 2 および透明共通電極 3 1 9 に休止期間 T 2 に印加する駆動周波数を、完全にチラツキが知覚できない最低周波数である 5 0 0 H z とした。

表 8

休止期間 T 2 に印加する交流周波数	チラツキ目視評価結果
6 H z	×
1 2 H z	×
3 0 H z	△
4 5 H z	△
6 0 H z	△
1 2 0 H z	△
2 5 0 H z	△
5 0 0 H z	○
1 k H z	○
1 0 k H z	○

○：チラツキが知覚されない
 △：チラツキがやや知覚される
 ×：チラツキが知覚される

なお、液晶パネル 3 0 2 のパラメータ (C_{Lc} , C_{cs} 他) が液晶パネル 2 の種類ごとに異なるため、各種類の液晶パネルごとに最適な駆動周波数は異なる。そして、駆動周波数は表示品位のためには大きい方が良いが、省電力化のためには小さい方が良い。したがって、休止期間 T 2 の

駆動周波数は、液晶パネル 3 0 2 のパラメータや用途等に基づいて最適化される。例えば、休止期間 T 2 の駆動信号は、駆動周波数が 0、すなわち直流信号であってもよい。

以上のように、液晶表示装置 3 0 1 によれば、アクティブ素子を有する構成において、1 画面を書き換える走査期間 T 1 の後に、走査期間 T 1 より長い休止期間 T 2 を設け、休止期間 T 2 におけるデータ信号線 3 3 2 および透明共通電極 3 1 9 の電位を最適に制御することによって、チラツキの無い表示品位を保ったまま低消費電力化を達成することができる。

なお、上記液晶表示装置 3 0 1 の駆動方法は、走査期間 T 1 において階調の分布が一般的な画像データが入力されている場合、休止期間 T 2 のデータ信号線 3 3 2 および透明共通電極 3 1 9 の電位をそれぞれ走査期間 T 1 の中心とすることで、実現したものである。しかし、データ信号線 3 3 2 および透明共通電極 3 1 9 の電位の組み合わせを、直前あるいはそれ以前の走査期間 T 1 の電位から決定してもよい。さらに、極性を反転させている場合には、休止期間 T 2 の 1 つおきに設定してもよい。

本実施の形態は本発明の範囲を限定するものではなく、本発明の範囲内で種々の変更が可能であり、以下のように構成することができる。

例えば、本実施の形態に係る表示装置の駆動方法は、対向配置される一対の基板のうち、一方の基板に複数のアクティブ素子を設け、前記アクティブ素子を通じて上記基板間に所望の電圧を印加し、光の透過率もしくは反射率を制御する表示装置の駆動方法において、1 画面を走査する走査期間の後に、走査期間より長い全走査信号線を非走査状態とする

休止期間を設け、前記休止期間には対向電極の電位を固定（交流駆動しない）してもよい。

また、上記の表示装置の駆動方法は、前記休止期間の対向電極の電位が、走査期間に供給される対向信号電圧の振幅内から選ばれてもよい。

また、上記の表示装置の駆動方法は、前記休止期間の対向電極の電位が、走査期間に供給される対向信号電圧の振幅中心の近傍（液晶表示装置であれば、振幅中心 ± 1 V以内）に設定されてもよい。これにより、良好な低消費電力の表示装置が実現できる。

また、上記の表示装置の駆動方法は、対向配置される一对の基板のうち、一方の基板に複数のアクティブ素子を設け、前記アクティブ素子を通じて上記基板間に所望の電圧を印加し、光の透過率もしくは反射率を制御する表示装置の駆動方法において、1画面を走査する走査期間の後に、走査期間より長い期間全走査信号線を非走査状態とする休止期間を設け、前記休止期間にはデータ信号配線の電位を固定（交流駆動しない）してもよい。

また、上記の表示装置の駆動方法は、前記休止期間のデータ信号配線の電位が、走査期間に供給されるデータ信号電圧の振幅内から選ばれてもよい。

また、上記の表示装置の駆動方法は、前記休止期間のデータ信号配線の電位が、走査期間に供給されるデータ信号配線電圧の振幅中心の近傍（液晶表示装置であれば、振幅中心 ± 1.5 V以内）に設定されていてもよい。これにより、良好な低消費電力の表示装置が実現できる。

また、上記の表示装置の駆動方法は、前記休止期間は、対向電極信号およびデータ信号配線の交流駆動を停止した後、データ信号ドライバの

出力アンプをハイインピーダンス状態としてもよい。

また、本実施の形態に係る表示装置の駆動方法は、対向配置される一対の基板のうち、一方の基板に複数のアクティブ素子を設け、前記アクティブ素子を通じて上記基板間に所望の電圧を印加し、光の透過率もしくは反射率を制御する表示装置の駆動方法において、1画面を走査する走査期間の後に、走査期間より長い期間全走査信号線を非走査状態とする休止期間を設け、前記休止期間の対向電極に、走査期間に供給される駆動信号に対して、電圧がほぼ等しく、周波数が前記駆動信号よりも小さい（液晶表示装置であれば、周波数が前記駆動信号の $1/2$ 以下、かつ、 45 Hz 以上）の交流を印加してもよい。これにより、良好な低消費電力の表示装置が実現できる。

また、上記の表示装置の駆動方法は、対向配置される一対の基板のうち、一方の基板に複数のアクティブ素子を設け、前記アクティブ素子を通じて上記基板間に所望の電圧を印加し、光の透過率もしくは反射率を制御する表示装置の駆動方法において、1画面を走査する走査期間の後に、走査期間より長い期間全走査信号線を非走査状態とする休止期間を設け、前記休止期間のデータ信号線に、走査期間に供給される駆動信号に対して、電圧が任意の中間調電位であり、周波数が前記駆動信号よりも小さい（液晶表示装置であれば、周波数が前記駆動信号の $1/2$ 以下、かつ、 45 Hz 以上）の交流を印加してもよい。これにより、チラツキのない良好な表示性能を有した低消費電力の表示装置が実現できる。

また、上記の表示装置の駆動方法は、前記休止期間に対向電極およびデータ信号配線に供給される交流電圧が同期して振動させてもよい。これにより、より効果的にチラツキを低減できる。

また、本実施の形態に係る表示装置の駆動方法は、画素がマトリクス状に配置された画面の各ラインを複数の走査信号線により線順次に選択して走査し、選択されたラインの画素にデータ信号線からデータ信号を供給して表示を行う表示装置の駆動方法において、1画面を走査する走査期間に続けて、該走査期間よりも長く全走査信号線を非走査状態とする休止期間を設け、かつ上記休止期間には、上記データ信号線はスイッチによりデータ信号ドライバと切り離され、さらに上記データ信号線は交流信号発生回路に接続され、任意の振幅（例えば、前記交流信号発生回路と同一振幅）で、周波数が当該データ信号の周波数以下の交流駆動信号を印加してもよい。なお、休止期間にデータ信号線に供給される駆動信号の振幅は走査期間の電圧範囲内に限定されない。上記の方法により、休止期間において、データ信号線をスイッチによりデータ信号ドライバから切り離し、交流信号発生回路に接続することによって、データ信号ドライバを休止させることが可能となる。また、休止期間におけるデータ信号線の駆動信号を、対向電極に駆動信号を供給する交流電圧発生回路（コモンドライバ）から供給してもよい。

以上のように、本発明の表示装置の駆動方法は、画素がマトリクス状に配設された画面の各走査信号線を選択して走査し、選択されたラインの画素にデータ信号線からデータ信号を供給して表示を行う表示装置の駆動方法において、1画面を走査する走査期間に続けて、該走査期間よりも長く全走査信号線を非走査状態とする休止期間を設け、かつ、上記休止期間には上記データ信号線の電位を所定のデータ信号線休止電位に固定する方法であってもよい。

さらに、本発明の表示装置の駆動方法は、上記休止期間におけるデー

タ信号線のデータ信号線休止電位を、上記走査期間にデータ信号線に供給されるデータ信号の電圧範囲内に設定する方法であってもよい。

さらに、本発明の表示装置の駆動方法は、上記休止期間におけるデータ信号線のデータ信号線休止電位を、上記走査期間にデータ信号線に供給されるデータ信号の振幅中心に設定する方法であってもよい。

上記の方法により、1画面を書き換える走査期間の後に、非走査期間として走査期間よりも長い休止期間を設けることによって、データ信号の供給周波数に正比例して増加するデータ信号線ドライバ（ソースドライバ）の消費電力を、容易に削減することができる。

また、休止期間におけるデータ信号線の電位をデータ信号線休止電位に固定することによって、休止期間におけるデータ信号線の電位を最適に制御することが可能となる。すなわち、走査期間と休止期間とにおいて、データ信号線の電位が画素電極に与える影響をほぼ等しくすることが可能となる。よって、休止期間を設けても、画素電極の電位の実効値をほぼ一定にして、チラツキの無い表示を実現できる。

したがって、マトリクス型の表示装置において、十分な低消費電力化とチラツキが十分に抑制された高表示品位とを両立させることが可能となる。

そして、休止期間においてデータ信号線の電位を固定するデータ信号線休止電位は、走査期間にデータ信号線に供給されるデータ信号の電圧範囲内に設定することが好ましい。さらに、データ信号線休止電位は、走査期間にデータ信号線に供給されるデータ信号の振幅中心に設定することがより好ましい。

なお、アクティブマトリクス液晶表示装置であれば、休止期間におけ

るデータ信号線の電位は走査期間の振幅中心 ± 1.5 Vの範囲で値を変化させても実用上チラツキの無い表示を実現できる。

また、本発明の表示装置の駆動方法は、画素がマトリクス状に配設された画面の各走査信号線を選択して走査し、選択されたラインの画素にデータ信号線からデータ信号を供給して表示を行う表示装置の駆動方法において、1画面を走査する走査期間に続けて、該走査期間よりも長く全走査信号線を非走査状態とする休止期間を設け、かつ、上記休止期間には対向電極の電位を所定の対向電極休止電位に固定する方法であってもよい。

さらに、本発明の表示装置の駆動方法は、上記休止期間における対向電極の対向電極休止電位を、上記走査期間に対向電極に供給される対向電極駆動信号の電圧範囲内に設定する方法であってもよい。

さらに、本発明の表示装置の駆動方法は、上記休止期間における対向電極の対向電極休止電位を、上記走査期間に対向電極に供給される対向電極駆動信号の振幅中心に設定する方法であってもよい。

上記の方法により、データ信号ドライバの出力電圧の振幅を削減するために対向電極を交流駆動する場合であっても、1画面を書き換える走査期間の後に、非走査期間として走査期間よりも長い休止期間を設けることによって、データ信号の供給周波数に正比例して増加する対向電極駆動ドライバ（コモンドライバ）の消費電力を、容易に削減することができる。

また、休止期間における対向電極の電位を対向電極休止電位に固定することによって、休止期間における対向電極の電位を最適に制御することが可能となる。すなわち、走査期間と休止期間とにおいて、対向電極

の電位が画素電極に与える影響をほぼ等しくすることが可能となる。よって、休止期間を設けても、画素電極の電位の実効値をほぼ一定にして、チラツキの無い表示を実現できる。

したがって、マトリクス型の表示装置において、十分な低消費電力化とチラツキが十分に抑制された高表示品位とを両立させることが可能となる。

そして、休止期間において対向電極の電位を固定する対向電極休止電位は、走査期間に対向電極に供給される対向電極駆動信号の電圧範囲内に設定することが好ましい。さらに、対向電極休止電位は、走査期間に対向電極に供給される対向電極駆動信号の振幅中心に設定することがより好ましい。

なお、アクティブマトリクス液晶表示装置であれば、休止期間における対向電極の電位は走査期間の振幅中心 ± 1.0 Vの範囲で値を変化させても実用上チラツキの無い表示を実現できる。

また、本発明の表示装置の駆動方法は、上記の表示装置の駆動方法によって、休止期間にはデータ信号線の電位をデータ信号線休止電位に固定し、かつ、上記の表示装置の駆動方法によって、上記休止期間には対向電極の電位を対向電極休止電位に固定する方法であってもよい。

上記の方法により、1画面を書き換える走査期間の後に、非走査期間として走査期間よりも長い休止期間を設けることによって、データ信号線および対向電極に供給される駆動信号の周波数に正比例して増加する消費電力を、容易に削減することができる。

また、休止期間におけるデータ信号線および対向電極の電位をそれぞれデータ信号線休止電位および対向電極休止電位にそれぞれ固定するこ

とによって、休止期間におけるデータ信号線および対向電極の電位を最適に制御することが可能となる。すなわち、走査期間と休止期間とにおいて、データ信号線および対向電極の電位が画素電極に与える影響をほぼ等しくすることが可能となる。ここで、データ信号線休止電位および対向電極休止電位は、画素電極と対向電極との間の実効電圧が、走査期間と休止期間とではほぼ等しくなるように設定すればよい。よって、休止期間を設けても、画素電極の電位の実効値をほぼ一定にして、チラツキの無い表示を実現できる。

したがって、マトリクス型の表示装置において、十分な低消費電力化とチラツキが十分に抑制された高表示品位とを両立させることが可能となる。

さらに、本発明の表示装置の駆動方法は、上記休止期間において、上記データ信号線の電位と上記対向電極の電位とを、データ信号線休止電位と対向電極休止電位とにそれぞれ固定した後、上記データ信号線にデータ信号を供給するデータ信号ドライバに対して当該データ信号線をハイインピーダンス状態とする方法であってもよい。

上記の方法により、さらに、休止期間に全データ信号線をデータ信号ドライバから切り離すなどして、データ信号ドライバに対してハイインピーダンス状態とするので、休止期間において各データ信号線の電位を一定に保持することができる。

よって、データ信号線と接続される画素電極を有する表示装置において生じる、データ信号線と画素電極との容量結合に起因した画素電極の電位変動などのように、データ信号線の電位変動によって生じる各画素のデータ保持状態の変化が抑制され、画面のチラツキが十分に抑制され

る。

したがって、マトリクス型の表示装置において、十分な低消費電力化とチラツキが十分に抑制された高表示品位とを両立させることが可能となる。

また、本発明の表示装置の駆動方法は、画素がマトリクス状に配設された画面の各走査信号線を選択して走査し、選択されたラインの画素にデータ信号線からデータ信号を供給して表示を行う表示装置の駆動方法において、1画面を走査する走査期間に続けて、該走査期間よりも長く全走査信号線を非走査状態とする休止期間を設け、かつ、上記休止期間には上記データ信号線に、周波数が上記走査期間に当該データ信号線に供給されるデータ信号の周波数以下の交流の駆動信号を印加する方法であってもよい。

さらに、本発明の表示装置の駆動方法は、上記休止期間にデータ信号線に印加する駆動信号の振幅を、上記走査期間に当該データ信号線に供給されるデータ信号の電圧範囲内に設定する方法であってもよい。

上記の方法により、1画面を書き換える走査期間の後に、非走査期間として走査期間よりも長い休止期間を設け、データ信号線に供給する駆動信号の周波数を走査期間よりも小さくすることによって、データ信号の供給周波数に正比例して増加するデータ信号線ドライバ（ソースドライバ）の消費電力を、容易に削減することができる。

そして、休止期間においてデータ信号線に供給する駆動信号の周波数の上限は、走査期間の駆動信号よりも小さければよく、当該駆動信号の周波数の $1/2$ 以下であれば好ましく、 $1/10$ 以下であればより好ましい。また、休止期間においてデータ信号線に供給する駆動信号の周波

数の下限は、30 Hz 以上、より好ましくは45 Hzであればよく、この設定によればチラツキのない表示が得られる。

また、休止期間においてデータ信号線に供給する駆動信号を、振幅を上記走査期間に当該データ信号線に供給されるデータ信号の電圧範囲内、周波数を当該データ信号の周波数以下とすることによって、休止期間におけるデータ信号線の電位を最適に制御することが可能となる。すなわち、走査期間と休止期間とにおいて、データ信号線の電位が画素電極に与える影響をほぼ等しくすることが可能となる。よって、休止期間を設けても、画素電極の電位の実効値をほぼ一定にして、チラツキの無い表示を実現できる。

したがって、マトリクス型の表示装置において、十分な低消費電力化とチラツキが十分に抑制された高表示品位とを両立させることが可能となる。

また、本発明の表示装置の駆動方法は、画素がマトリクス状に配設された画面の各走査信号線を選択して走査し、選択されたラインの画素にデータ信号線からデータ信号を供給して表示を行う表示装置の駆動方法において、1画面を走査する走査期間に続けて、該走査期間よりも長く全走査信号線を非走査状態とする休止期間を設け、かつ、上記休止期間には対向電極に、振幅が上記走査期間に当該対向電極に供給される対向電極駆動信号の電圧範囲内、周波数が当該対向電極駆動信号の周波数以下の交流の駆動信号を印加する方法であってもよい。

上記の方法により、データ信号ドライバの出力電圧の振幅を削減するために対向電極を交流駆動する場合であっても、1画面を書き換える走査期間の後に、非走査期間として走査期間よりも長い休止期間を設け、

対向電極に供給する駆動信号の周波数を走査期間よりも小さくすることによって、対向電極駆動信号の供給周波数に正比例して増加する対向電極駆動ドライバ（コモンドライバ）の消費電力を、容易に削減することができる。

また、休止期間において対向電極に供給する駆動信号を、振幅を上記走査期間に当該対向電極に供給される対向電極駆動信号の電圧範囲内、周波数を当該対向電極駆動信号の周波数以下とすることによって、休止期間における対向電極の電位を最適に制御することが可能となる。すなわち、走査期間と休止期間とにおいて、対向電極の電位が画素電極に与える影響をほぼ等しくすることが可能となる。よって、休止期間を設けても、画素電極の電位の実効値をほぼ一定にして、チラツキの無い表示を実現できる。

したがって、マトリクス型の表示装置において、十分な低消費電力化とチラツキが十分に抑制された高表示品位とを両立させることが可能となる。

そして、休止期間において対向電極に供給する駆動信号の周波数の上限は、走査期間の駆動信号よりも小さければよく、当該駆動信号の周波数の $1/2$ 以下であれば好ましく、 $1/10$ 以下であればより好ましい。また、休止期間において対向電極に供給する駆動信号の周波数の下限は、 30 Hz 以上、より好ましくは 45 Hz であればよく、この設定によればチラツキのない表示が得られる。

また、本発明の表示装置の駆動方法は、上記の表示装置の駆動方法によって、休止期間にはデータ信号線に交流の駆動信号を印加し、かつ、上記の表示装置の駆動方法によって、上記休止期間には対向電極に交流

の駆動信号を印加し、上記の両駆動信号の周波数および位相が一致している方法であってもよい。

上記の方法により、1画面を書き換える走査期間の後に、非走査期間として走査期間よりも長い休止期間を設けることによって、データ信号線および対向電極に供給される駆動信号の周波数に正比例して増加する消費電力を、容易に削減することができる。

また、休止期間においてデータ信号線および対向電極を、振幅が走査期間に供給される駆動信号の電圧範囲内、周波数が当該駆動信号の周波数以下である駆動信号によってそれぞれ駆動することによって、休止期間におけるデータ信号線および対向電極の電位を最適に制御することが可能となる。すなわち、走査期間と休止期間とにおいて、データ信号線および対向電極の電位が画素電極に与える影響をほぼ等しくすることが可能となる。ここで、休止期間においてデータ信号線および対向電極へ供給するそれぞれの駆動信号の振幅および周波数は、画素電極と対向電極との間の実効電圧が、走査期間と休止期間とではほぼ等しくなるように設定すればよい。なお、休止期間においてデータ信号線および対向電極へ供給するそれぞれの駆動信号の位相は、一致させることが望ましい。よって、休止期間を設けても、画素電極の電位の実効値をほぼ一定にして、チラツキの無い表示を実現できる。

したがって、マトリクス型の表示装置において、十分な低消費電力化とチラツキが十分に抑制された高表示品位とを両立させることが可能となる。

なお、本発明の表示装置の駆動方法は、上述のように、休止期間において、データ信号線の電位をデータ信号線休止電位に固定するとともに

、対向電極の電位を対向電極休止電位に固定してもよいし、また、データ信号線に交流の駆動信号を印加するとともに、対向電極に交流の駆動信号を印加してもよい。さらに、本発明の表示装置の駆動方法は、休止期間において、データ信号線の電位をデータ信号線休止電位に固定するとともに、対向電極に交流の駆動信号を印加してもよいし、逆に、データ信号線に交流の駆動信号を印加するとともに、対向電極の電位を対向電極休止電位に固定してもよい。

また、本発明の表示装置の駆動方法は、画素がマトリクス状に配設された画面の各走査信号線を選択して走査し、選択されたラインの画素にデータ信号線からデータ信号を供給して表示を行う表示装置の駆動方法において、1画面を走査する走査期間に続けて、該走査期間よりも長く全走査信号線を非走査状態とする休止期間を設け、かつ、上記休止期間には、振幅が上記走査期間に対向電極に供給される対向電極駆動信号の電圧範囲内、周波数が当該対向電極駆動信号の周波数以下の交流の駆動信号を上記対向電極に印加するとともに、当該交流の駆動信号を上記データ信号線にも印加する方法であってもよい。

また、本発明の表示装置の駆動方法は、画素がマトリクス状に配設された画面の各走査信号線を選択して走査し、選択されたラインの画素にデータ信号線からデータ信号を供給して表示を行う表示装置の駆動方法において、1画面を走査する走査期間に続けて、該走査期間よりも長く全走査信号線を非走査状態とする休止期間を設け、かつ、上記休止期間には、上記走査期間に対向電極に供給される対向電極駆動信号の電圧範囲内の電位の直流の駆動信号を上記対向電極に印加するとともに、当該直流の駆動信号を上記データ信号線にも印加する方法であってもよい。

上記の方法により、1画面を書き換える走査期間の後に、非走査期間として走査期間よりも長い休止期間を設けることによって、データ信号線および対向電極に供給される駆動信号の周波数に正比例して増加する消費電力を、容易に削減することができる。

また、休止期間においてデータ信号線および対向電極を、振幅が走査期間に対向電極に供給される対向電極駆動信号の電圧範囲内、周波数が対向電極駆動信号の周波数以下である交流の駆動信号、あるいは、前記対向電極駆動信号の電圧範囲内の電位の直流の駆動信号で駆動することによって、休止期間におけるデータ信号線と対向電極との電位差を最適に制御することが可能となる。すなわち、走査期間と休止期間とにおいて、データ信号線および対向電極の電位が画素電極に与える影響をほぼ等しくできる。

よって、休止期間においてデータ信号線および対向電極へ供給する駆動信号の振幅および位相が一致するため、休止期間を設けても、画素電極の電位の実効値をほぼ一定にして、チラツキの無い表示を実現できる。

加えて、休止期間ではデータ信号線の駆動信号を対向電極に駆動信号を供給する交流信号発生回路（コモンドライバ）から供給することが可能となるため、休止期間中データ信号ドライバをデータ信号線から切り離してデータ信号ドライバを休止させることにより、消費電力を削減できる。

したがって、マトリクス型の表示装置において、十分な低消費電力化とチラツキが十分に抑制された高表示品位とを両立させることが可能となる。

なお、アクティブマトリクス液晶表示装置であれば、休止期間におけるデータ信号線および対向電極の電位は走査期間の振幅中心 $\pm 1.0\text{ V}$ の範囲で値を変化させても実用上チラツキの無い表示を実現できる。

本発明の表示装置は、上記の駆動方法を実行する制御手段を備えていてもよい。

上記の構成により、マトリクス型の表示装置において、十分な低消費電力化とチラツキが十分に抑制された高表示品位とを両立させることが可能となる。例えば、液晶表示装置に適用よれば、アクティブ素子を有する構成において、良好な表示品位を保ったまま、低消費電力化を達成することができる。

なお、発明を実施するための最良の形態の項においてなした具体的な実施態様または実施例は、あくまでも、本発明の技術内容を明らかにするものであって、そのような具体例にのみ限定して狭義に解釈されるべきものではなく、本発明の精神と次に記載する特許請求の範囲内で、いろいろと変更して実施することができるものである。

産業上の利用の可能性

以上のように、本発明の表示装置および表示装置の駆動方法は、TFT方式や反射型あるいは反透過型の液晶表示装置、さらにEL表示装置などの表示装置に適用できる。また、本発明の表示装置は、携帯電話、ポケットゲーム機、PDA、携帯TV、リモートコントロール、ノート型パーソナルコンピュータ、その他の携帯端末など、携帯機器を初めとする各種の電子機器に搭載できる。これらの電子機器はバッテリー駆動されることが多く、チラツキのない良好な表示品位を保ったままの低消

費電力化が図れる表示装置を搭載することにより、長時間駆動が容易になる。

請 求 の 範 囲

1. 走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、

上記画素のそれぞれには上記電気容量に対する補助容量が、上記補助容量の電極が上記走査信号線との間に容量結合を略生じない位置となるように設けられ、

上記電荷を書き込む周期を決定する書き換え周波数を30Hz以下に設定することが可能な周波数設定手段をさらに有している表示装置。

2. 走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、

上記表示素子が、上記走査信号の供給に伴って上記走査信号線から上記電気容量の電圧に加わるノイズによる上記電圧の変動を、上記表示状態にチラツキが知覚されない値以下に抑制するように構成され、

上記電荷を書き込む周期を決定する書き換え周波数を 30 Hz 以下に設定することが可能な周波数設定手段をさらに有している表示装置。

3. 上記書き換え周波数が 0.5 Hz 以上 30 Hz 以下の範囲内にある請求項 1 または 2 に記載の表示装置。

4. 上記書き換え周波数が 1 Hz 以上 15 Hz 以下の範囲内にある請求項 1 または 2 に記載の表示装置。

5. 上記周波数設定手段は、上記書き換え周波数を 30 Hz 以上に設定することが可能である請求項 1 または 2 に記載の表示装置。

6. 上記周波数設定手段は、上記書き換え周波数を複数通りに設定することが可能である請求項 1 または 2 に記載の表示装置。

7. 上記書き換え周波数のそれぞれが、最も低い書き換え周波数の整数倍である請求項 6 に記載の表示装置。

8. 上記書き換え周波数のそれぞれが、最も低い書き換え周波数の 2 の整数乗倍である請求項 6 に記載の表示装置。

9. 上記書き換え周波数のうち少なくとも最も低いものが、上記表示素子の表示内容を更新する周期を決めるリフレッシュ周波数の 2 以上の整数倍である請求項 6 に記載の表示装置。

10. 上記周波数設定手段は、上記リフレッシュ周波数が変更されると上記書き換え周波数のうち少なくとも最も低いものの設定を、変更後の上記リフレッシュ周波数に合わせて変更することが可能である請求項 9 に記載の表示装置。

11. 上記書き換え周波数のうち最も低いものが、2 Hz 以上の整数値である請求項 6 に記載の表示装置。

12. 上記表示素子は上記電気容量が画素電極と対向電極との間に液

晶が介在して形成されるとともに上記電気容量に対する補助容量が設けられる液晶表示素子であり、上記液晶表示素子の画素電圧保持率を、上記電気容量を C_{LC} 、上記補助容量を C_{CS} 、上記アクティブ素子の非選択期間を T 、上記書き換え周波数における非選択期間 T 後の液晶電圧保持率を $H_r(T)$ 、書き込み直後の上記画素電極と上記対向電極との電位差を V 、上記アクティブ素子の非選択時の抵抗値を R 、 $V_1 = V - \{ V \cdot (1 - H_r(T)) \times C_{LC} / (C_{LC} + C_{CS}) \}$ として、

$$P = V_1 \cdot \exp \left[-T / \{ (C_{LC} + C_{CS}) \cdot R \} \right] / V$$

と表したときに、 $P \geq 0.9$ である請求項 1 または 2 に記載の表示装置。

13. 上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記画素電極は、少なくとも、自身が属する画素のラインと走査方向に沿った一定の向きに隣接するラインの画素の走査信号線と対向する箇所が存在するように配置されている請求項 1 または 2 に記載の表示装置。

14. 上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記画素電極は非光透過型の電極であり、少なくとも、自身が属する画素のラインと走査方向に沿った一定の向きに隣接するラインの画素のアクティブ素子と対向する箇所が存在するように配置されている請求項 1 または 2 に記載の表示装置。

15. 上記液晶表示素子は、表示に有効なラインのうち上記一定の向きの起点側端部のラインのアクティブ素子を遮光するアクティブ素子遮光層を有している請求項 14 に記載の表示装置。

16. 上記液晶表示素子は、上記アクティブ素子遮光層からの反射光

が上記液晶表示素子の表示面に戻るのを遮る反射光防止遮光層を有している請求項 1 5 に記載の表示装置。

1 7 . 上記アクティブ素子遮光層は上記対向電極との間に液晶が介在するように設けられた電極であり、上記アクティブ素子遮光層と上記対向電極との間に交流電圧が印加される請求項 1 5 に記載の表示装置。

1 8 . 上記液晶表示素子は、上記一定の向きの起点側端部のラインからさらに外側に、上記アクティブ素子遮光層を上記画素電極に用いる上記画素の構成を備えた画素のラインを有している請求項 1 7 に記載の表示装置。

1 9 . 上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記液晶表示素子は上記画素電極の配向処理起点に近い側のエッジの少なくとも一部と表示面側から対向する遮光層を有している請求項 1 または 2 に記載の表示装置。

2 0 . 上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記画素電極の配向処理部と接する箇所のうち、上記アクティブ素子との電気的コンタクト部分を除いた箇所の表面段差が $0.6 \mu\text{m}$ 以下である請求項 1 または 2 に記載の表示装置。

2 1 . 上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記画素電極の配向処理起点に近い側のエッジ付近が透明電極で形成されている請求項 1 または 2 に記載の表示装置。

2 2 . 上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記アクティブ素子が配

置されている基板側の配向処理方向が、上記走査信号線と略平行である請求項 1 または 2 に記載の表示装置。

2 3 . 上記液晶表示素子は周囲光を用いて反射型表示を行う反射部材を有している請求項 1 2 に記載の表示装置。

2 4 . 上記反射部材は上記画素電極の少なくとも一部である請求項 2 3 に記載の表示装置。

2 5 . 上記反射部材に光透過用の穴が設けられている、または上記反射部材が半透明である請求項 2 4 に記載の表示装置。

2 6 . 請求項 1 または 2 に記載の表示装置を搭載している電子機器。

2 7 . 画素がマトリクス状に配置されてなる画面の各走査信号線を選択して走査し、選択された走査信号線の画素にデータ信号線からデータ信号を供給して表示を行う表示装置の駆動方法において、

上記画面を 1 回走査する走査期間よりも長い非走査期間であって、全走査信号線を非走査状態とする休止期間を設け、上記走査期間と上記休止期間との和を 1 垂直期間とする表示装置の駆動方法。

2 8 . 上記休止期間を含めた非走査期間を複数種類の中から設定する請求項 2 7 に記載の表示装置の駆動方法。

2 9 . 上記走査期間を T_1 、複数の上記非走査期間のうちで最短のものを T_{01} 、 T_{01} 以外の任意のものを T_{02} としたとき、

$$(T_1 + T_{02}) = (T_1 + T_{01}) \times N \quad (N \text{ は } 2 \text{ 以上の整数})$$

の関係とする請求項 2 8 に記載の表示装置の駆動方法。

3 0 . 上記表示装置が上記データ信号の基となる画像データを蓄積する画像データ蓄積手段を有している場合に、上記休止期間に上記画像データ蓄積手段からの上記画像データの転送を停止させる請求項 2 7 に記

載の表示装置の駆動方法。

3 1. 上記データ信号の基となる画像データを上記表示装置に供給する画像データ供給手段がある場合に、上記休止期間に上記画像データ供給手段からの上記画像データの供給を受け付ける動作を上記表示装置に停止させる請求項 2 7 に記載の表示装置の駆動方法。

3 2. 上記休止期間に、表示とは無関係なアナログ回路の動作を停止させる請求項 2 7 に記載の表示装置の駆動方法。

3 3. 上記休止期間に、少なくとも上記データ信号線のドライバのアナログ回路の動作を停止させる請求項 3 2 に記載の表示装置の駆動方法。

3 4. 上記休止期間に、全データ信号線を駆動するデータ信号ドライバに対して上記全データ信号線をハイインピーダンス状態とする請求項 2 7 に記載の表示装置の駆動方法。

3 5. 上記休止期間に、上記全データ信号線をハイインピーダンス状態とした後に、表示とは無関係なアナログ回路の動作を停止させる請求項 3 4 に記載の表示装置の駆動方法。

3 6. 上記休止期間に、少なくとも上記データ信号線のドライバのアナログ回路の動作を停止させる請求項 3 5 に記載の表示装置の駆動方法。

3 7. 上記全データ信号線をハイインピーダンス状態とする前に、上記全データ信号線を、全画素のデータ保持状態の変化が平均して略最小となる電位とする請求項 3 4 に記載の表示装置の駆動方法。

3 8. 請求項 2 7 に記載の表示装置の駆動方法を実行する制御手段を有する表示装置。

3 9. 請求項 3 8 に記載の表示装置を搭載している電子機器。

4 0. 上記表示装置が、画素電極と対向電極との間に液晶が介在して

形成される電気容量に、走査信号線から供給される走査信号によって選択状態となったアクティブ素子を介し、データ信号線から供給されるデータ信号に基づいた電荷が周期的に書き込まれる画素がマトリクス状に配置された液晶表示素子を有する液晶表示装置である請求項 27 に記載の表示装置の駆動方法。

41. 上記休止期間に、上記アクティブ素子の OFF 抵抗値を略最大とする非選択電圧を全走査信号線に印加する請求項 40 に記載の表示装置の駆動方法。

42. 上記休止期間を 16.7 msec 以上 2 sec 以下とする請求項 40 に記載の表示装置の駆動方法。

43. 上記休止期間を 50 msec 以上 1 sec 以下とする請求項 40 に記載の表示装置の駆動方法。

44. 請求項 40 に記載の表示装置の駆動方法を実行する制御手段を有している表示装置。

45. 上記液晶表示素子には、上記画素電極との間で上記画素の補助容量を形成する補助容量電極が上記走査信号線の位置を避けて設けられている請求項 44 に記載の表示装置。

46. 上記液晶表示素子の画素電圧保持率を、上記画素電極と上記対向電極との間の電気容量を C_{LC} 、上記補助容量を C_{CS} 、上記アクティブ素子の非選択期間を T 、上記書き換え周波数における非選択期間 T 終了後の液晶電圧保持率を $H_r(T)$ 、書き込み直後の上記画素電極と上記対向電極との電位差を V 、上記アクティブ素子の非選択時の抵抗値を R 、 $V_i = V - \{ V \cdot (1 - H_r(T)) \times C_{LC} / (C_{LC} + C_{CS}) \}$ として、

$$P = V_1 \cdot \exp \left[-T / \{ (C_{Lc} + C_{Cs}) \cdot R \} \right] / V$$

と表したときに、 $P \geq 0.9$ である請求項45に記載の表示装置。

47. 上記液晶表示素子は周囲光を用いて反射型表示を行う反射部材を有している請求項44に記載の表示装置。

48. 上記反射部材は上記画素電極の少なくとも一部である請求項47に記載の表示装置。

49. 上記反射部材に光透過用の穴が設けられている、または上記反射部材が半透明である請求項47に記載の表示装置。

50. 請求項44に記載の表示装置を搭載している電子機器。

51. 画素がマトリクス状に配設された画面の各走査信号線を選択して走査し、選択されたラインの画素にデータ信号線からデータ信号を供給して表示を行う表示装置の駆動方法において、

1 画面を走査する走査期間に続けて、該走査期間よりも長く全走査信号線を非走査状態とする休止期間を設け、

かつ、上記休止期間には上記データ信号線の電位を所定のデータ信号線休止電位に固定する表示装置の駆動方法。

52. 上記休止期間におけるデータ信号線のデータ信号線休止電位を、上記走査期間にデータ信号線に供給されるデータ信号の電圧範囲内に設定する請求項51に記載の表示装置の駆動方法。

53. 上記休止期間におけるデータ信号線のデータ信号線休止電位を、上記走査期間にデータ信号線に供給されるデータ信号の振幅中心に設定する請求項51に記載の表示装置の駆動方法。

54. 画素がマトリクス状に配設された画面の各走査信号線を選択して走査し、選択されたラインの画素にデータ信号線からデータ信号を供

給して表示を行う表示装置の駆動方法において、

1 画面を走査する走査期間に続けて、該走査期間よりも長く全走査信号線を非走査状態とする休止期間を設け、

かつ、上記休止期間には対向電極の電位を所定の対向電極休止電位に固定する表示装置の駆動方法。

5 5 . 上記休止期間における対向電極の対向電極休止電位を、上記走査期間に対向電極に供給される対向電極駆動信号の電圧範囲内に設定する請求項 5 4 に記載の表示装置の駆動方法。

5 6 . 上記休止期間における対向電極の対向電極休止電位を、上記走査期間に対向電極に供給される対向電極駆動信号の振幅中心に設定する請求項 5 4 に記載の表示装置の駆動方法。

5 7 . 請求項 5 1 から 5 3 の何れか 1 項に記載の表示装置の駆動方法によって、休止期間にはデータ信号線の電位をデータ信号線休止電位に固定し、

かつ、請求項 5 4 から 5 6 の何れか 1 項に記載の表示装置の駆動方法によって、上記休止期間には対向電極の電位を対向電極休止電位に固定する表示装置の駆動方法。

5 8 . 上記休止期間において、

上記データ信号線の電位と上記対向電極の電位とを、データ信号線休止電位と対向電極休止電位とにそれぞれ固定した後、

上記データ信号線にデータ信号を供給するデータ信号ドライバに対して当該データ信号線をハイインピーダンス状態とする請求項 5 7 に記載の表示装置の駆動方法。

5 9 . 画素がマトリクス状に配設された画面の各走査信号線を選択し

て走査し、選択されたラインの画素にデータ信号線からデータ信号を供給して表示を行う表示装置の駆動方法において、

1 画面を走査する走査期間に続けて、該走査期間よりも長く全走査信号線を非走査状態とする休止期間を設け、

かつ、上記休止期間には上記データ信号線に、周波数が上記走査期間に当該データ信号線に供給されるデータ信号の周波数以下の交流の駆動信号を印加する表示装置の駆動方法。

60. 上記休止期間にデータ信号線に印加する駆動信号の振幅を、上記走査期間に当該データ信号線に供給されるデータ信号の電圧範囲内に設定する請求項59に記載の表示装置の駆動方法。

61. 画素がマトリクス状に配設された画面の各走査信号線を選択して走査し、選択されたラインの画素にデータ信号線からデータ信号を供給して表示を行う表示装置の駆動方法において、

1 画面を走査する走査期間に続けて、該走査期間よりも長く全走査信号線を非走査状態とする休止期間を設け、

かつ、上記休止期間には対向電極に、振幅が上記走査期間に当該対向電極に供給される対向電極駆動信号の電圧範囲内、周波数が当該対向電極駆動信号の周波数以下の交流の駆動信号を印加する表示装置の駆動方法。

62. 請求項59または60に記載の表示装置の駆動方法によって、休止期間にはデータ信号線に交流の駆動信号を印加し、

かつ、請求項61に記載の表示装置の駆動方法によって、上記休止期間には対向電極に交流の駆動信号を印加し、

上記の両駆動信号の周波数および位相が一致している表示装置の駆動

方法。

6 3 . 画素がマトリクス状に配設された画面の各走査信号線を選択して走査し、選択されたラインの画素にデータ信号線からデータ信号を供給して表示を行う表示装置の駆動方法において、

1 画面を走査する走査期間に続けて、該走査期間よりも長く全走査信号線を非走査状態とする休止期間を設け、

かつ、上記休止期間には、振幅が上記走査期間に対向電極に供給される対向電極駆動信号の電圧範囲内、周波数が当該対向電極駆動信号の周波数以下の交流の駆動信号を上記対向電極に印加するとともに、当該交流の駆動信号を上記データ信号線にも印加する表示装置の駆動方法。

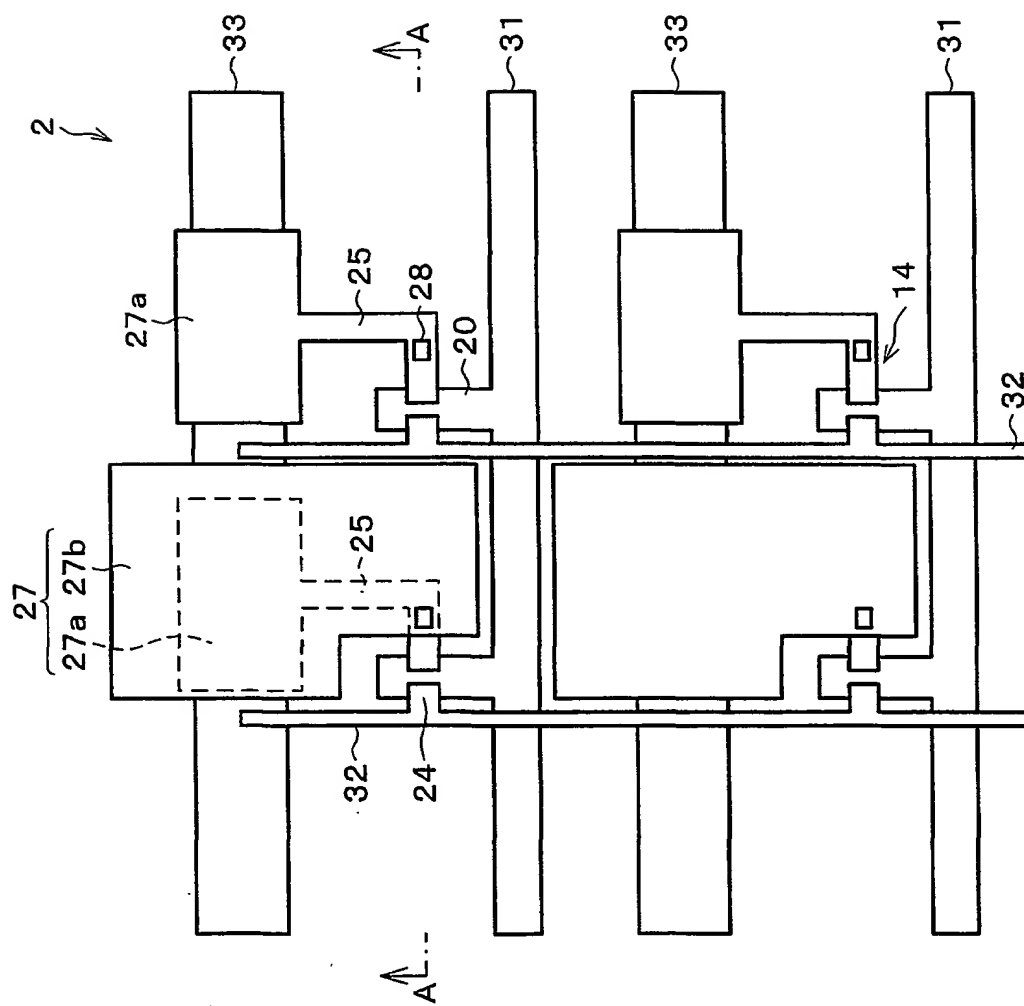
6 4 . 画素がマトリクス状に配設された画面の各走査信号線を選択して走査し、選択されたラインの画素にデータ信号線からデータ信号を供給して表示を行う表示装置の駆動方法において、

1 画面を走査する走査期間に続けて、該走査期間よりも長く全走査信号線を非走査状態とする休止期間を設け、

かつ、上記休止期間には、上記走査期間に対向電極に供給される対向電極駆動信号の電圧範囲内の電位の直流の駆動信号を上記対向電極に印加するとともに、当該直流の駆動信号を上記データ信号線にも印加する表示装置の駆動方法。

6 5 . 請求項 5 1 , 5 4 , 5 9 , 6 1 , 6 3 , 6 4 の何れか 1 項に記載の表示装置の駆動方法を実行する制御手段を備える表示装置。

6 6 . 請求項 6 5 に記載の表示装置を搭載している電子機器。



一
圖

THIS PAGE BLANK (USPTO)

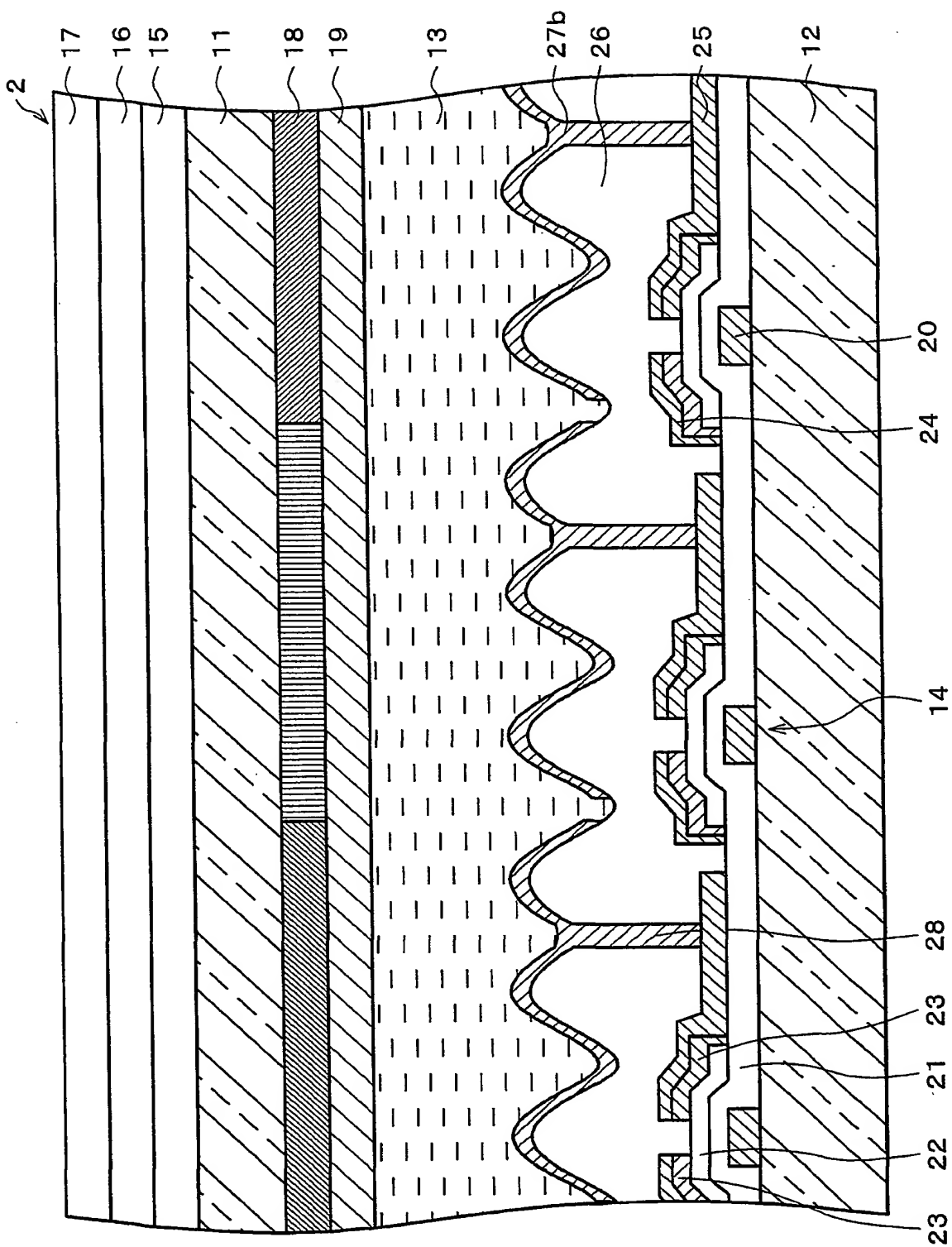
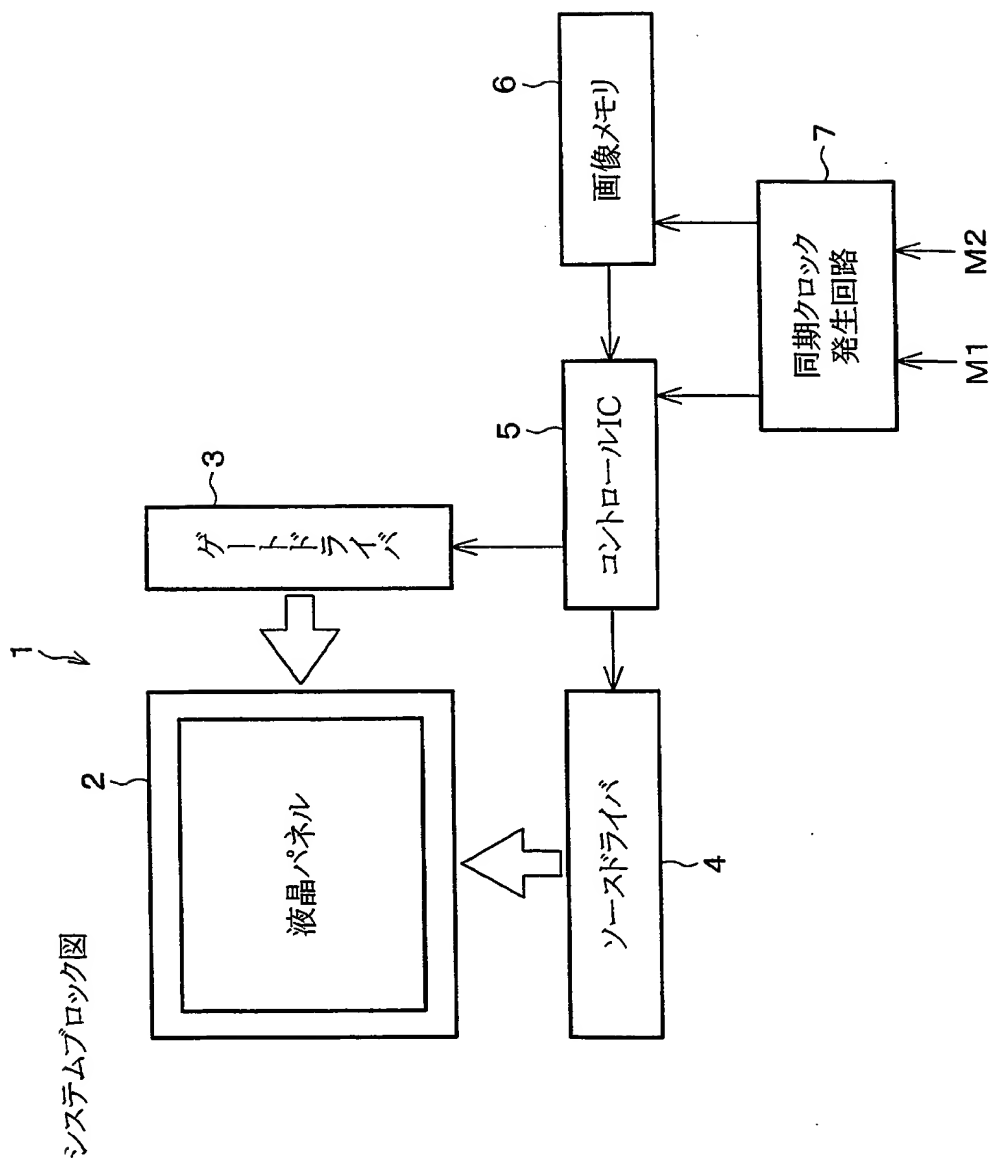


図 2

THIS PAGE BLANK (USPTO)

図 3



THIS PAGE BLANK (USPTO)

4 / 58

図 4 (a)

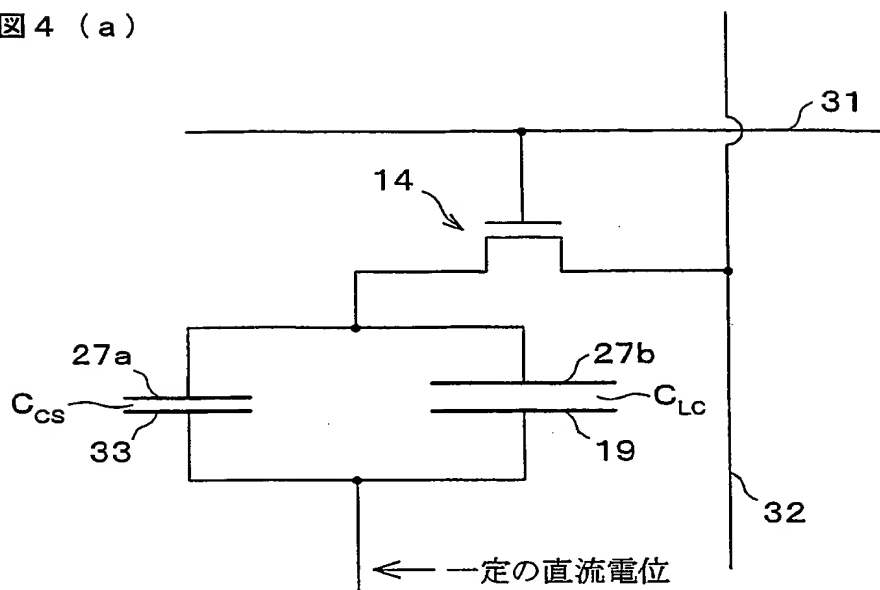
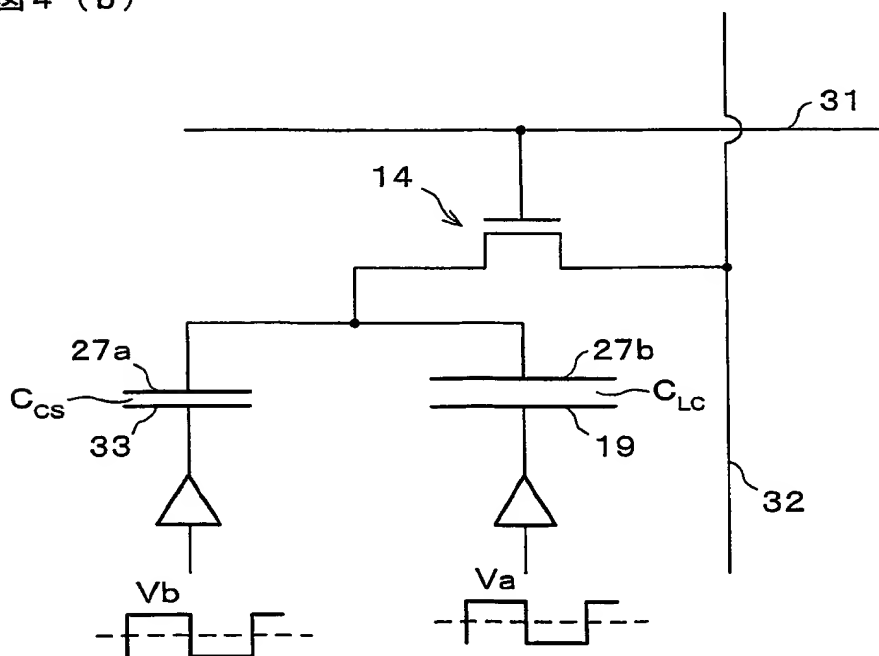


図 4 (b)



THIS PAGE BLANK (USPTO)

5 / 58

図 5 (a)

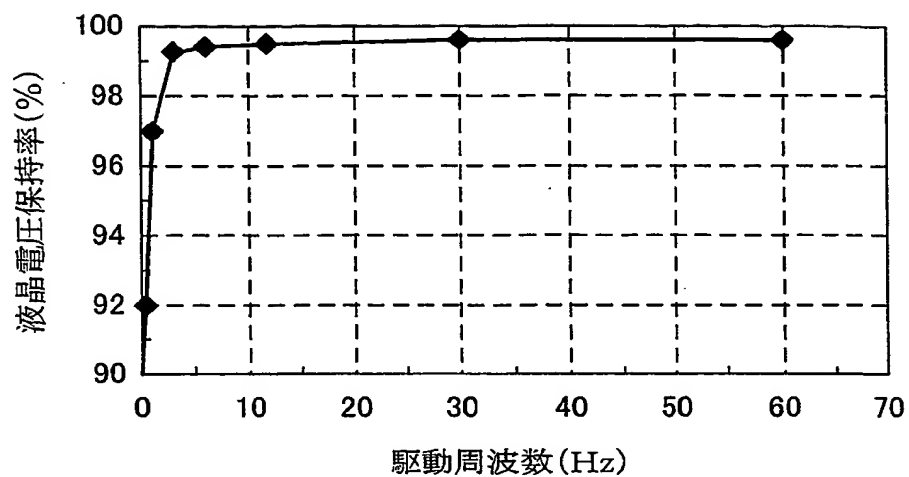
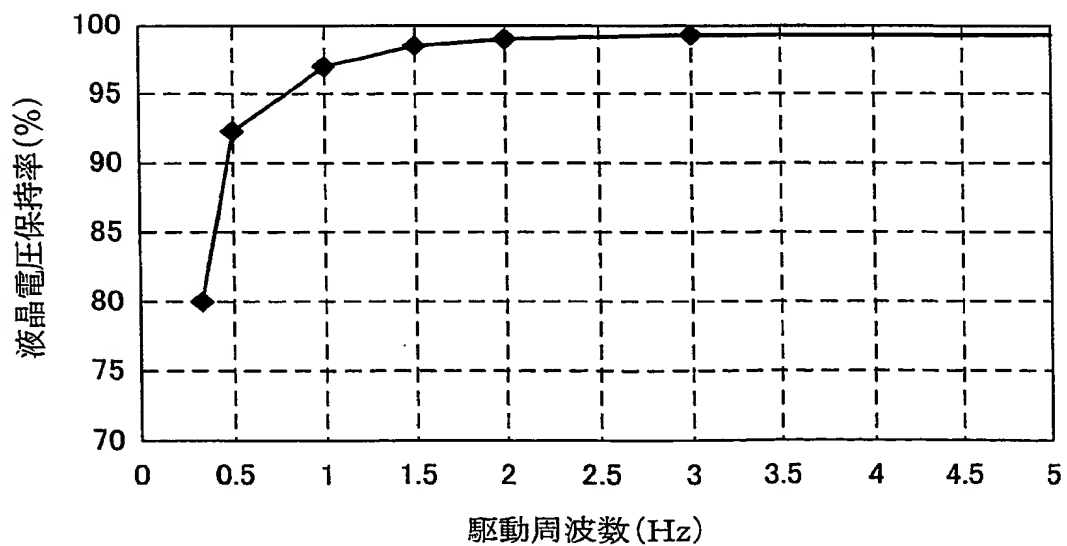


図 5 (b)



THIS PAGE BLANK (USPTO)

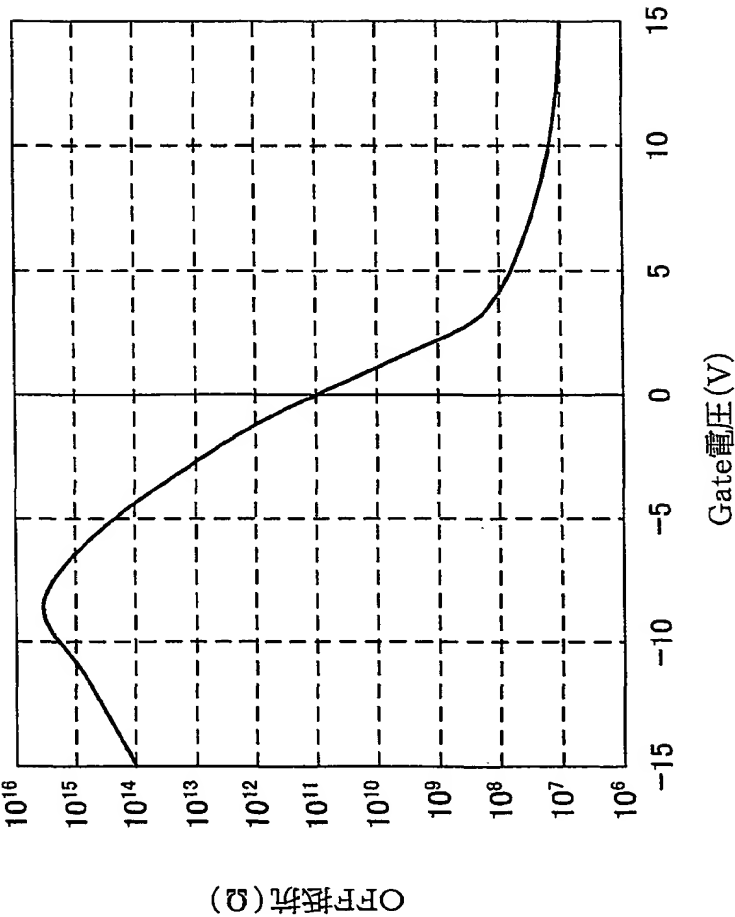
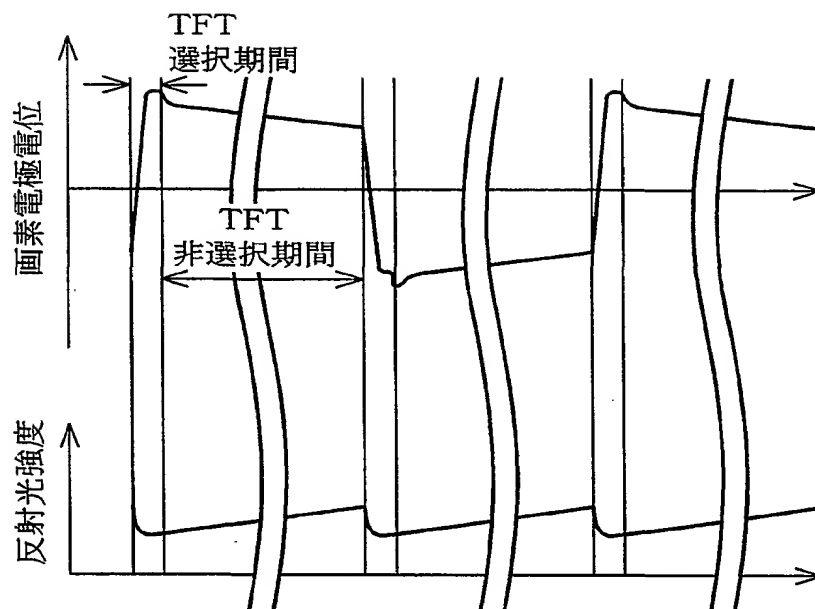


図 6

THIS PAGE BLANK (USPTO)

図 7



THIS PAGE BLANK (USPTO)

8 / 58

図 8 (a)

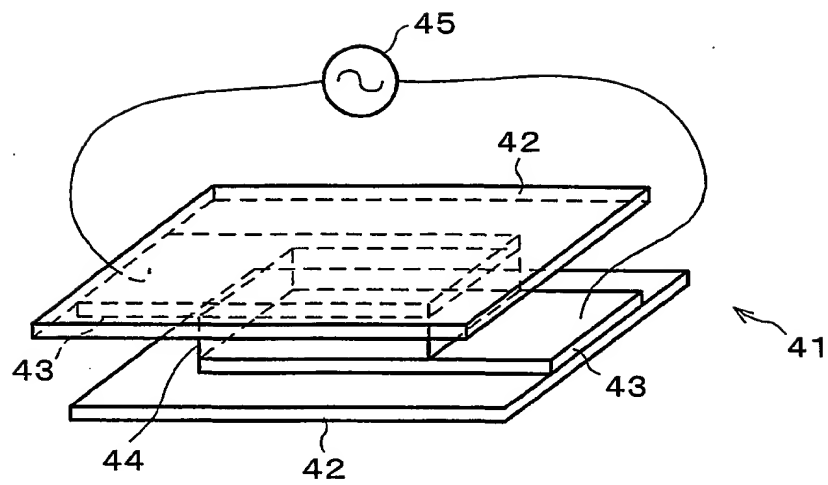
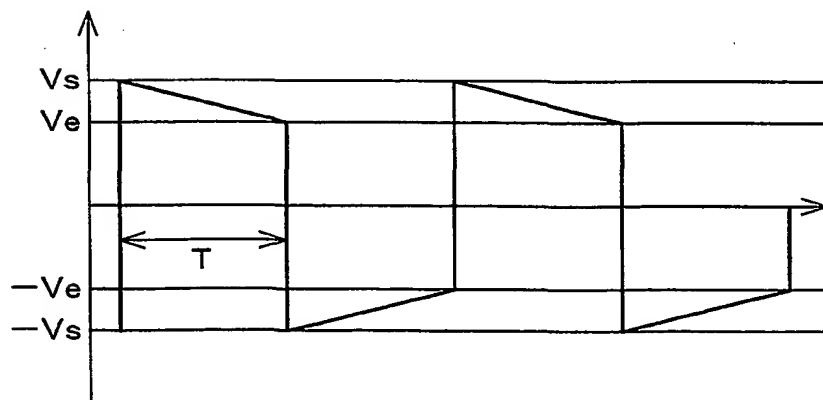
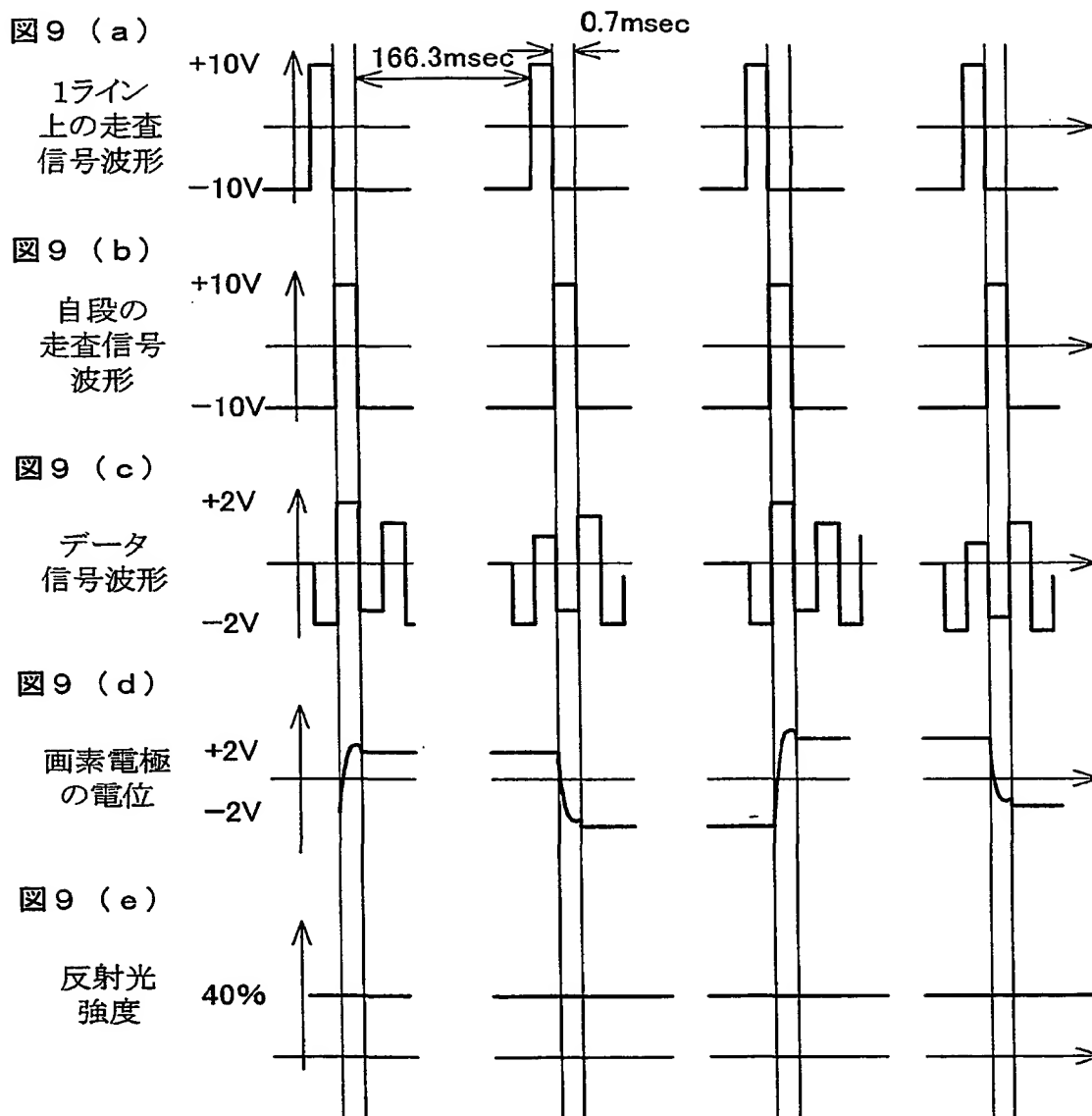


図 8 (b)



THIS PAGE BLANK (USPTO)

9 / 58



THIS PAGE BLANK (USPTO)

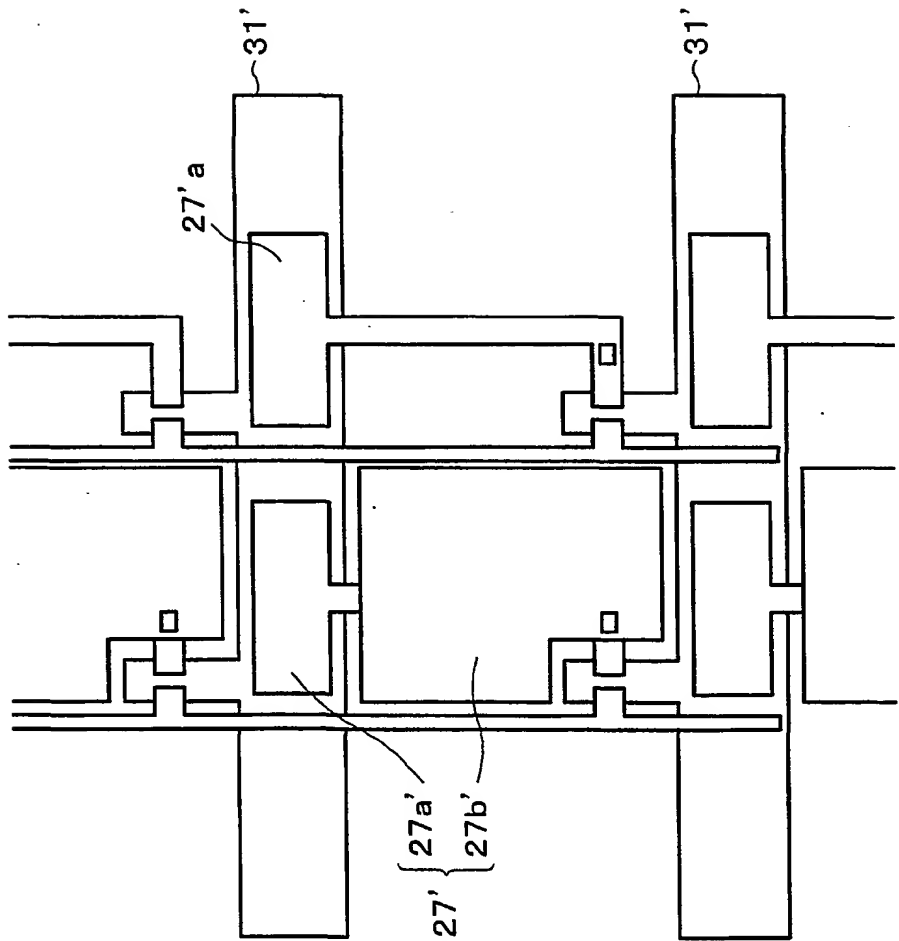
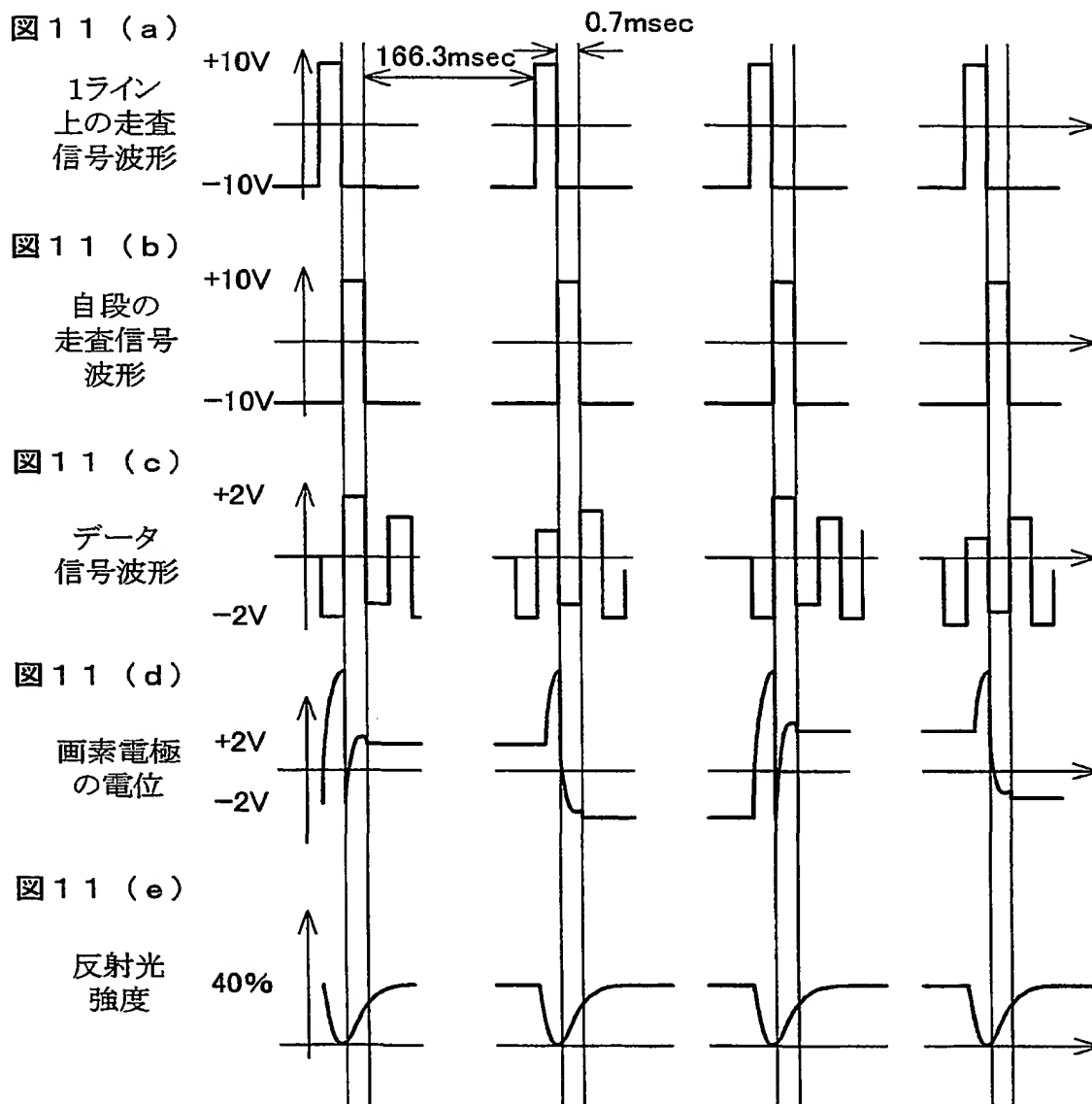


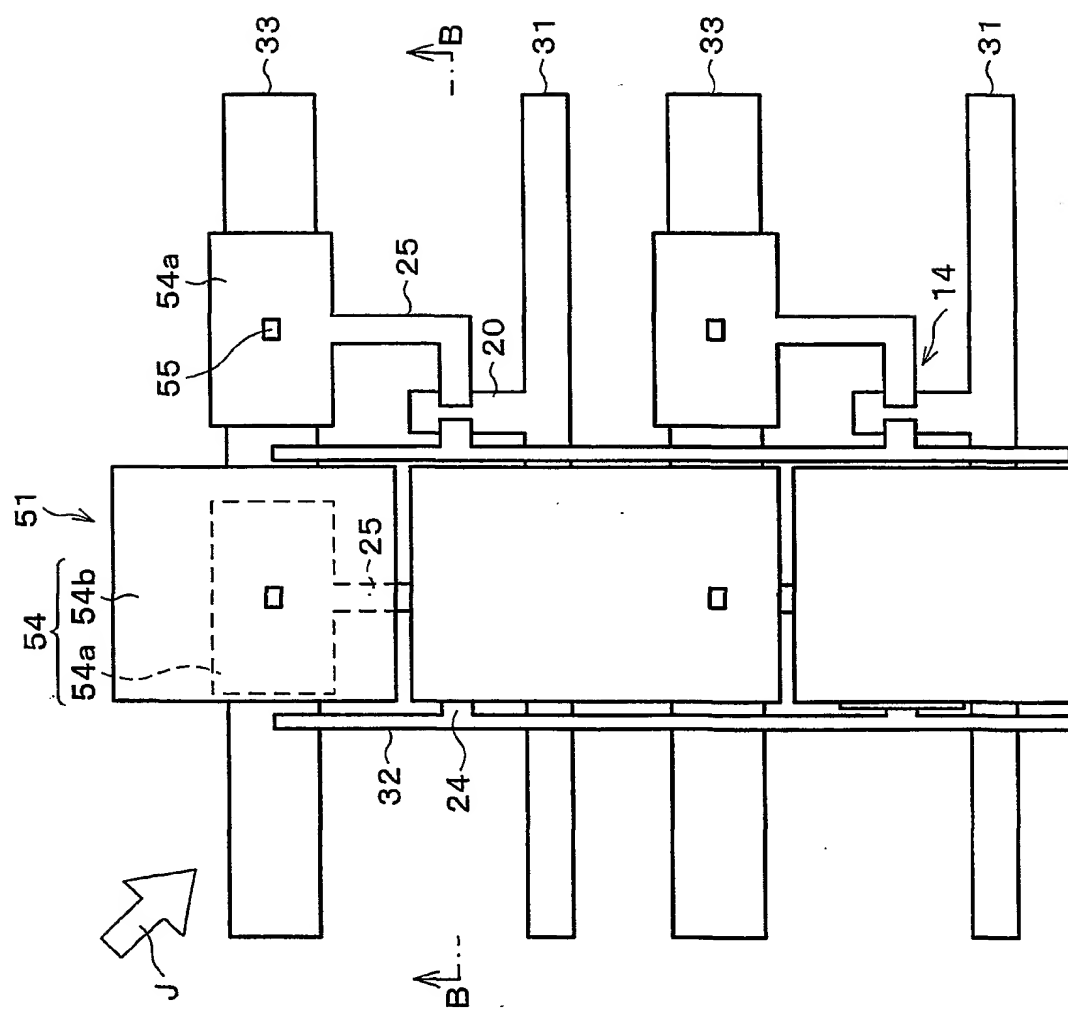
图 10

THIS PAGE BLANK (USPTO)

11 / 58



THIS PAGE BLANK (USPTO)



12

THIS PAGE BLANK (USPTO)

13 / 58

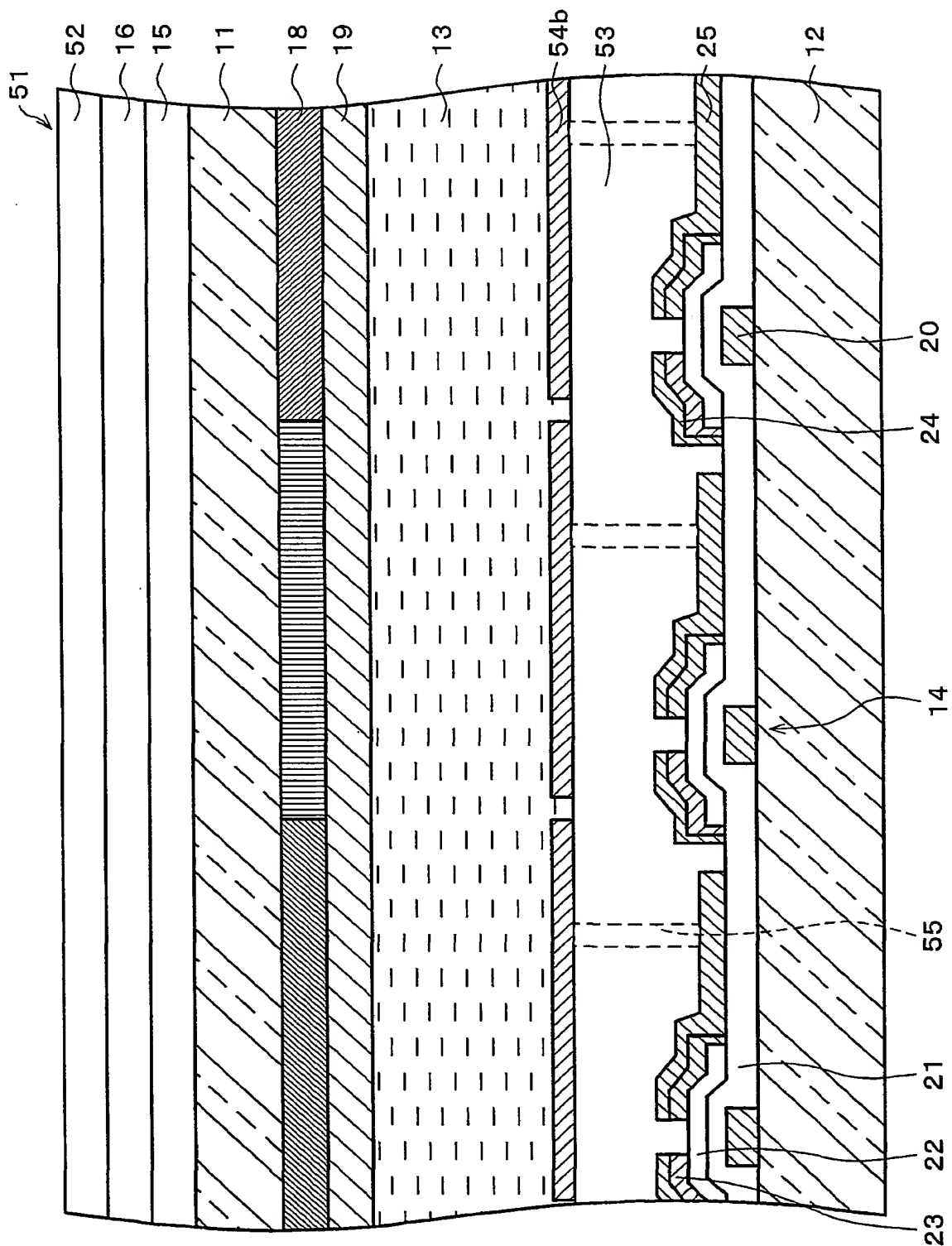


图 13

HIS PAGE BLANK (USPTO)

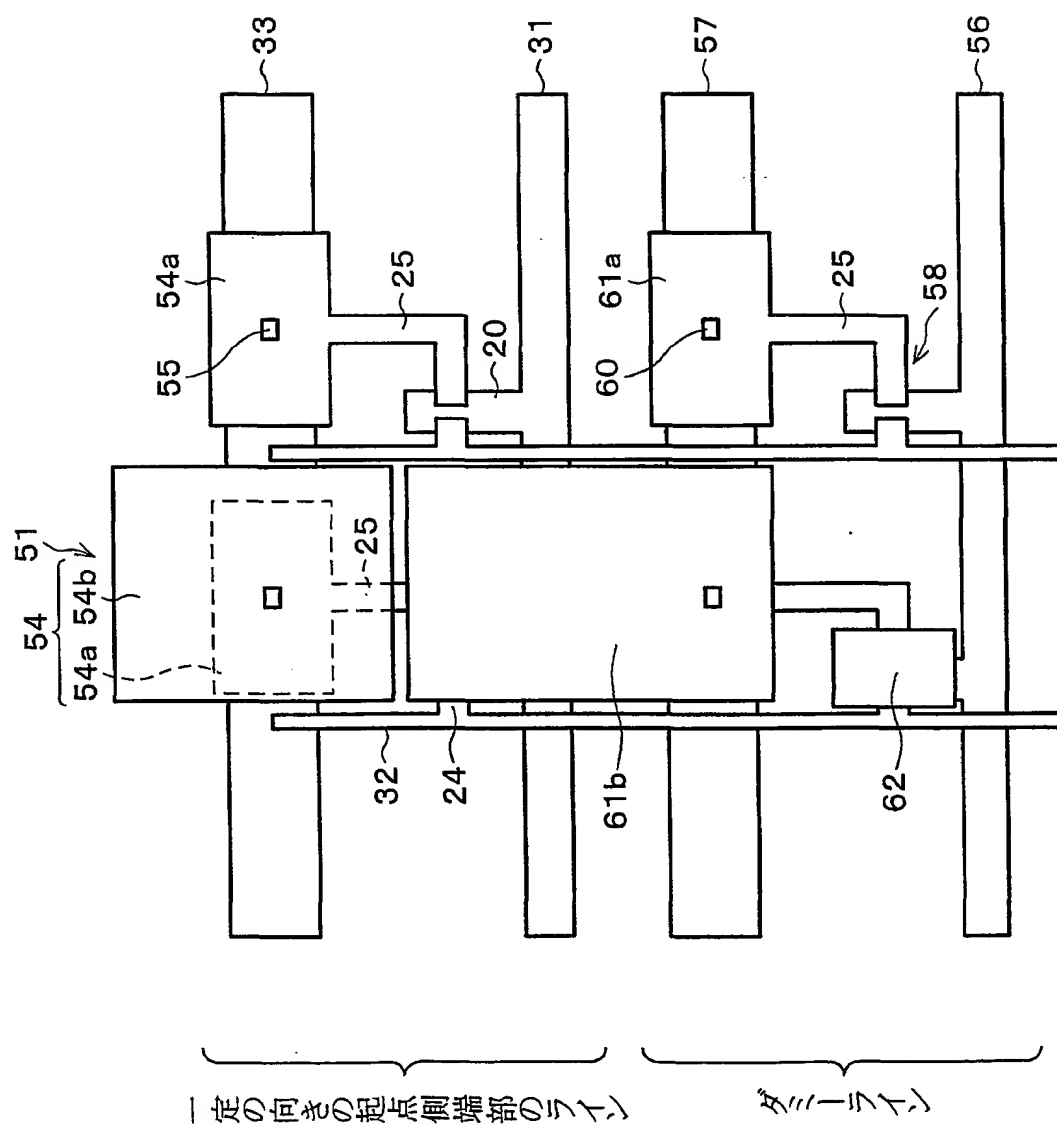


図14

THIS PAGE BLANK (USPTO)

15 / 58

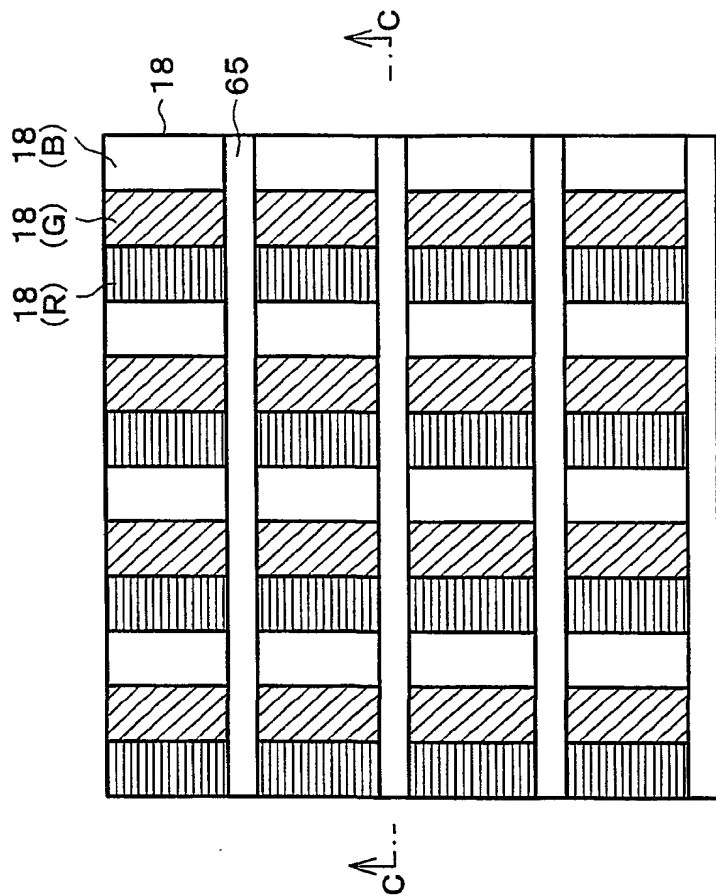


図 15 (a)

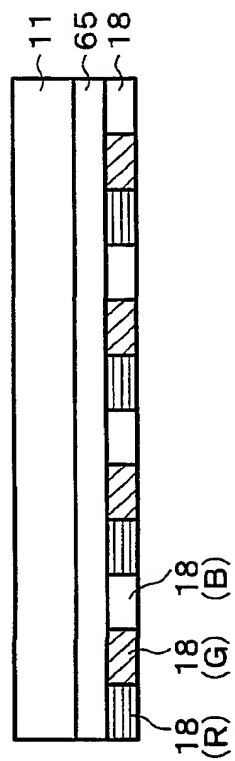
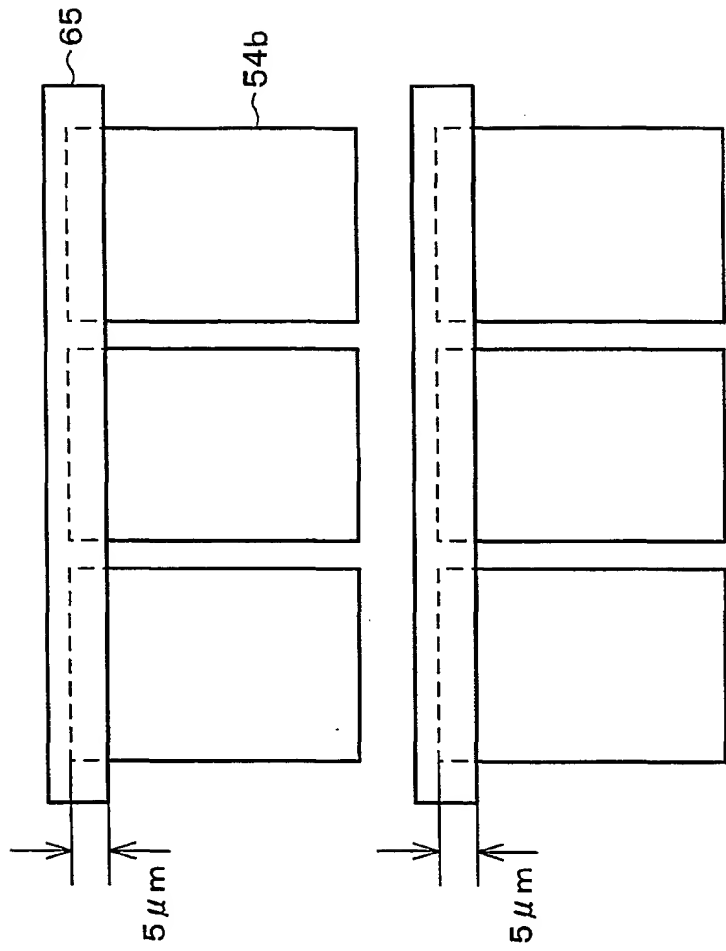


図 15 (b)

THIS PAGE BLANK (USPTO)

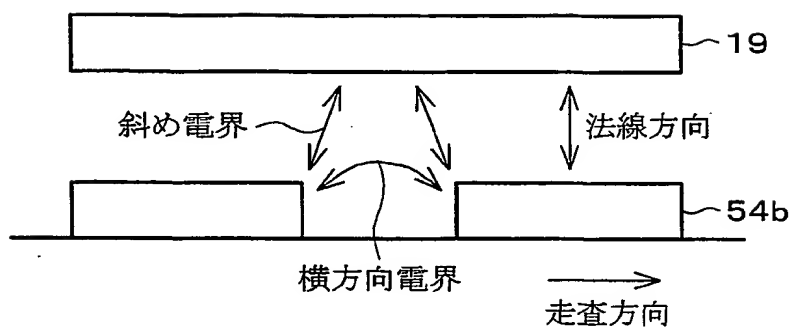
図 16



HIS PAGE BLANK (USPTO)

17 / 58

図 17



THIS PAGE BLANK (USPTO)

18/58

図 18 (a)

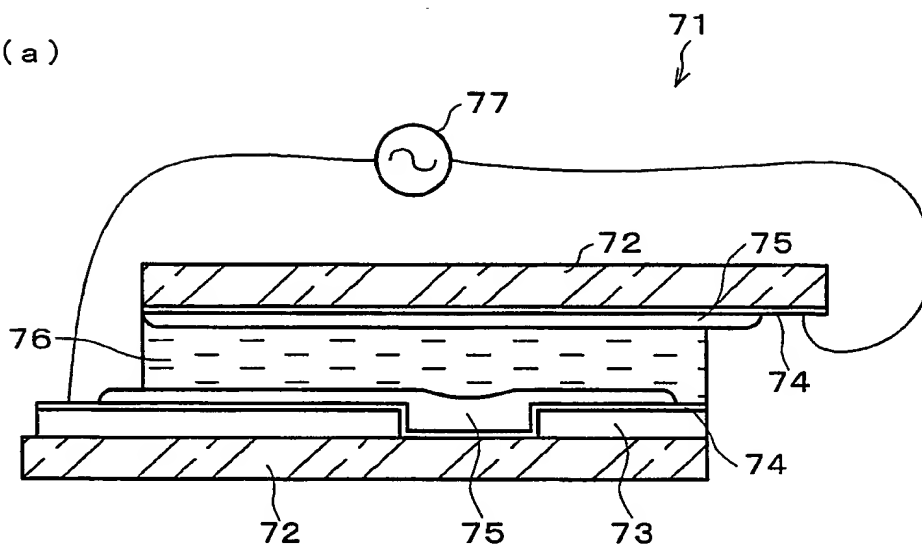
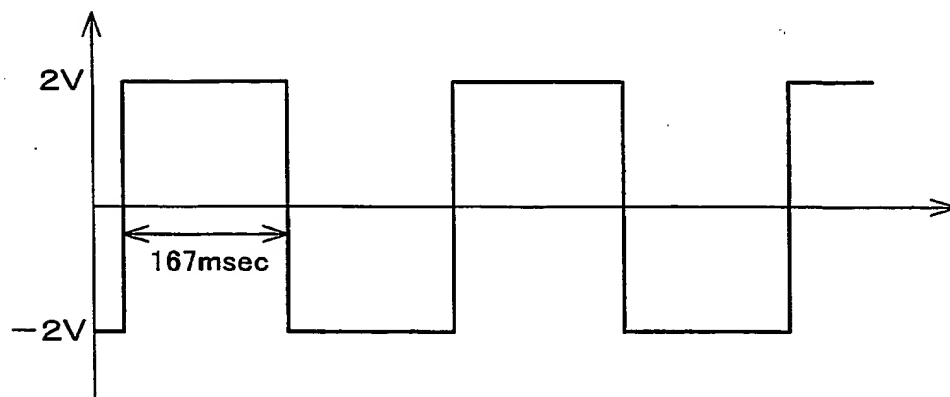


図 18 (b)



THIS PAGE BLANK (USPTO)

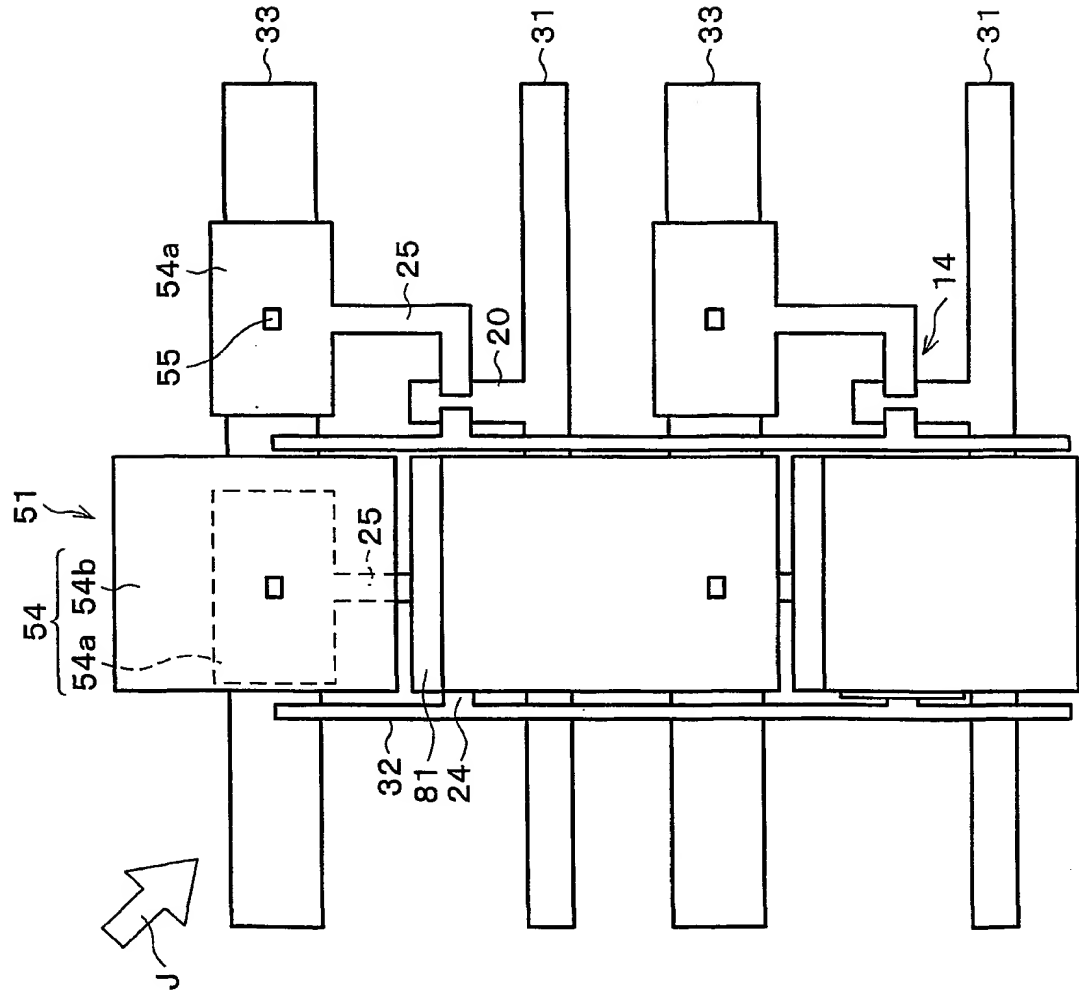


图 19

THIS PAGE BLANK (USPTO)

20 / 58

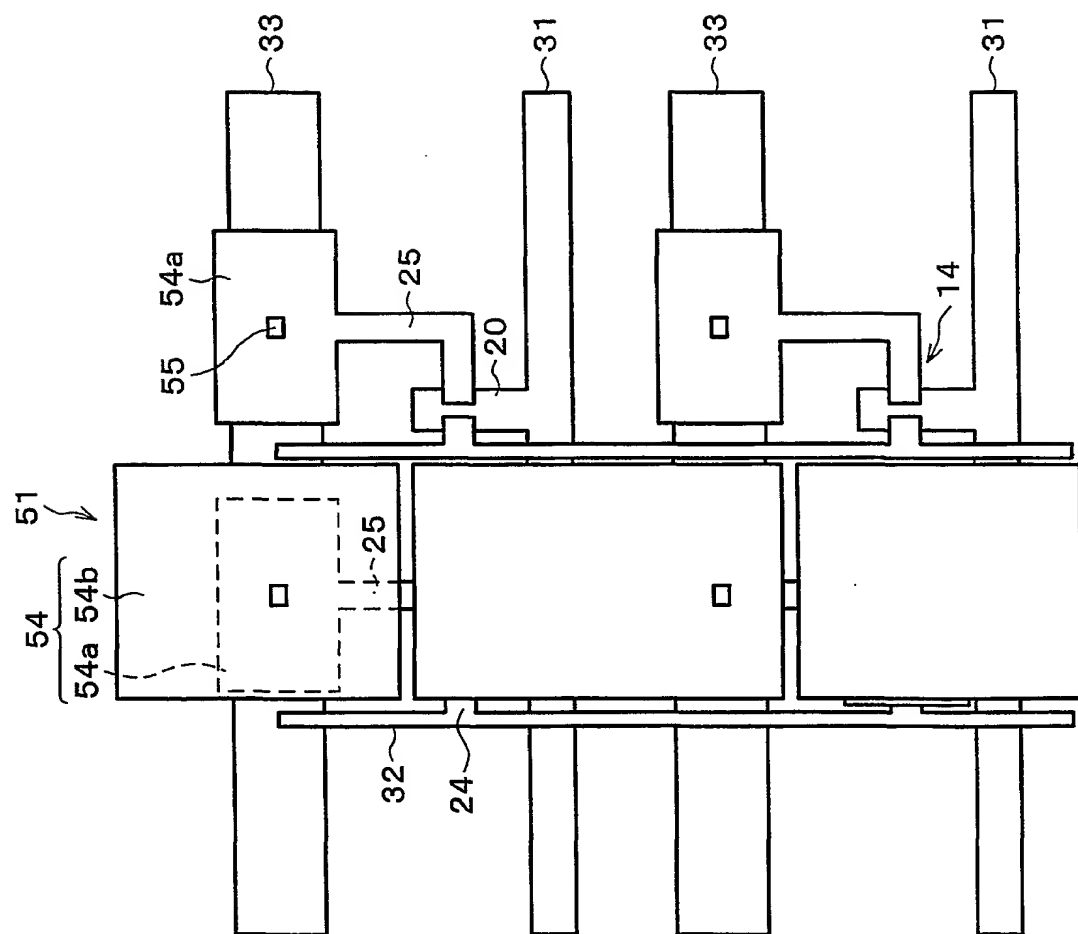
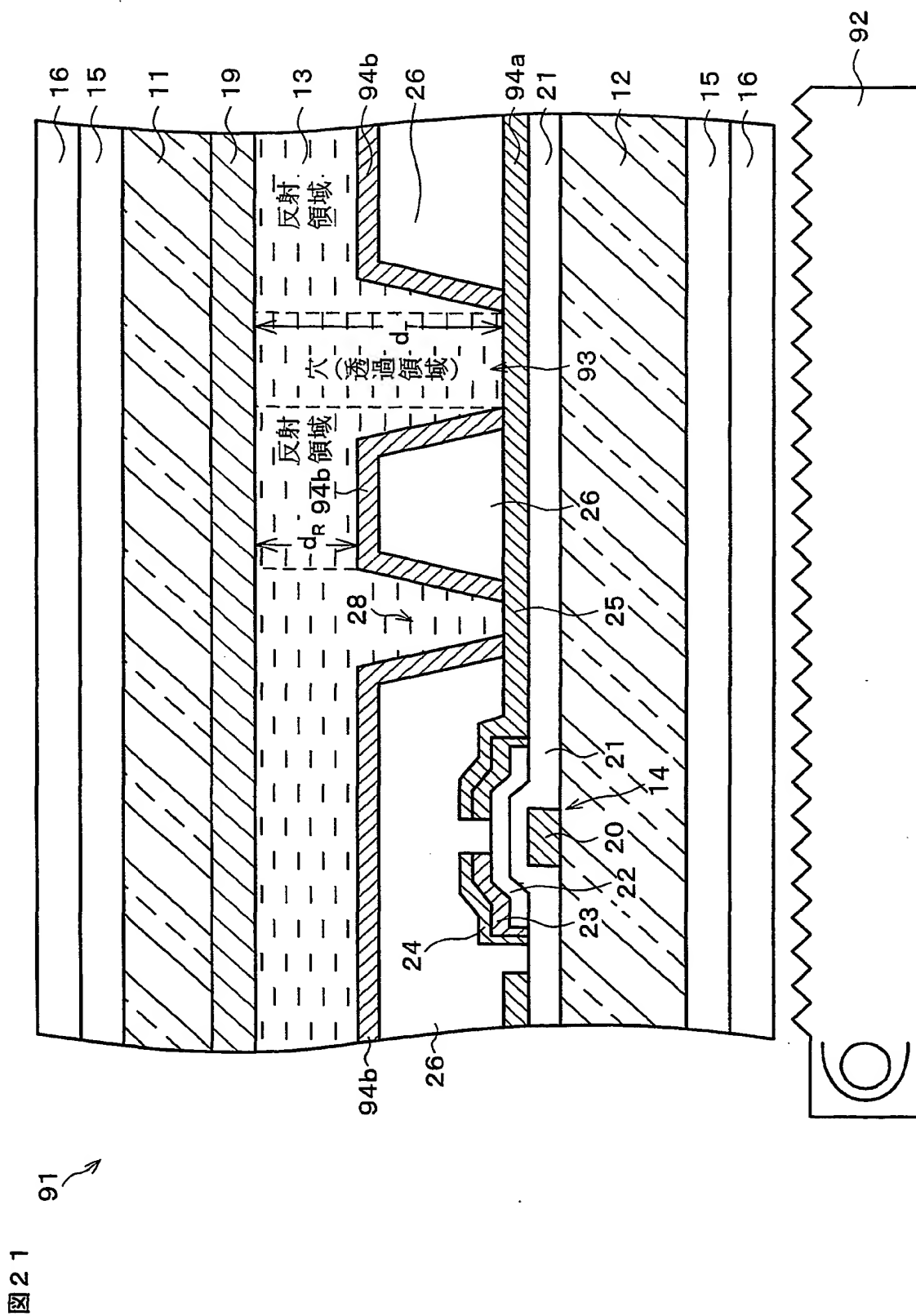
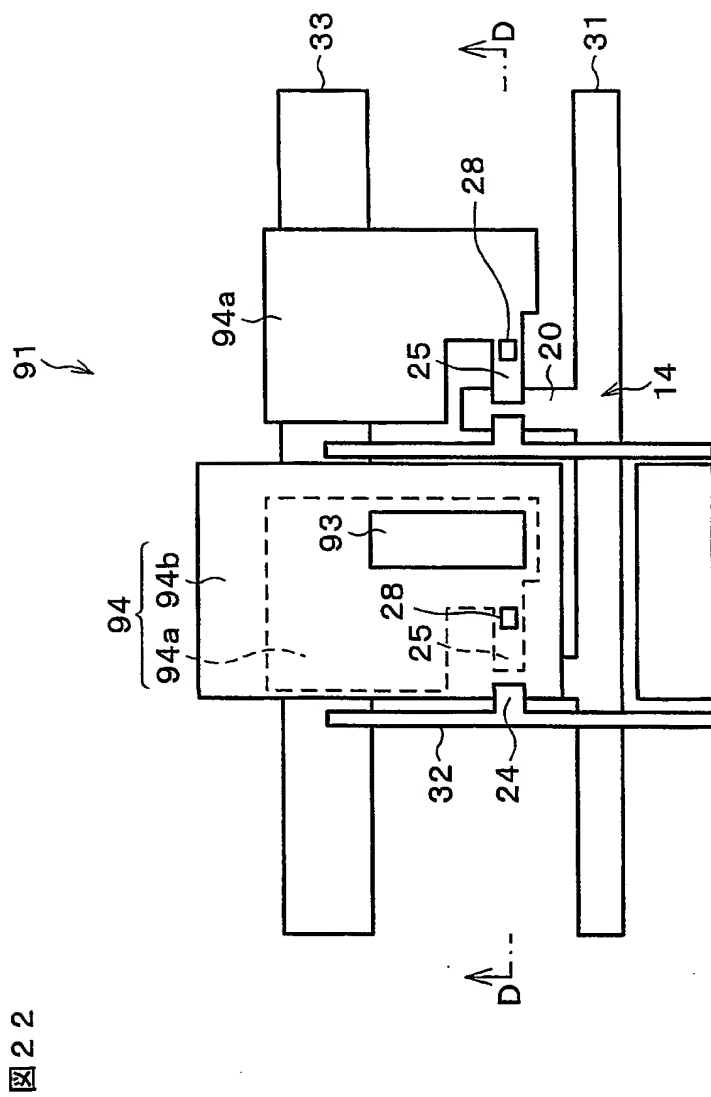


図 20

THIS PAGE BLANK (USPTO)



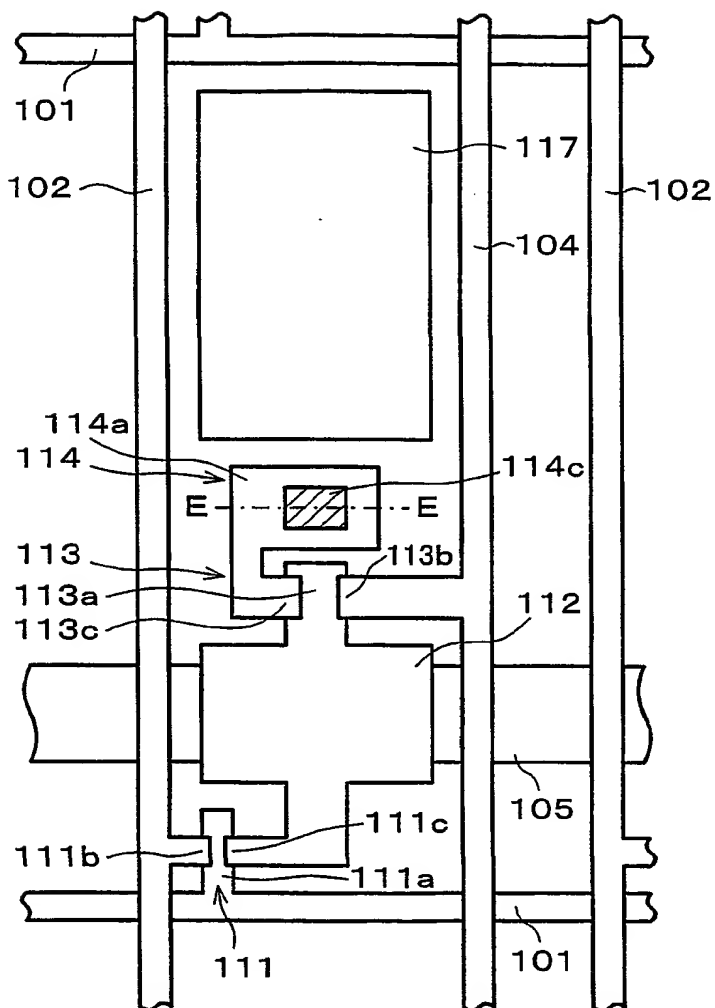
THIS PAGE BLANK (USPTO)



THIS PAGE BLANK (USPTO)

23 / 58

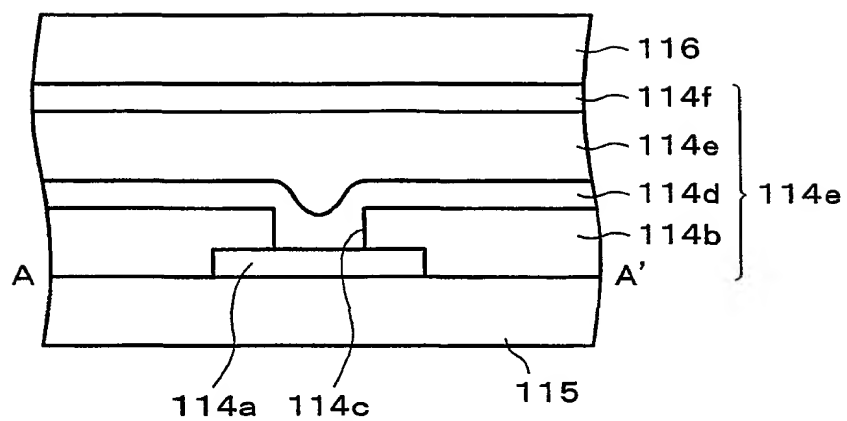
図 23



THIS PAGE BLANK (USPTO)

24 / 58

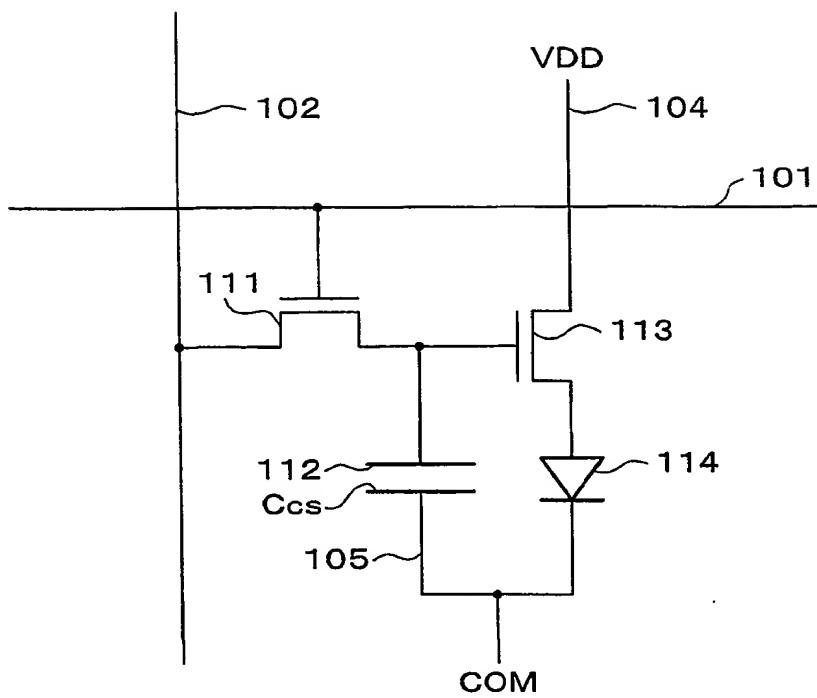
図 24



THIS PAGE BLANK (USPTO)

25/58

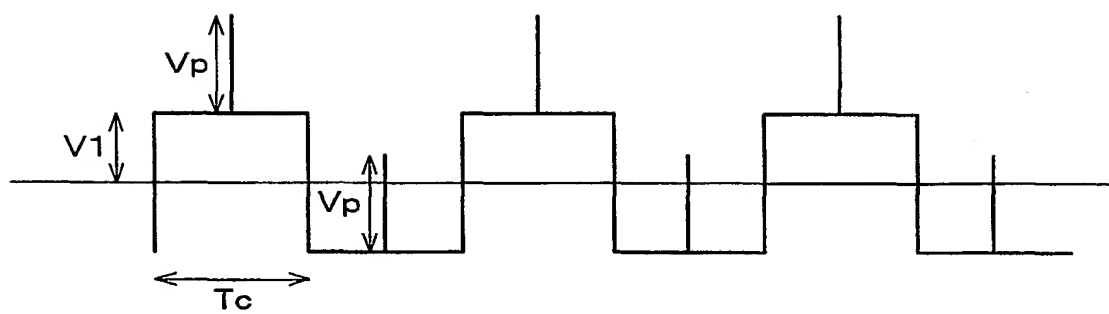
図 25



THIS PAGE BLANK (USPTO)

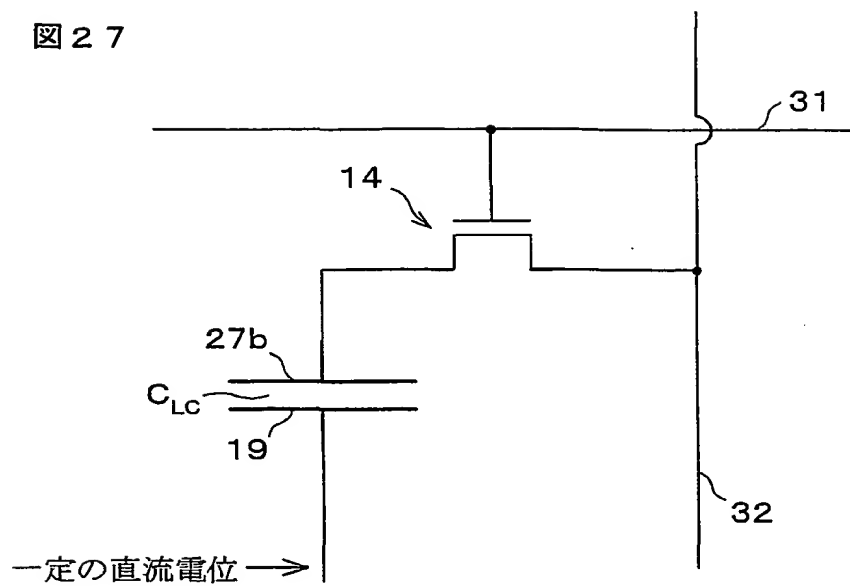
26 / 58

図 26



THIS PAGE BLANK (USPTO)

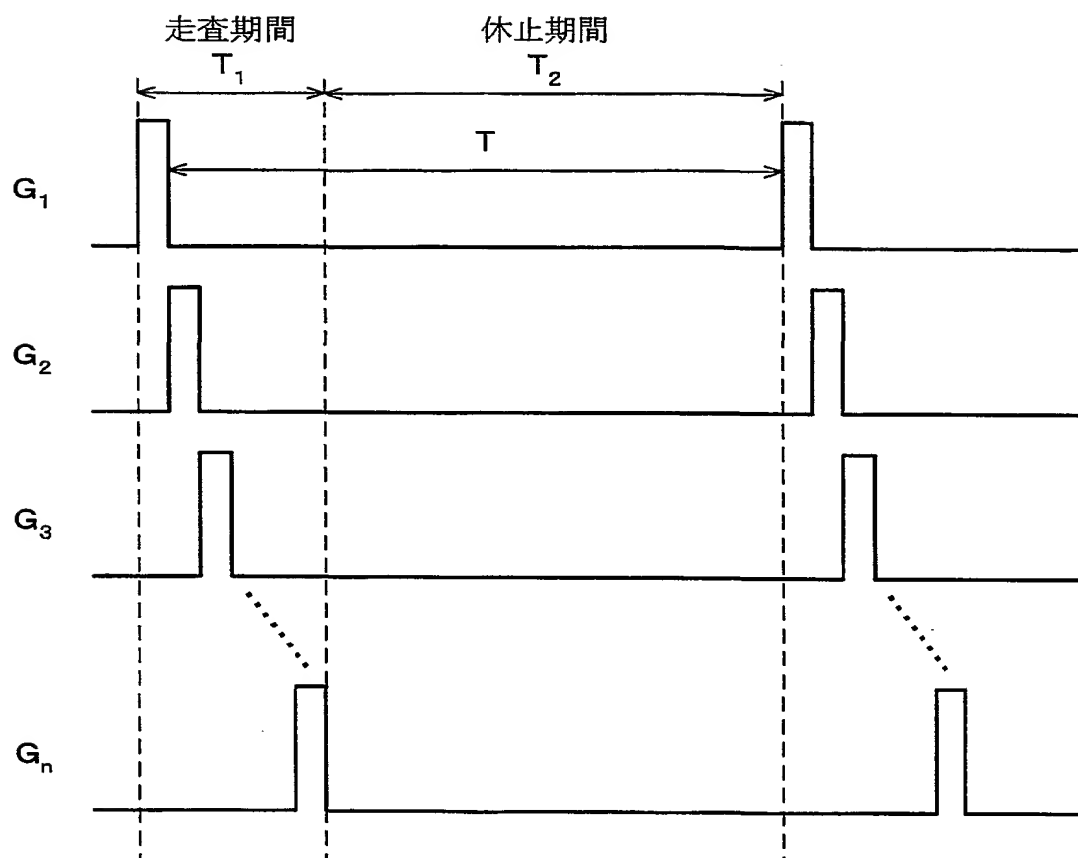
图 27



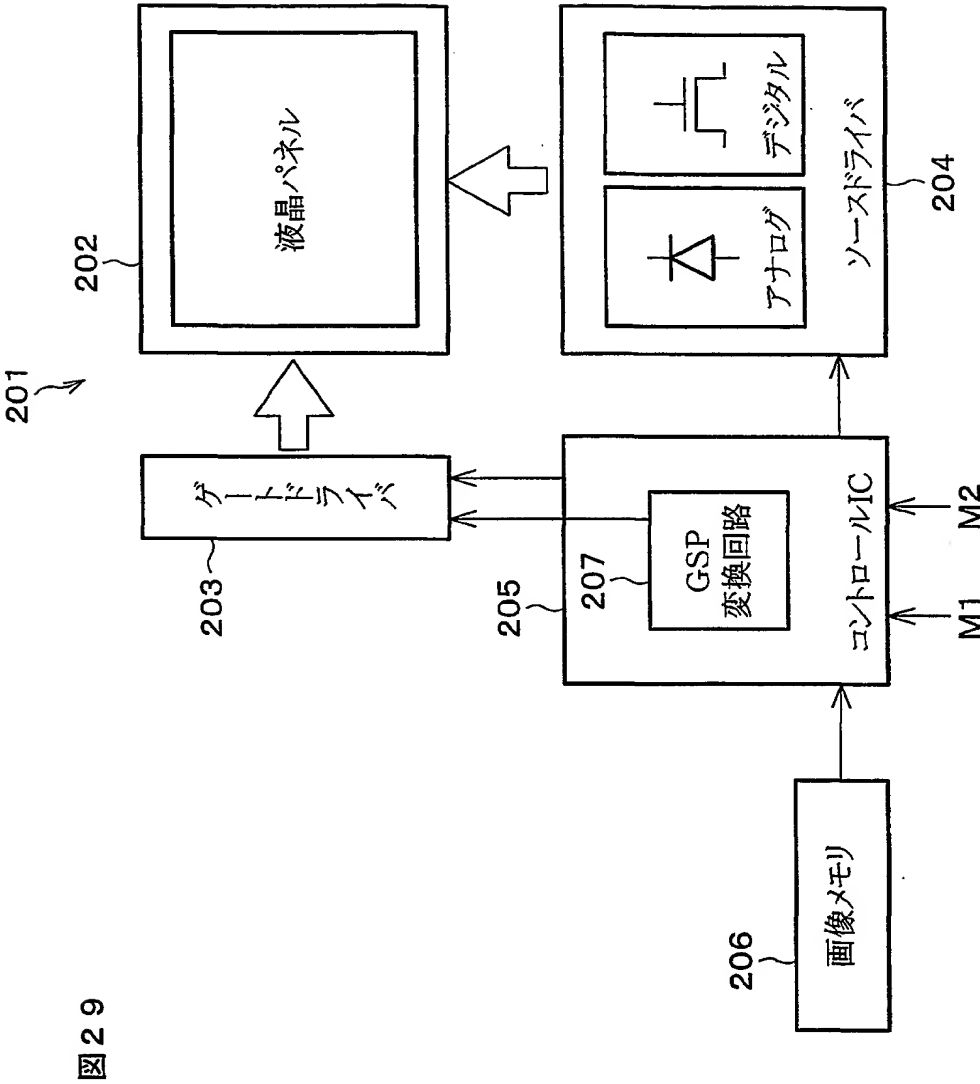
THIS PAGE BLANK (USPTO)

28 / 58

図 28



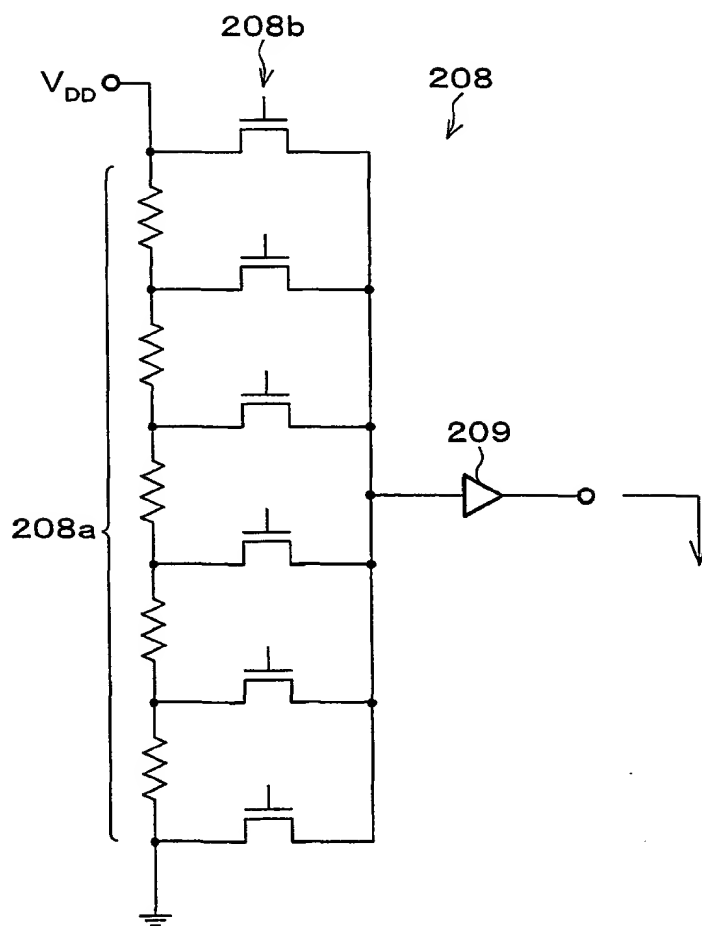
THIS PAGE BLANK (USPTO)



THIS PAGE BLANK (USPTO)

30/58

図 30



THIS PAGE BLANK (USPTO)

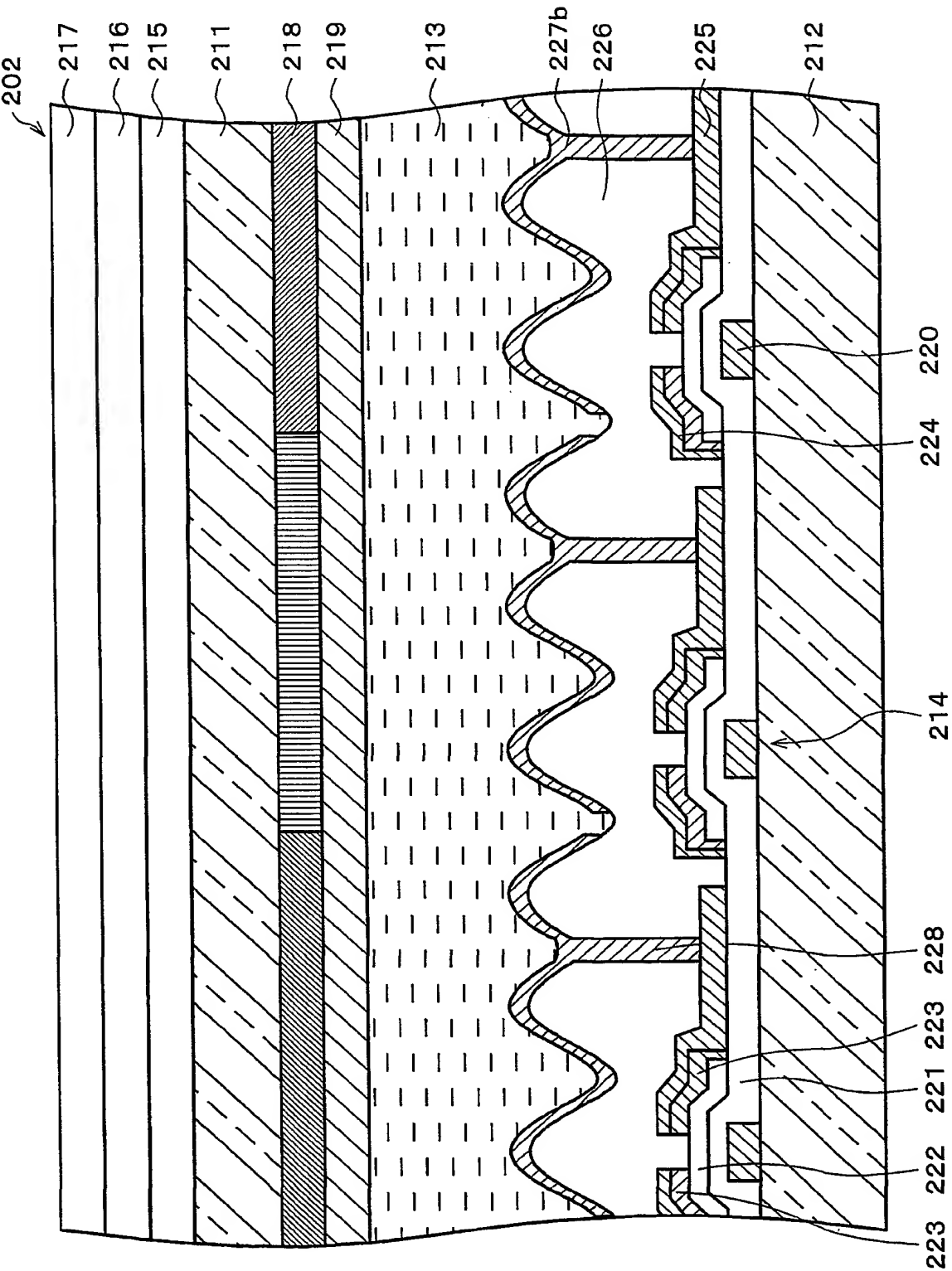
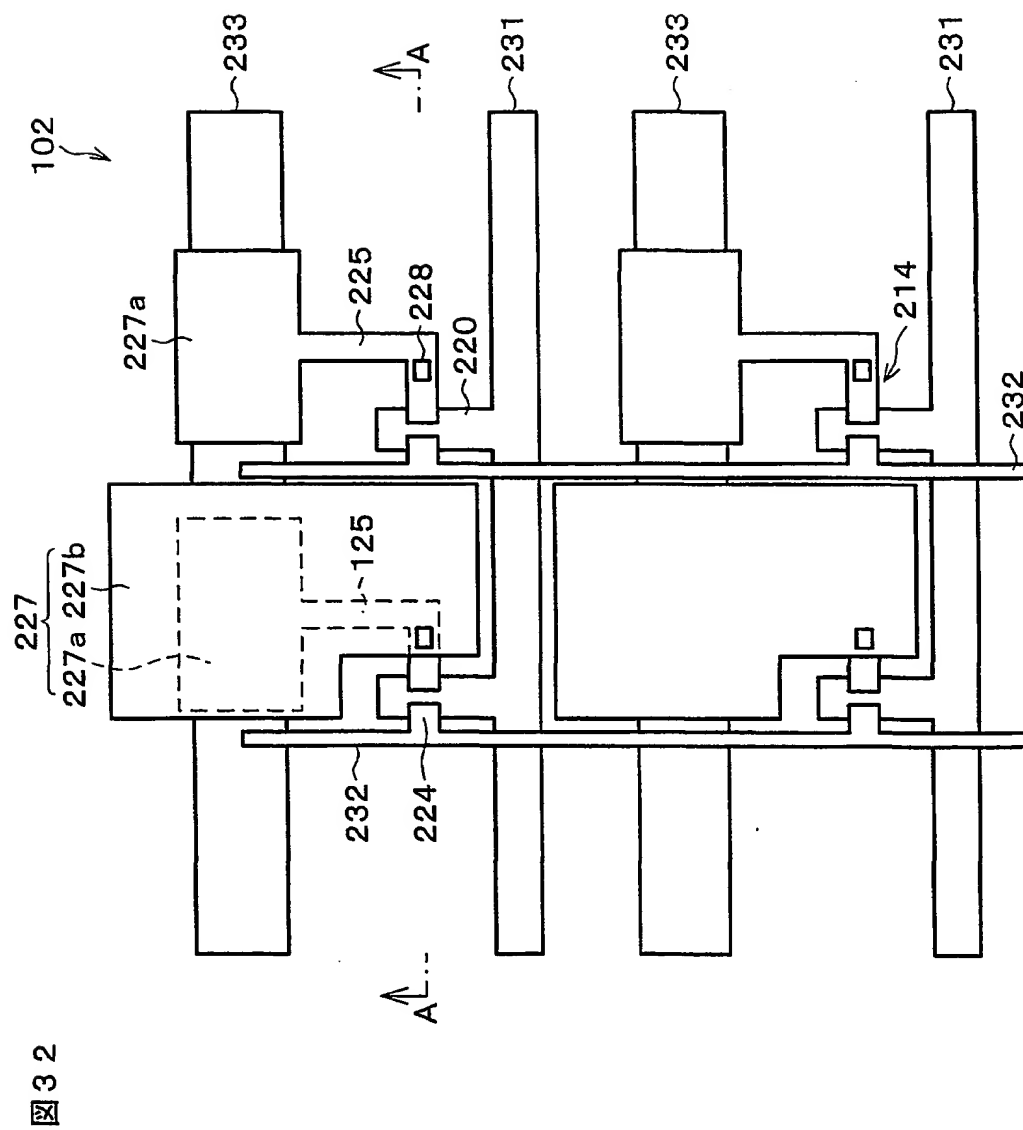


図 31

THIS PAGE BLANK (USPTO)



THIS PAGE BLANK (USPTO)

33 / 58

図 33 (a)

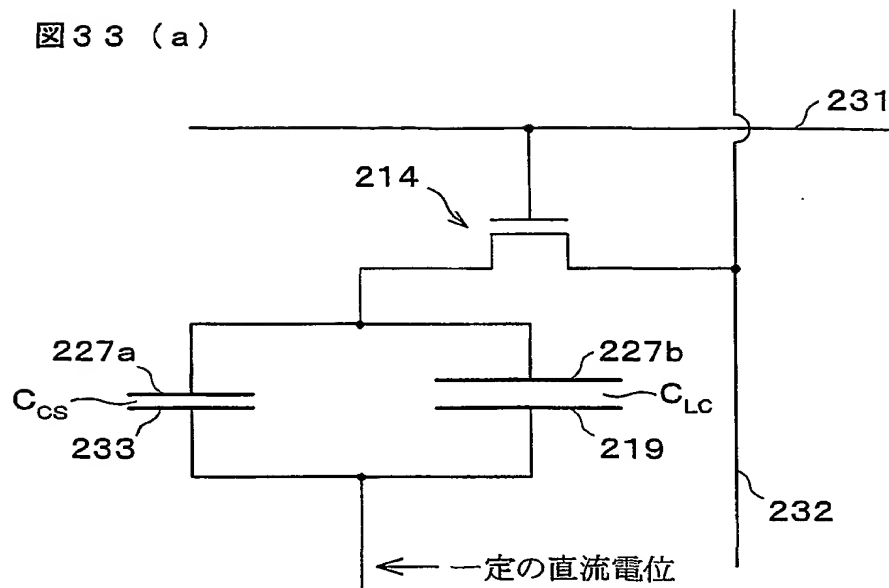
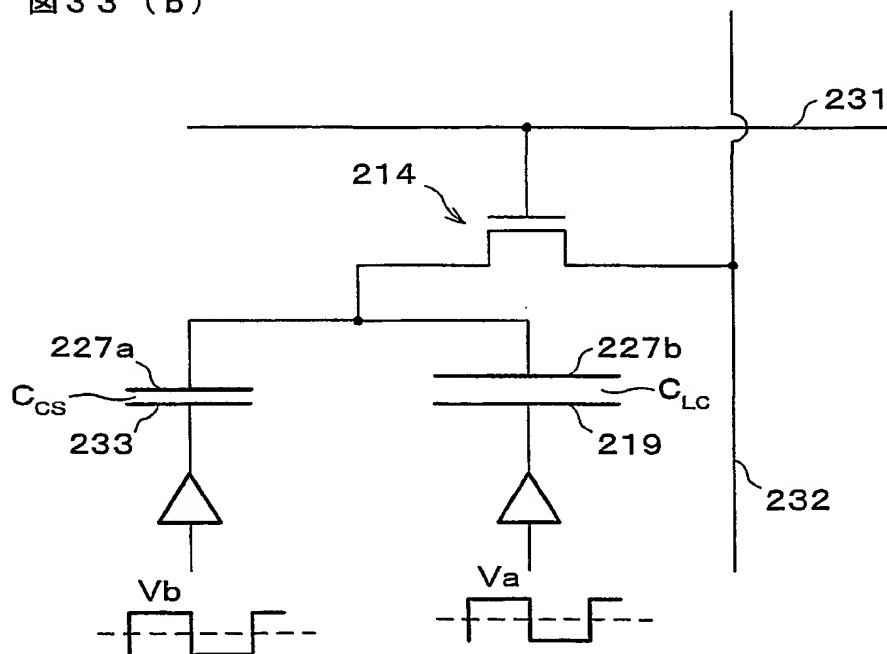
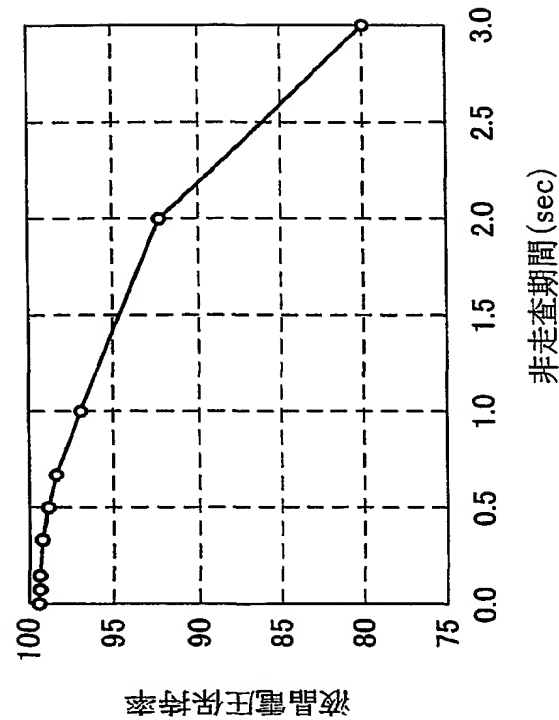


図 33 (b)



THIS PAGE BLANK (USPTO)

图 3 4



THIS PAGE BLANK (USPTO)

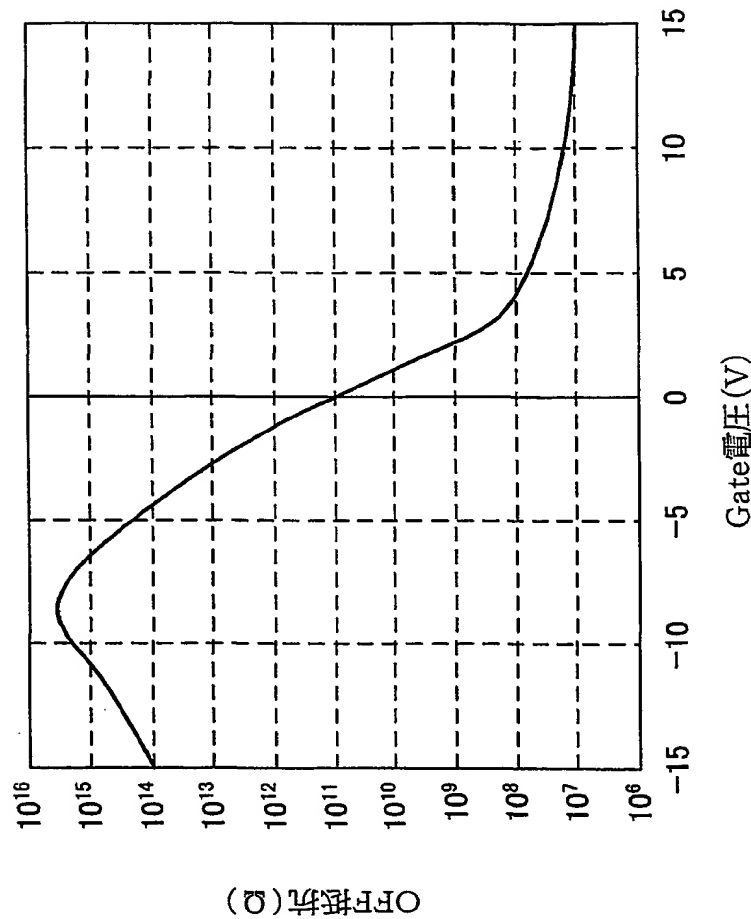
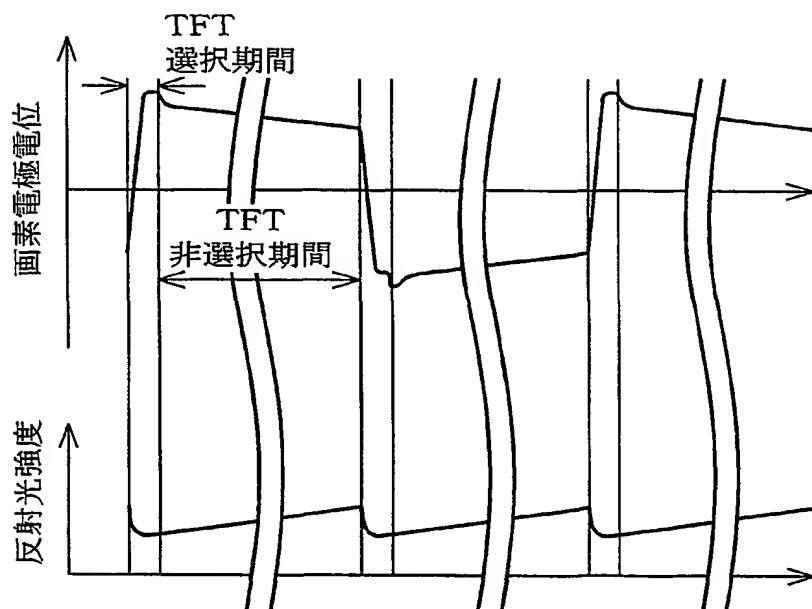


图 3 5

THIS PAGE BLANK (USPTO)

36/58

图 36



THIS PAGE BLANK (USPTO)

37 / 58

図 37 (a)

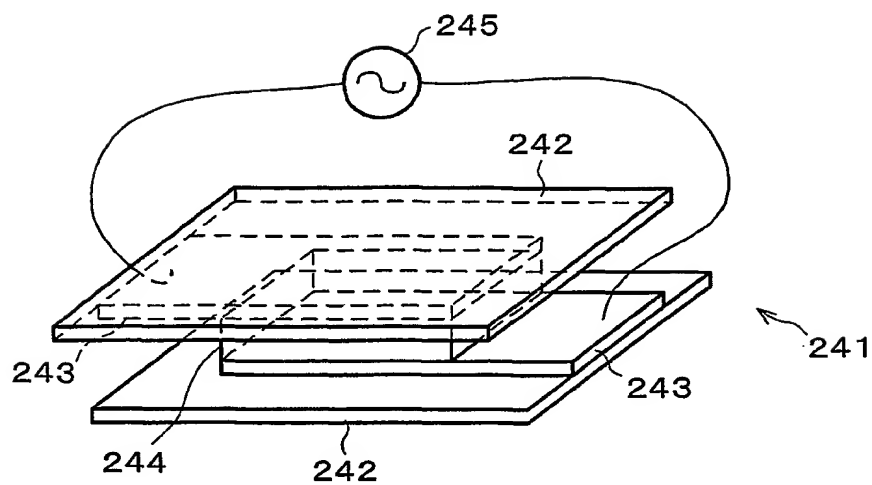
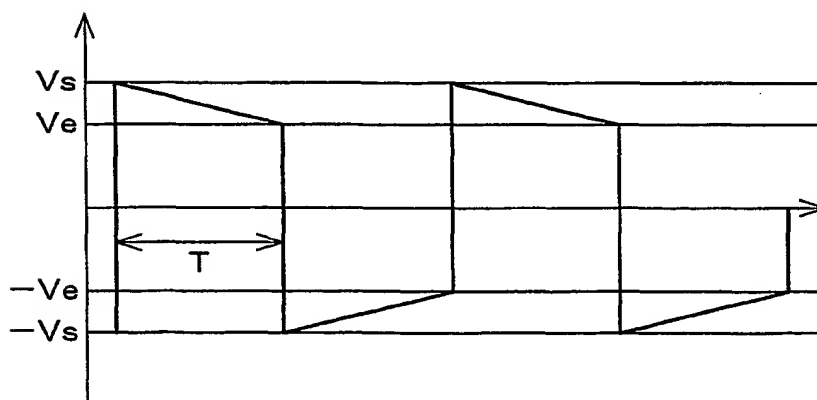


図 37 (b)



THIS PAGE BLANK (USPTO)

38 / 58

図 38 (a)

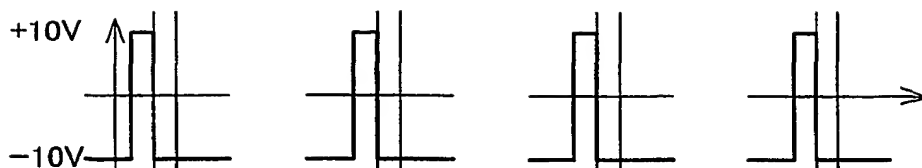
前段の
走査信号
波形

図 38 (b)

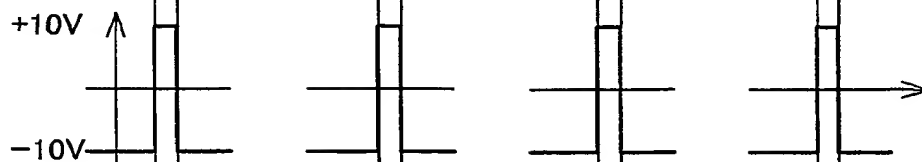
自段の
走査信号
波形

図 38 (c)

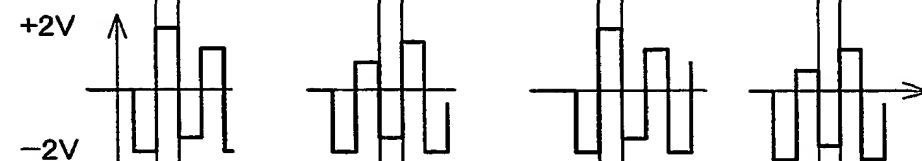
データ
信号波形

図 38 (d)

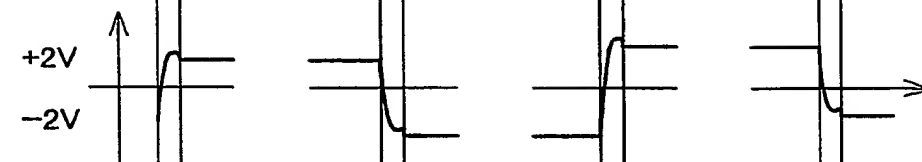
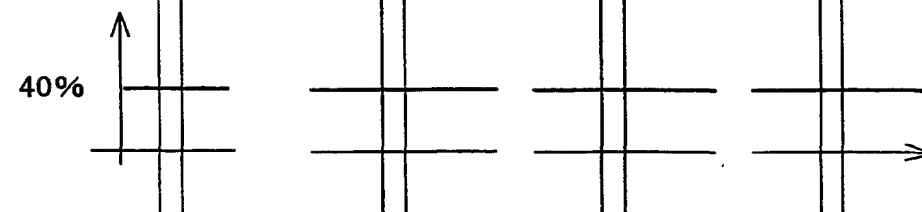
画素電極
の電位

図 38 (e)

反射光
強度

THIS PAGE BLANK (USPTO)

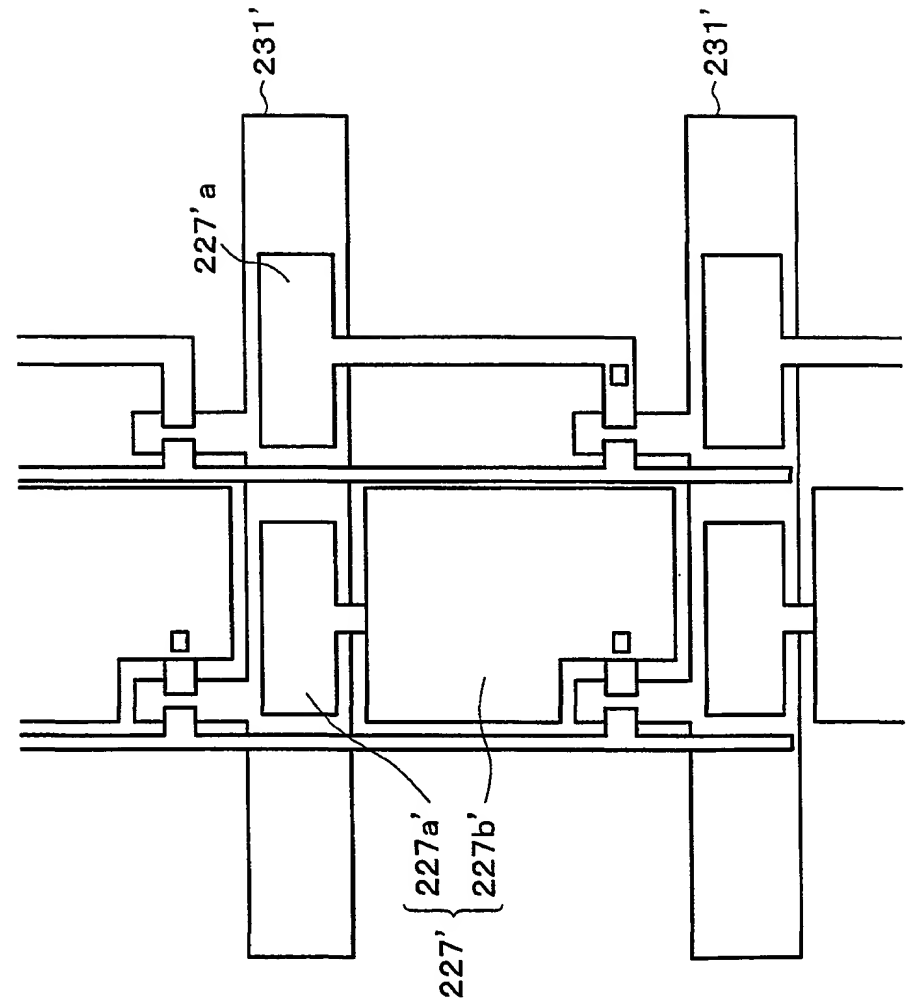


図 39

THIS PAGE BLANK (USPTO)

40 / 58

図 40 (a)

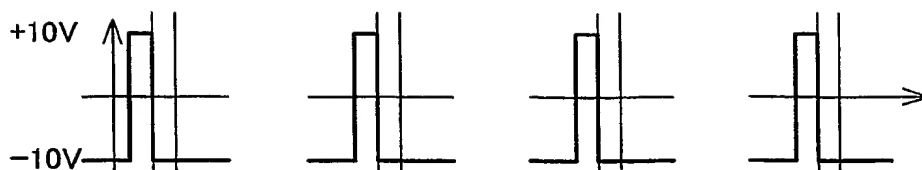
前段の
走査信号
波形

図 40 (b)

自段の
走査信号
波形

図 40 (c)

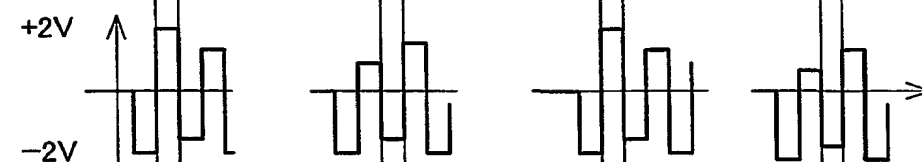
データ
信号波形

図 40 (d)

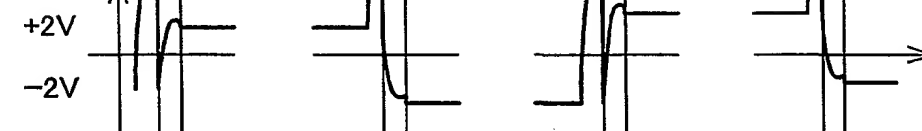
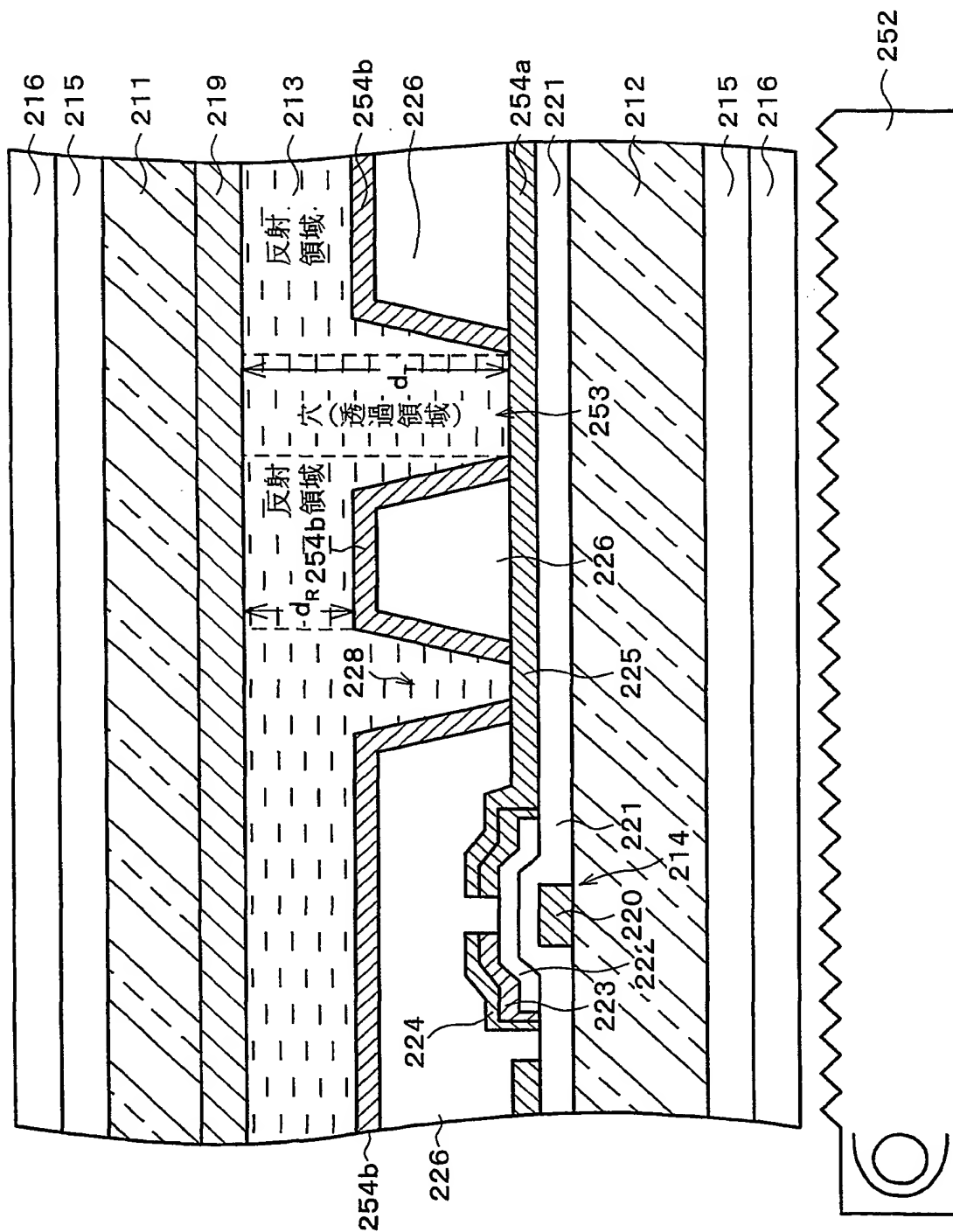
画素電極
の電位

図 40 (e)

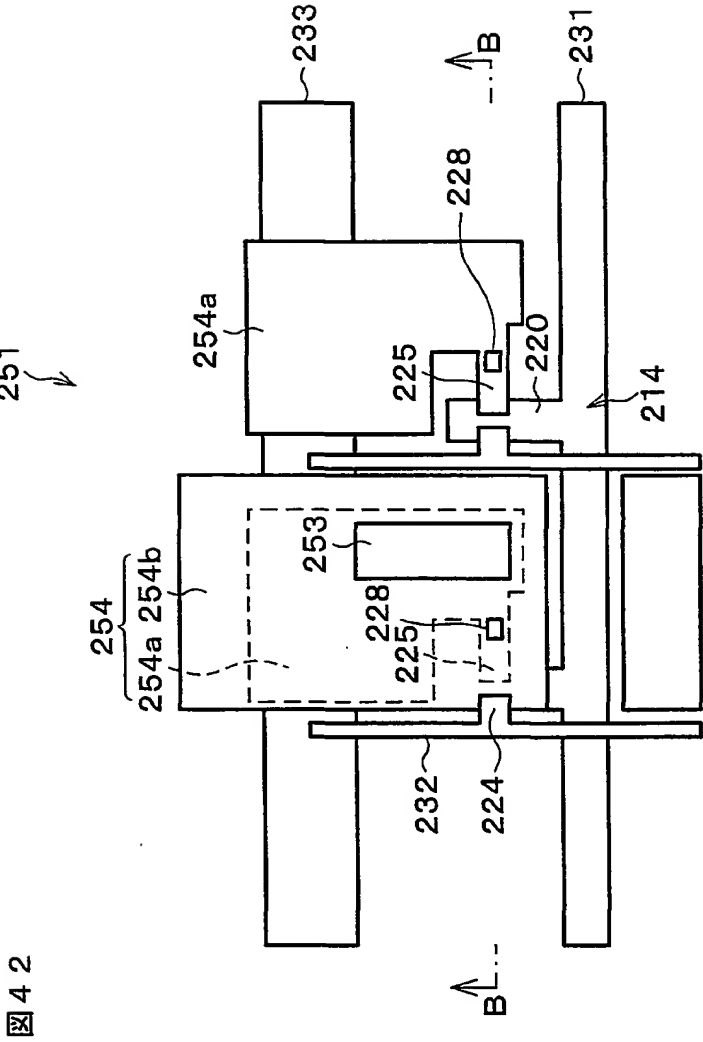
反射光
強度

THIS PAGE BLANK (USPTO)

图 4 1



THIS PAGE BLANK (USPTO)



THIS PAGE BLANK (USPTO)

43/58

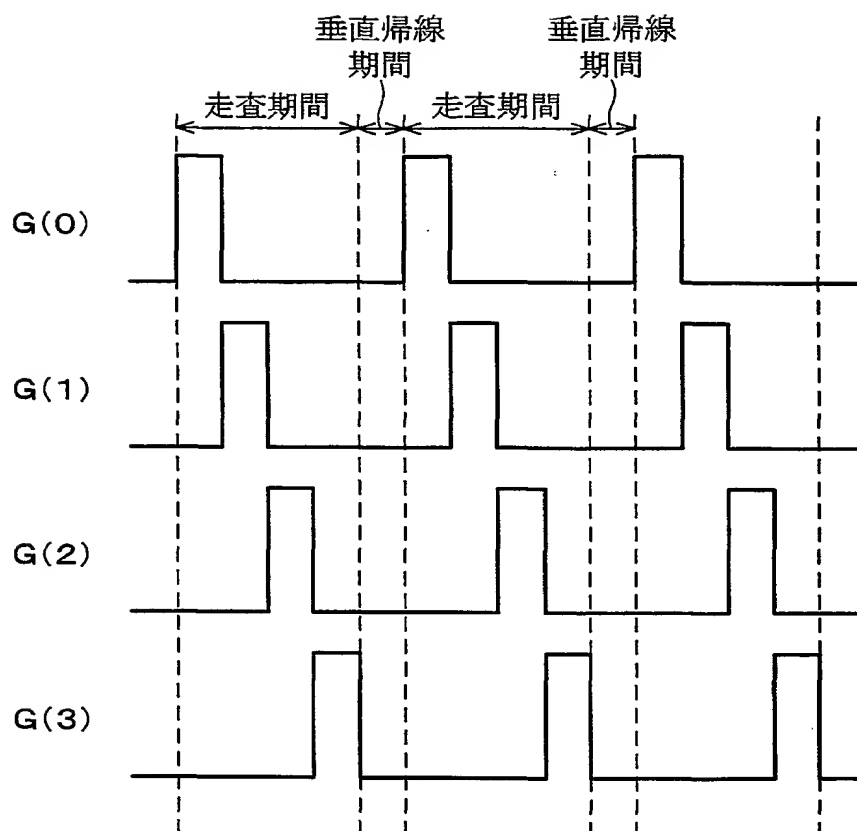
図 4 3

		ソースドライバ			
		S(0)	S(1)	S(2)	S(3)
ゲートドライバ	G(0)	(0, 0)	(1, 0)	(2, 0)	(3, 0)
	G(1)	(0, 1)	(1, 1)	(2, 1)	(3, 1)
	G(2)	(0, 2)	(1, 2)	(2, 2)	(3, 2)
	G(3)	(0, 3)	(1, 3)	(2, 3)	(3, 3)

THIS PAGE BLANK (USPTO)

44 / 58

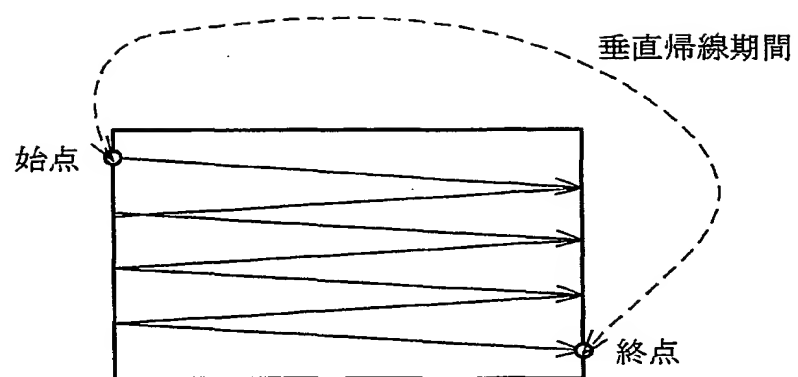
図 4 4



THIS PAGE BLANK (USPTO)

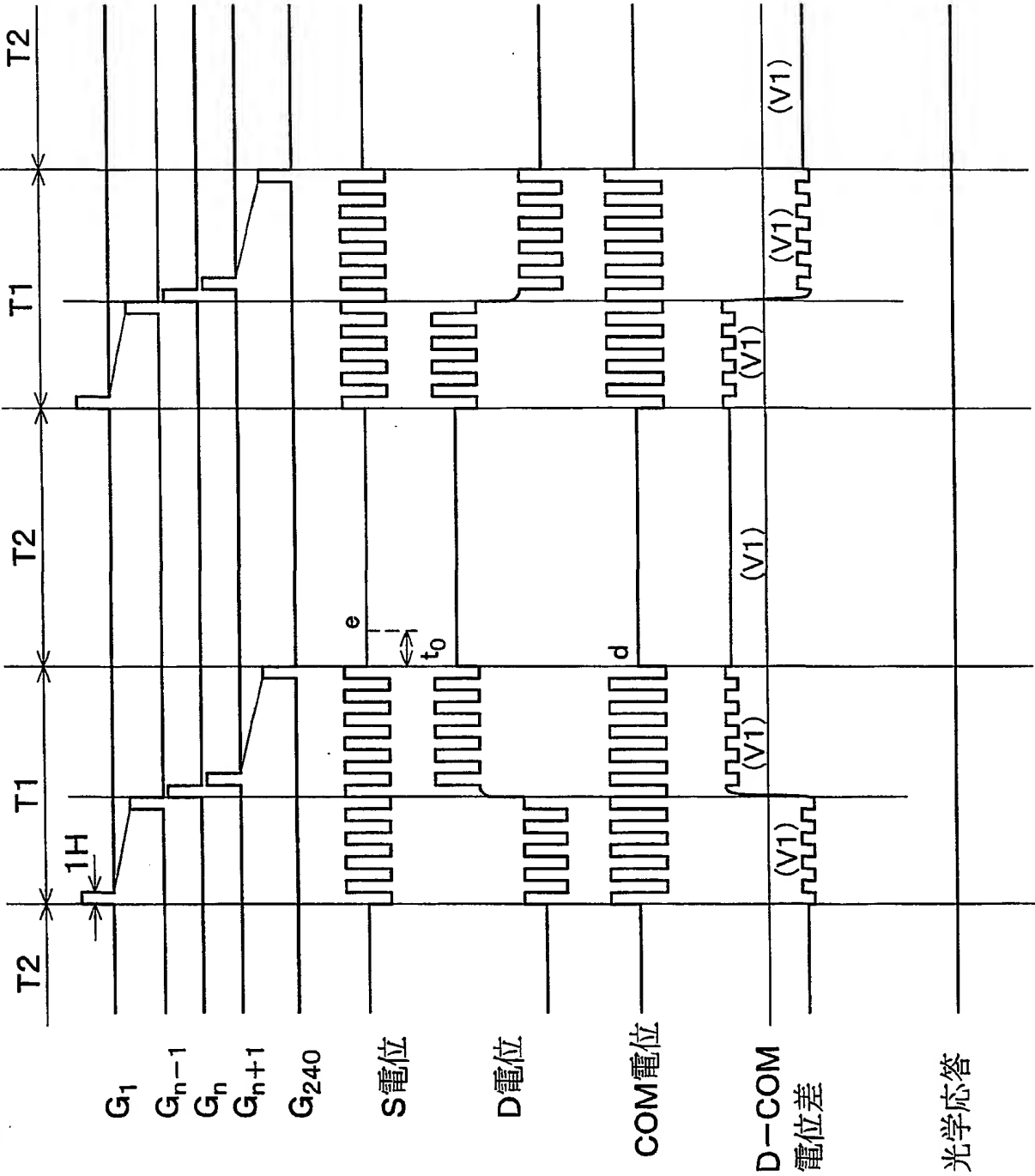
45 / 58

図 4 5

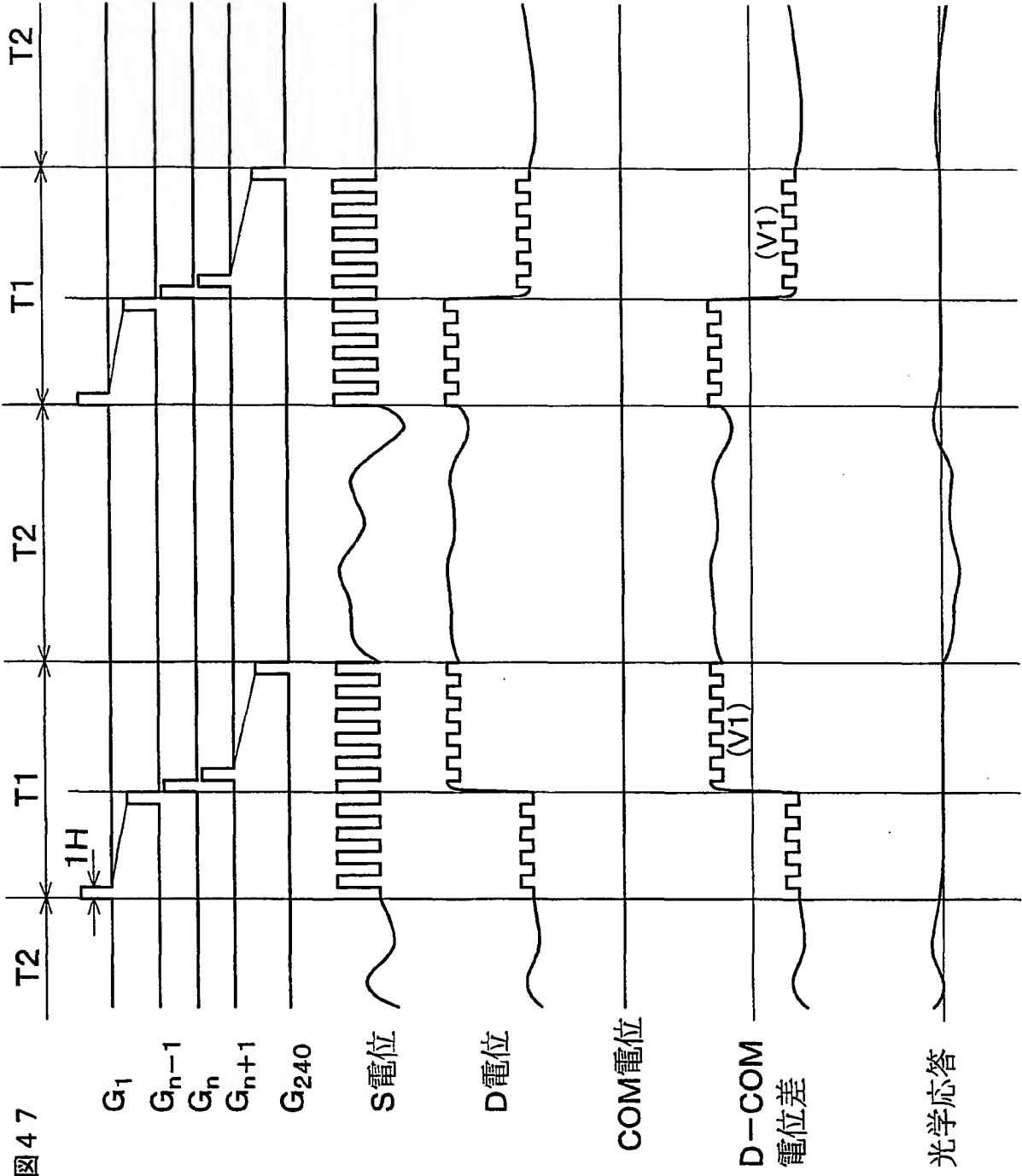


THIS PAGE BLANK (USPTO)

图 46



THIS PAGE BLANK (USPTO)



THIS PAGE BLANK (USPTO)

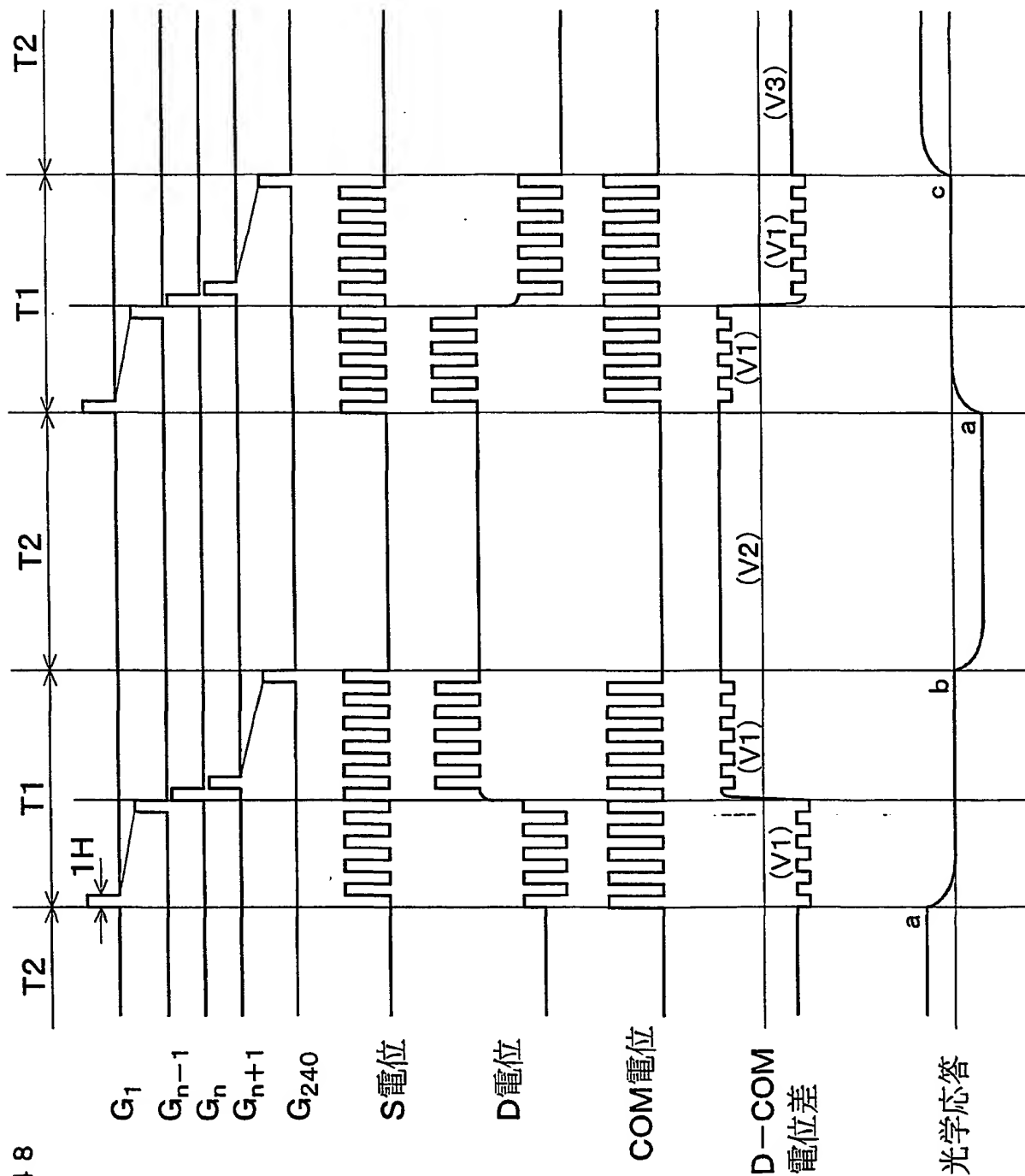
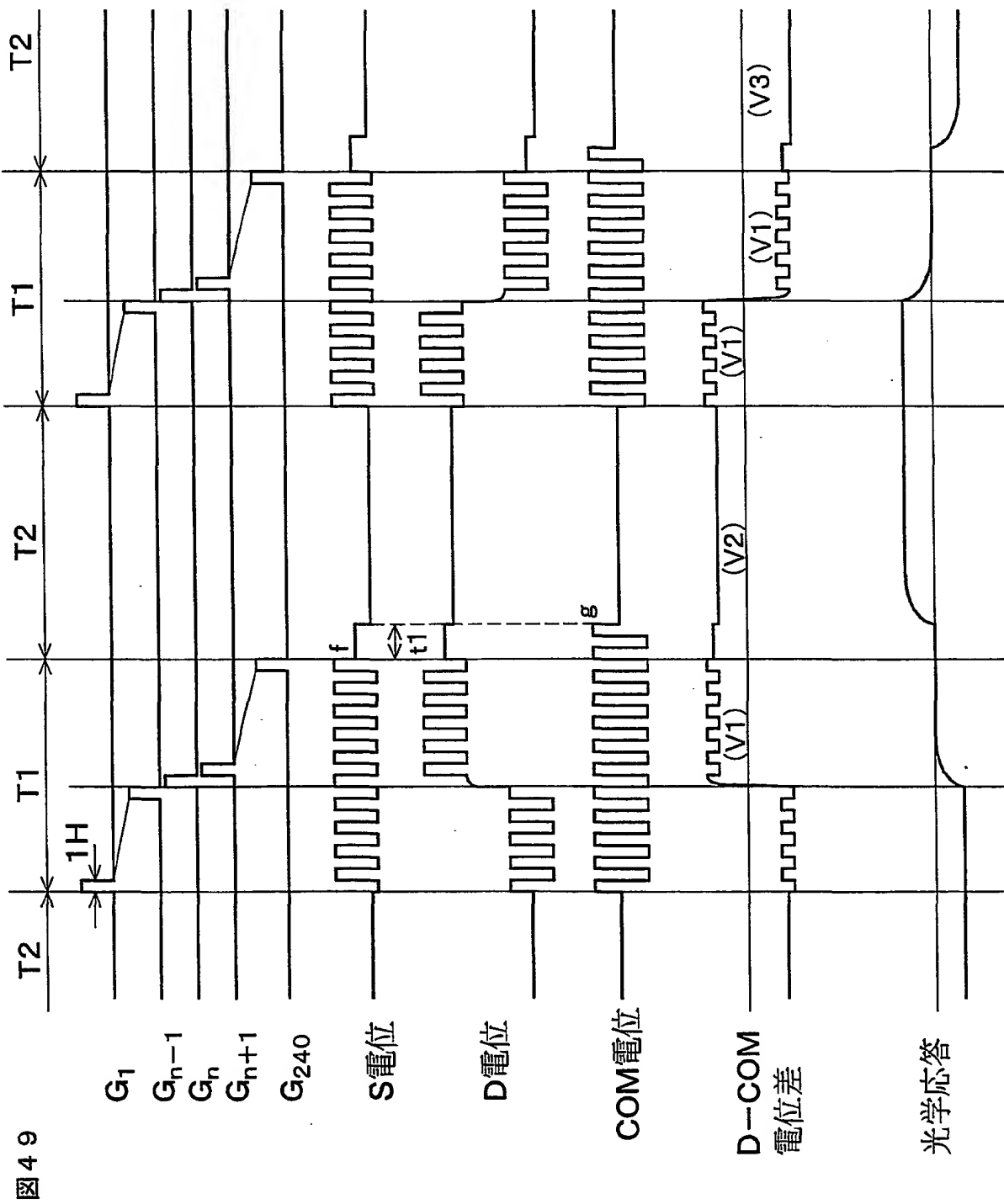
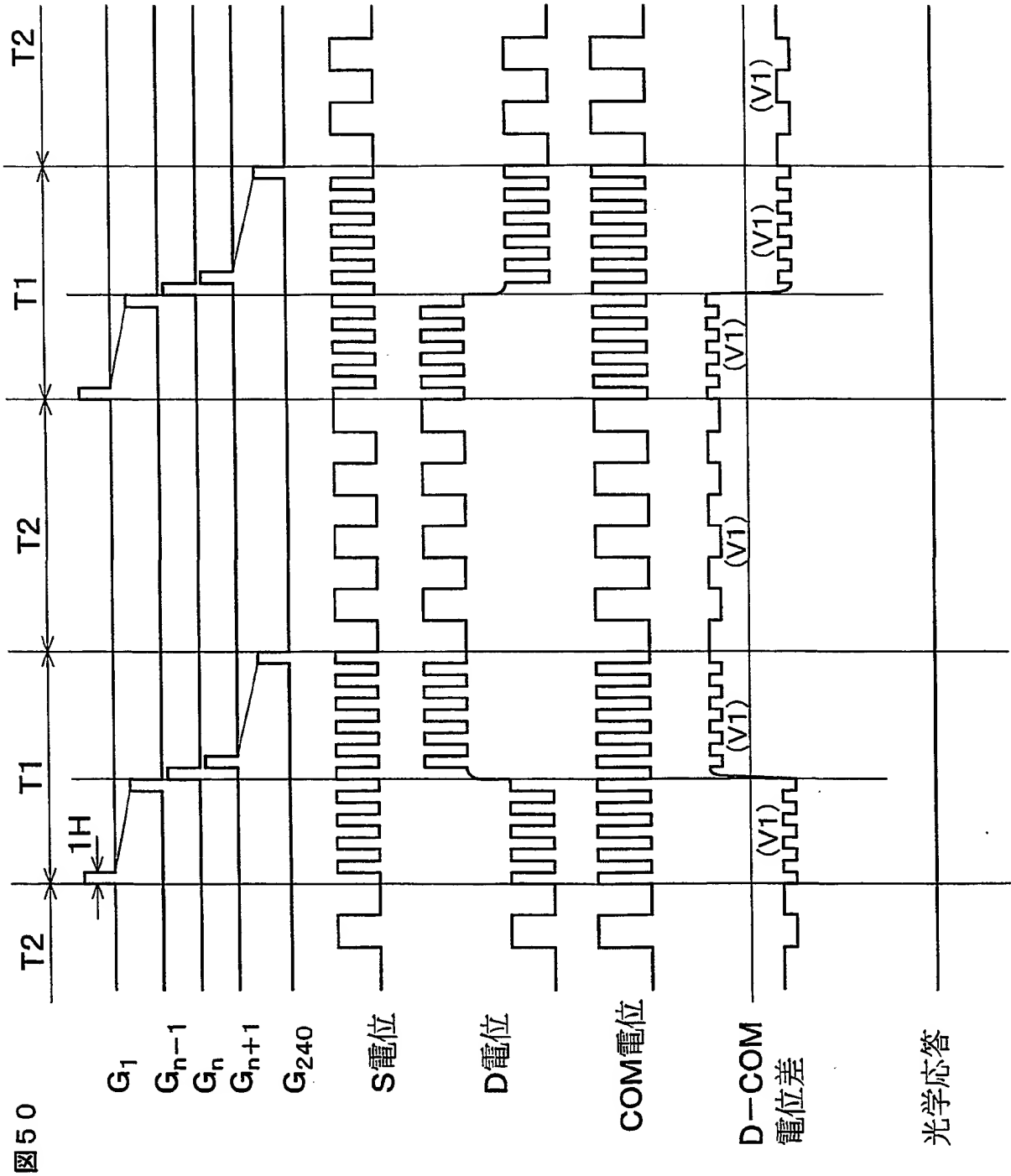


図 48

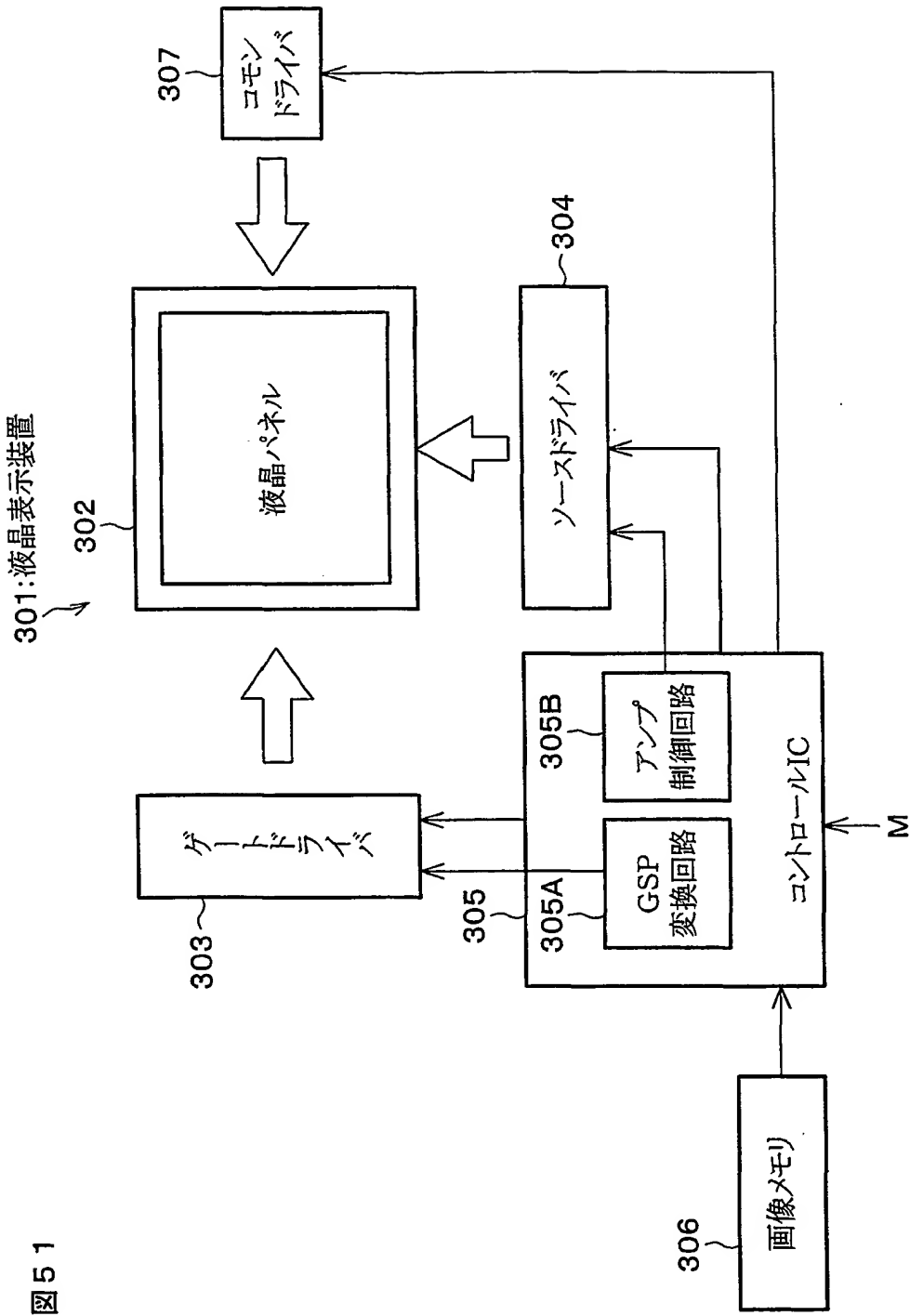
THIS PAGE BLANK (USPTO)



THIS PAGE BLANK (USPTO)

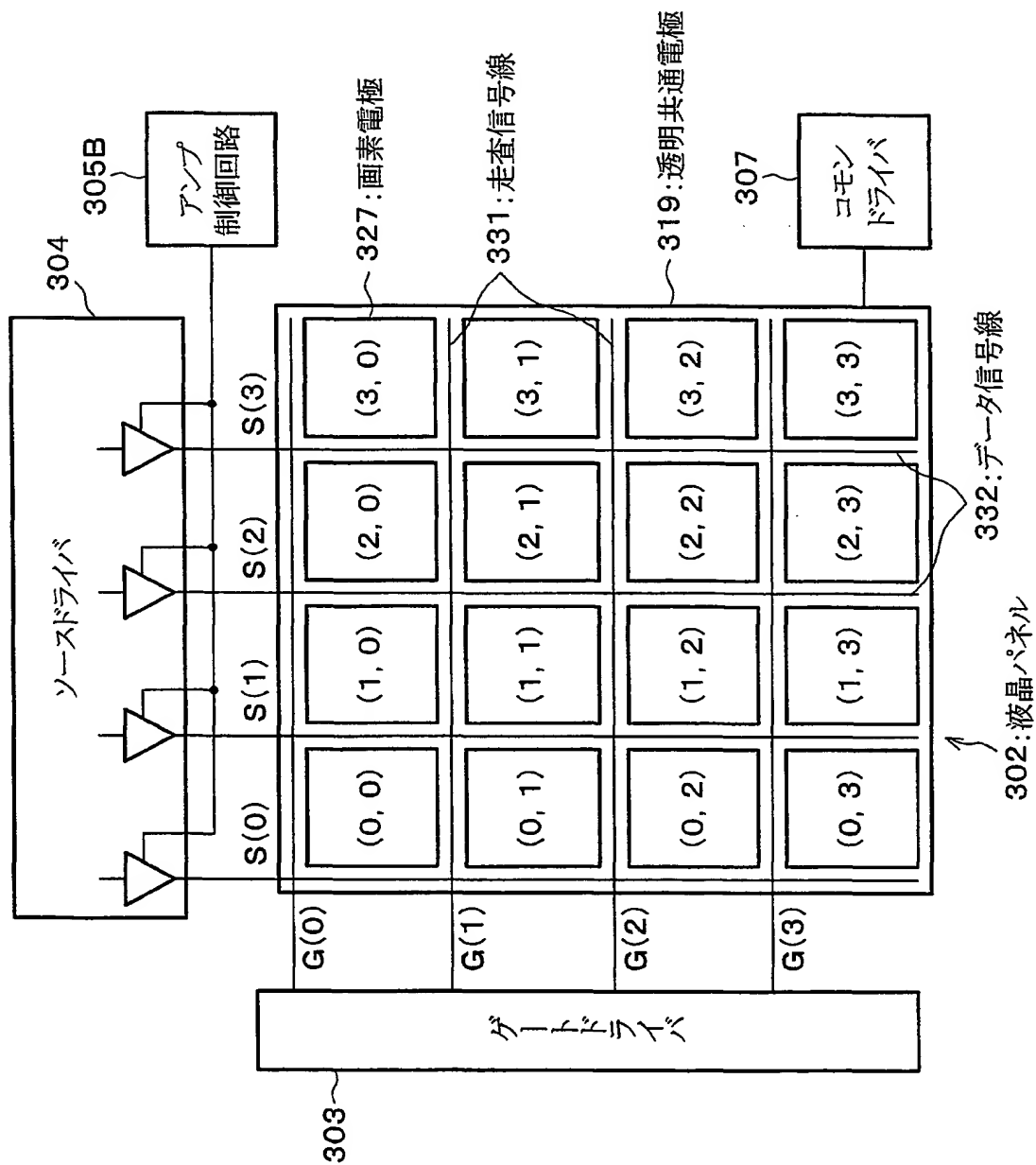


THIS PAGE BLANK (USPTO)



THIS PAGE BLANK (USPTO)

図52



. THIS PAGE BLANK (USPTO)

53 / 58

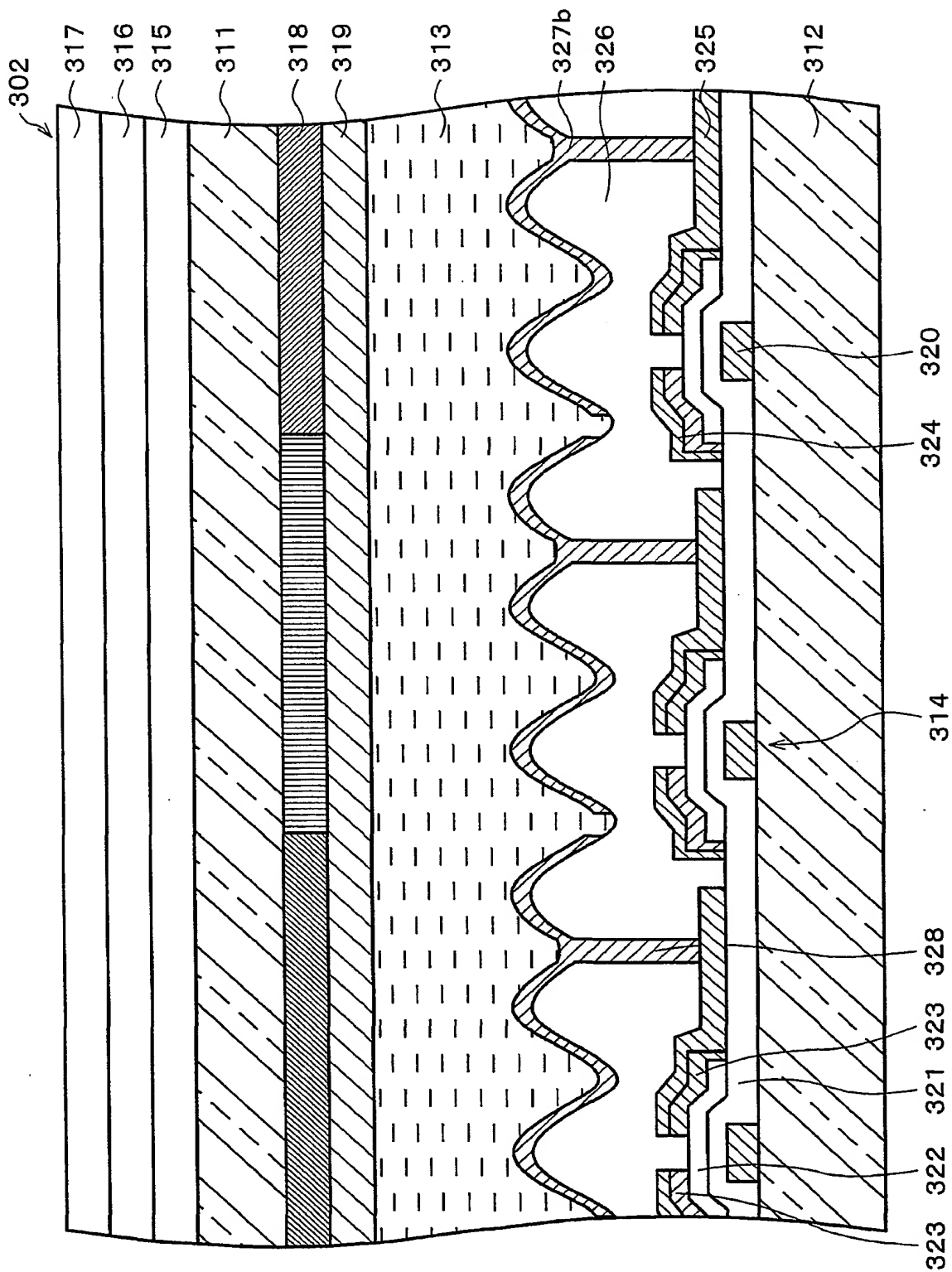
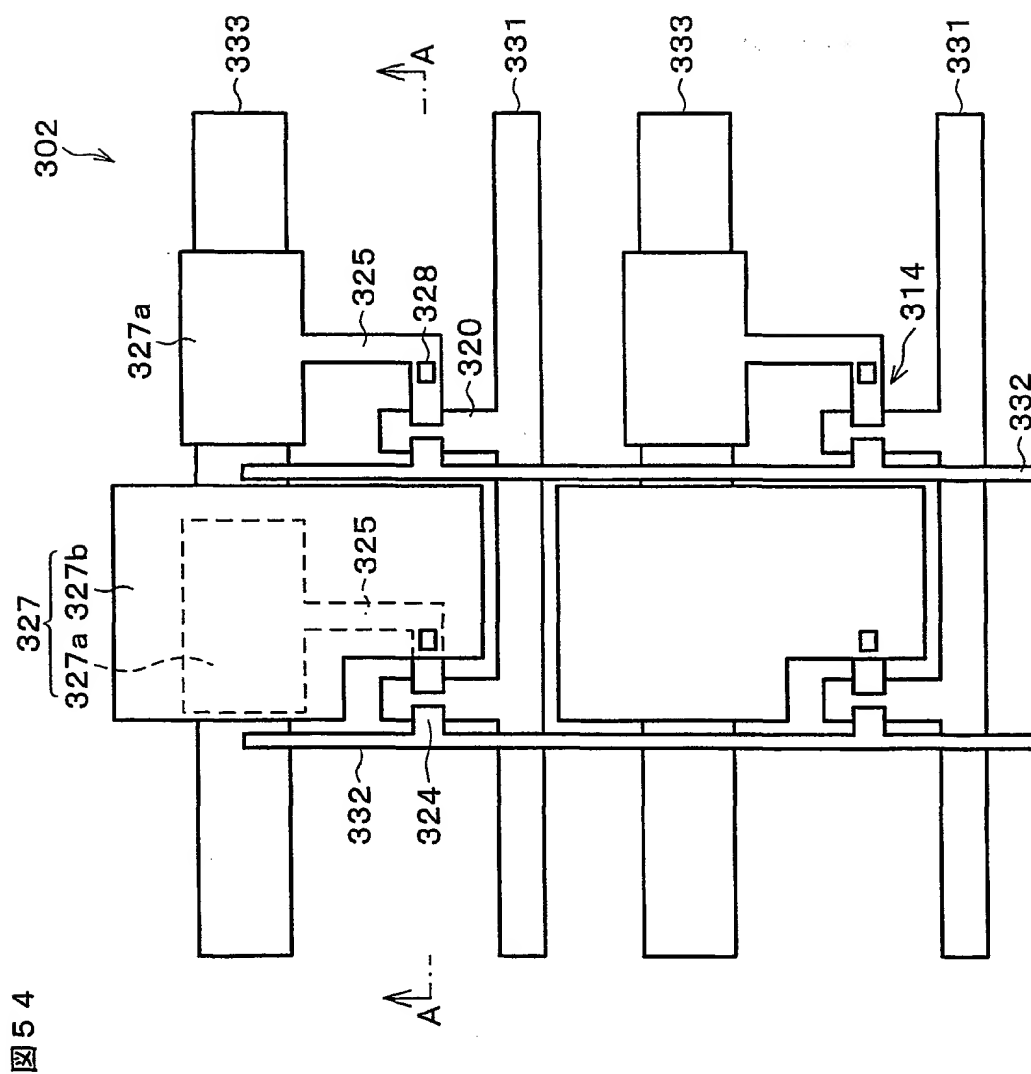


図 53

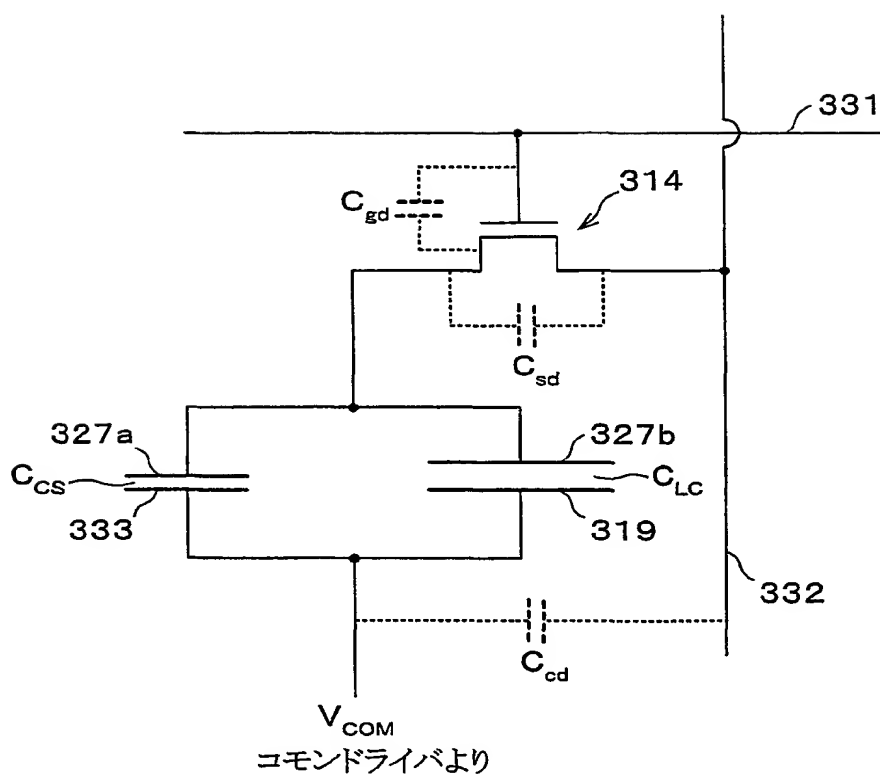
THIS PAGE BLANK (USPTO)



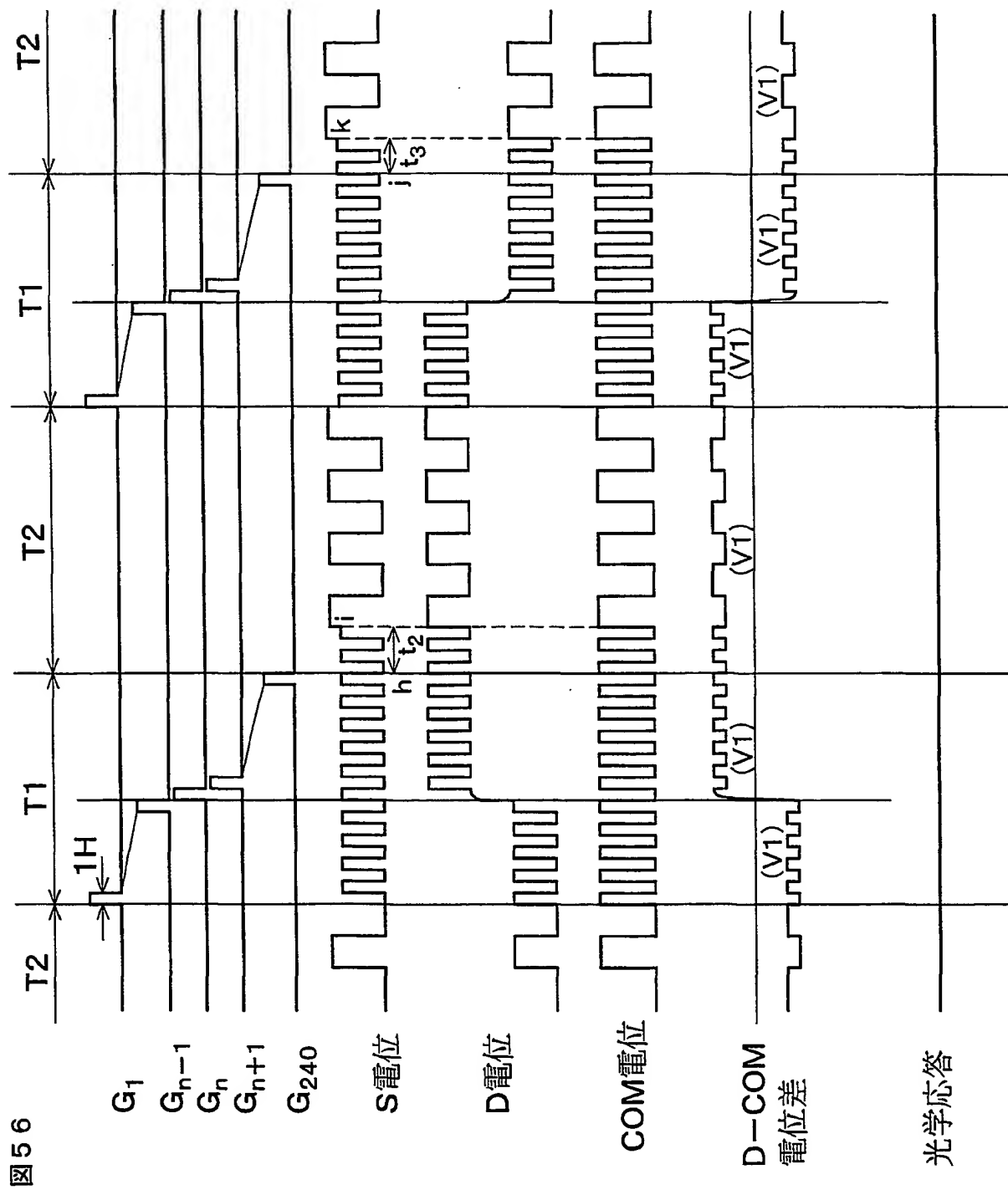
THIS PAGE BLANK (USPTO)

55 / 58

図 55

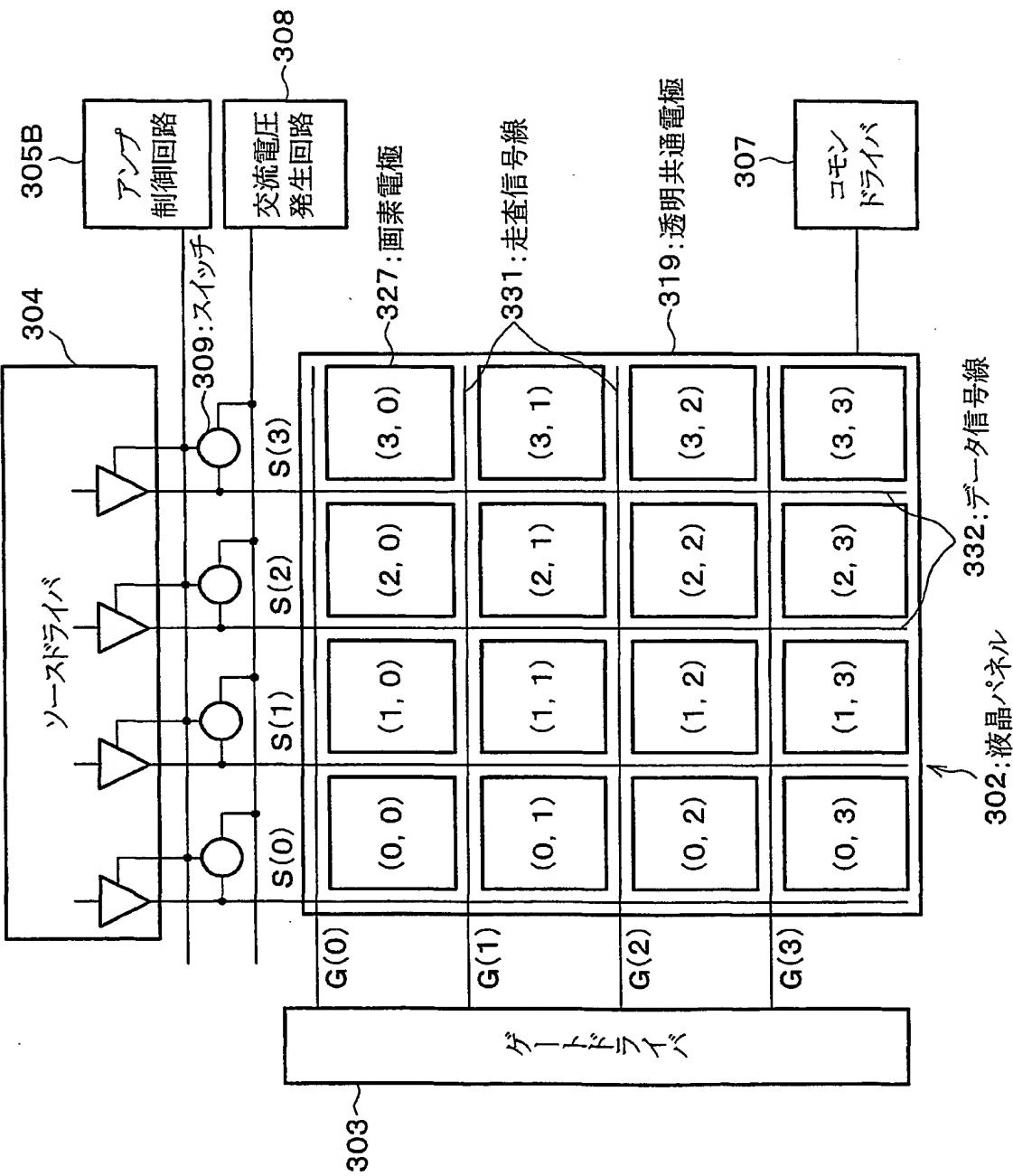


THIS PAGE BLANK (USPTO)

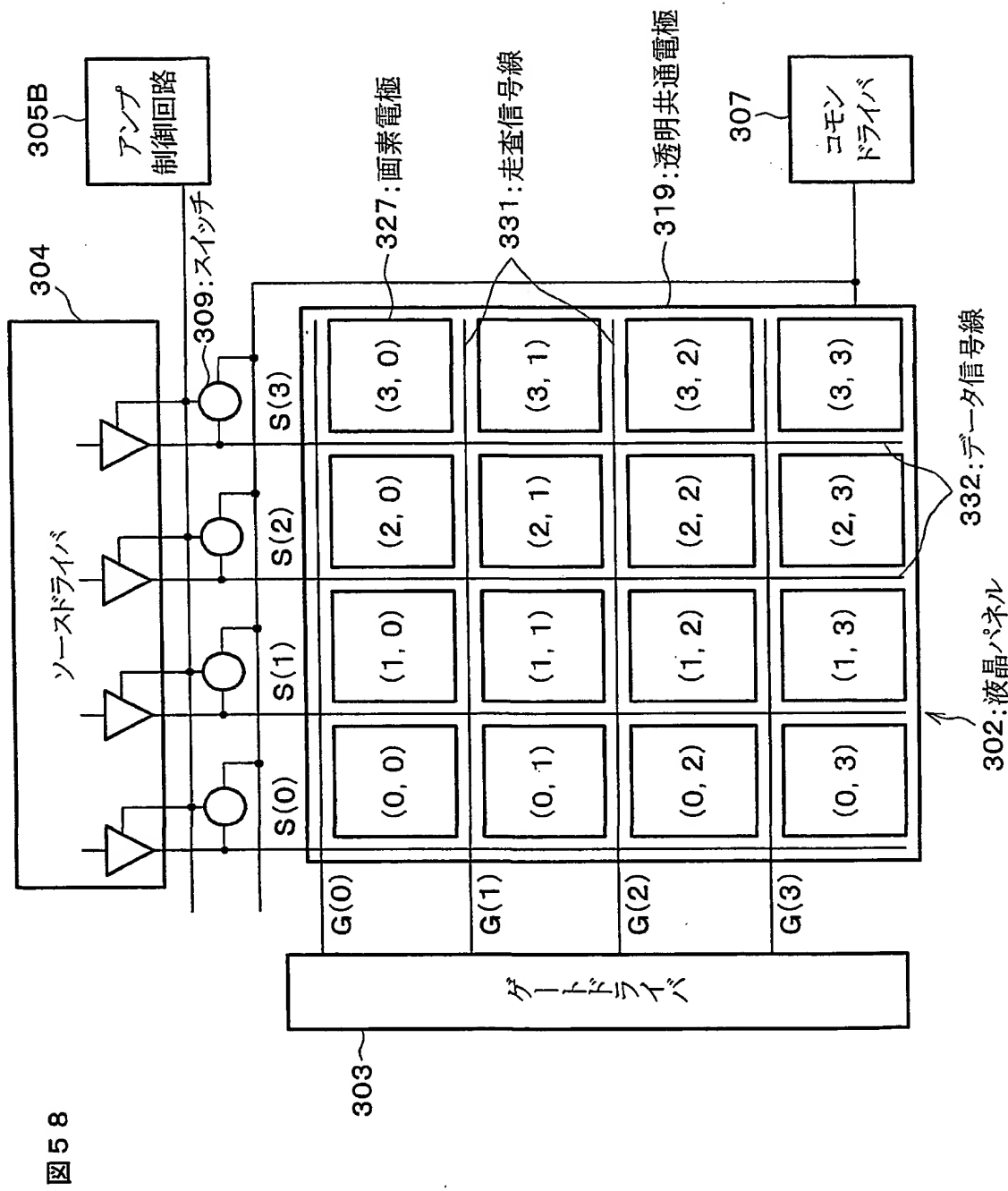


THIS PAGE BLANK (USF 12)

図57



THIS PAGE BLANK (SEE P. 10)



THIS PAGE BLANK (USPTO)

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP01/03543

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ G02F1/133, G02F1/1368, G09G3/36

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ G02F1/133, G02F1/1368, G09G3/36

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2001
Kokai Jitsuyo Shinan Koho 1971-2001 Jitsuyo Shinan Toroku Koho 1996-2001

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 5899548 A (Sharp Kabushiki Kaisha), 04 May, 1999 (04.05.99), Fig. 2 & JP 08-122813 A Fig. 2	1-11, 13, 14 22, 26
A		12, 15-21
Y	JP 59-36227 A (Sharp Corporation), 28 February, 1984 (28.02.84), Fig. 5 (Family: none)	1-11, 13, 14 22, 26
Y	JP 2-64693 A (Seiko Epson Corporation), 05 March, 1990 (05.03.90), Claims (Family: none)	2, 5, 6-11
Y	JP 2000-89217 A (Matsushita Electric Ind. Co., Ltd.), 31 March, 2000 (31.03.00), Fig. 1 (Family: none)	14

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not

considered to be of particular relevance

"E" earlier document but published on or after the international filing

date

"L" document which may throw doubts on priority claim(s) or which is

cited to establish the publication date of another citation or other

special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other

means

"P" document published prior to the international filing date but later

than the priority date claimed

"T" later document published after the international filing date or

priority date and not in conflict with the application but cited to

understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be

considered novel or cannot be considered to involve an inventive

step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be

considered to involve an inventive step when the document is

combined with one or more other such documents, such

combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

16 July, 2001 (16.07.01)

Date of mailing of the international search report

31 July, 2001 (31.07.01)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP01/03543

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 5-100226 A (Fujitsu Limited), 23 April, 1993 (23.04.93), Claim 1 (Family: none)	22
A	US 5753937 A (Casio Computer Co., Ltd.), 19 May, 1998 (19.05.98), Fig. 25 & JP 07-333598 A Fig. 1	23-25
A	JP 11-296148 A (Seiko Epson Corporation), 29 October, 1999 (29.10.99), Fig. 5 (Family: none)	27-66
P	JP 2001-184015 A (Seiko Epson Corporation), 06 July, 2001 (06.07.01), Par. No. [0041]; Fig. 12 (Family: none)	27
A	JP 02-210492 A (Matsushita Electric Ind. Co., Ltd.), 21 August, 1990 (21.08.90), Fig. 5 (Family: none)	58

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int, Cl¹ G02F1/133, G02F1/1368, G09G3/36

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int, Cl¹ G02F1/133, G02F1/1368, G09G3/36

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年

日本国公開実用新案公報 1971-2001年

日本国登録実用新案公報 1994-2001年

日本国実用新案登録公報 1996-2001年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	US 5899548 A (Sharp Kabushiki Kaisha) 4.5月.1999(04.05.99), 第2図 & JP 08-122813 A, 【図2】	1-11, 13, 14 22, 26
A		12, 15-21
Y	JP 59-36227 A (シャープ株式会社) 28.2月.1984(28.02.84), 第5図 (ファミリーなし)	1-11, 13, 14 22, 26
Y	JP 2-64693 A (セイコーエプソン株式会社) 5.3月.1990(05.03.90), 特許請求の範囲 (ファミリーなし)	2, 5, 6-11

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

16.07.01

国際調査報告の発送日

31.07.01

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

後 藤 時 男

2X

7809

電話番号 03-3581-1101 内線 3293

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 2000-89217 A (松下電器産業株式会社) 31.3月.2000(31.03.00), 【図1】 (ファミリーなし)	14
Y	J P 5-100226 A (富士通株式会社) 23.4月.1993(23.04.93), 【請求項1】 (ファミリーなし)	22
A	US 5753937 A (Casio Computer Co., Ltd.) 19.5月.1998(19.05.98), 第25図 & J P 07-333598 A, 【図1】	23-25
A	J P 11-296148 A (セイコーエプソン株式会社) 29.10月.1999(29.10.99), 【図5】 (ファミリーなし)	27-66
P	J P 2001-184015 A (セイコーエプソン株式会社) 6.7月.2001(06.07.01), 段落番号【0041】, 【図12】 (ファミリーなし)	27
A	J P 02-210492 A (松下電器産業株式会社) 21.8月.1990(21.08.90), 【図5】 (ファミリーなし)	58